
Diseño VLSI

Estimación del área de circuitos

Enric Pastor

Dept. Arquitectura de Computadors

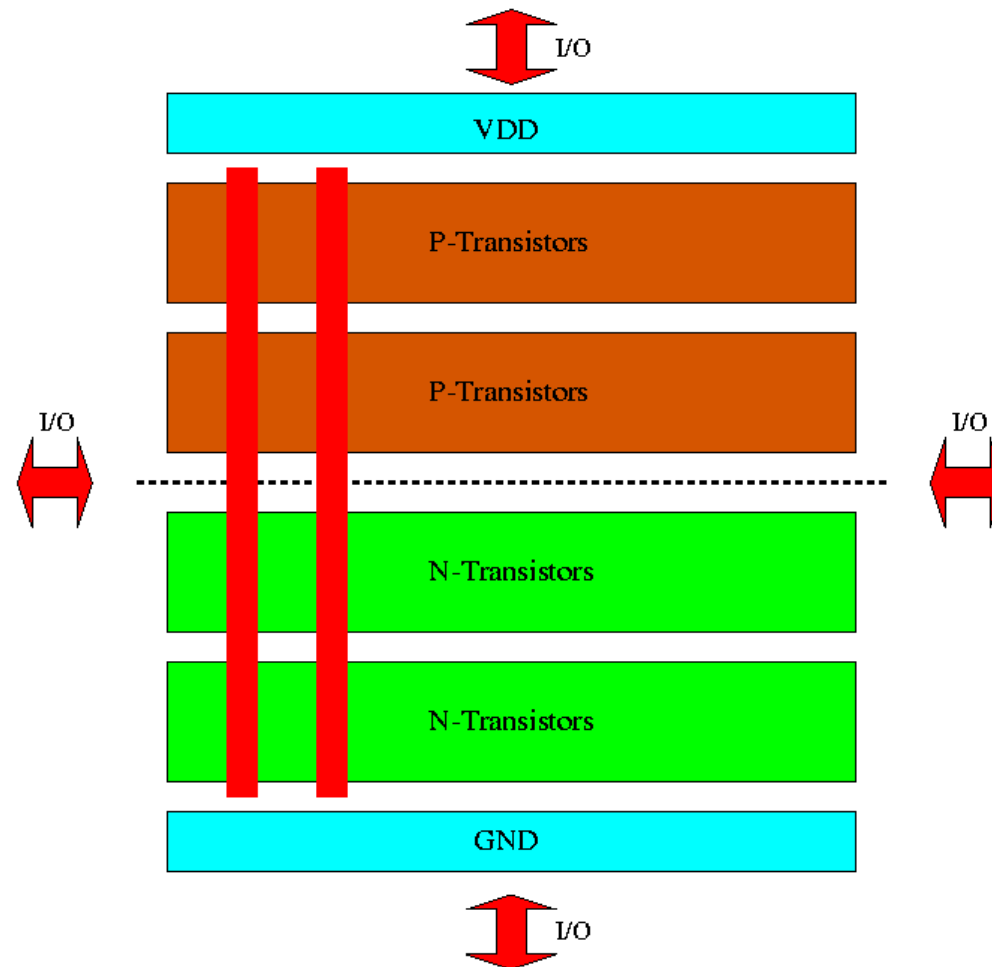
UPC

Contenido

- Estimación del área a nivel de bloques
 - Diseño bit-slice
- Proceso de diseño del layout:
 - Floorplaning
 - Definición de canales
 - Routing global
 - Routing detallado
- Área en los buses
- Cross-coupling en los buses
- Distribución de la alimentación

Definición de bloques

- Estructura genérica de un bloque:



Definición de bloques

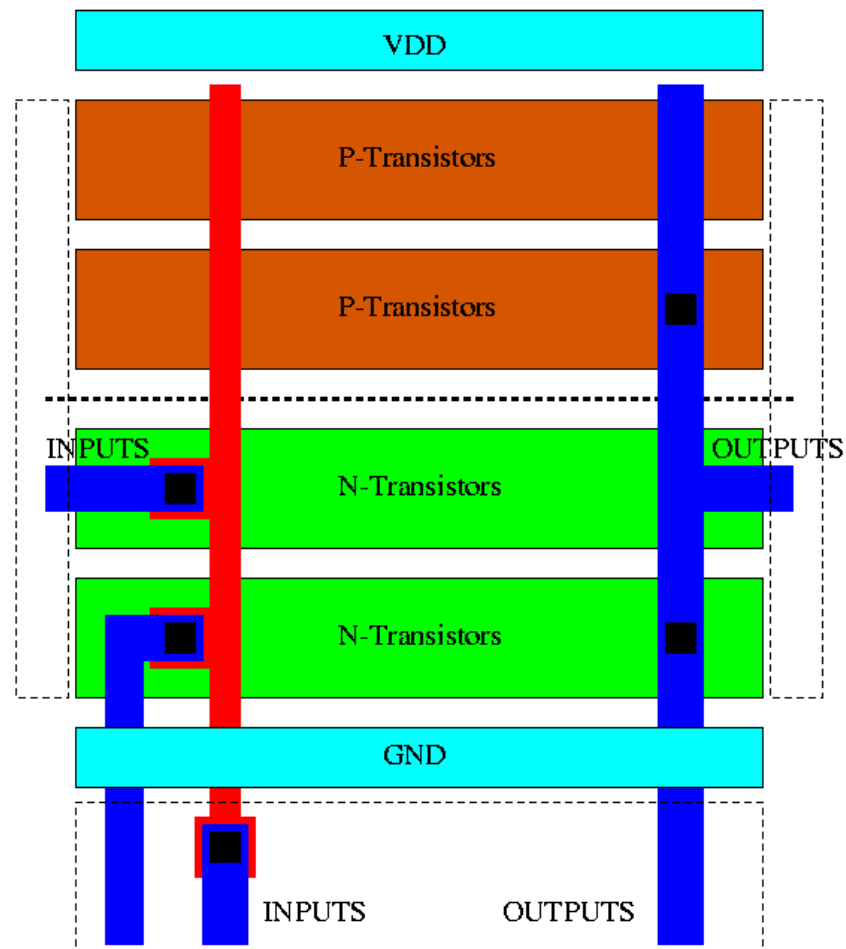
- La estructura de los bloques suele ser uniforme:
 - Separación transistores PMOS y NMOS.
 - VDD/GND en los niveles superior/inferior
 - Uno o dos niveles de transistores.
 - Puertas con entradas equivalentes alineadas con el poly.
- Tamaño de la celda:
 - La anchura depende del número de transistores
 - La altura del tamaño de la W del mayor en cada fila.
 - Overhead: Vdd/Gnd + separaciones mínimas

Definición de bloques

- La comunicación se ordena entre conexiones:
 - Dentro del propio bloque.
 - Externas al bloque.
- Las conexiones internas se suelen solapar con los transistores.
- Las conexiones externas suelen utilizar zonas dedicadas.

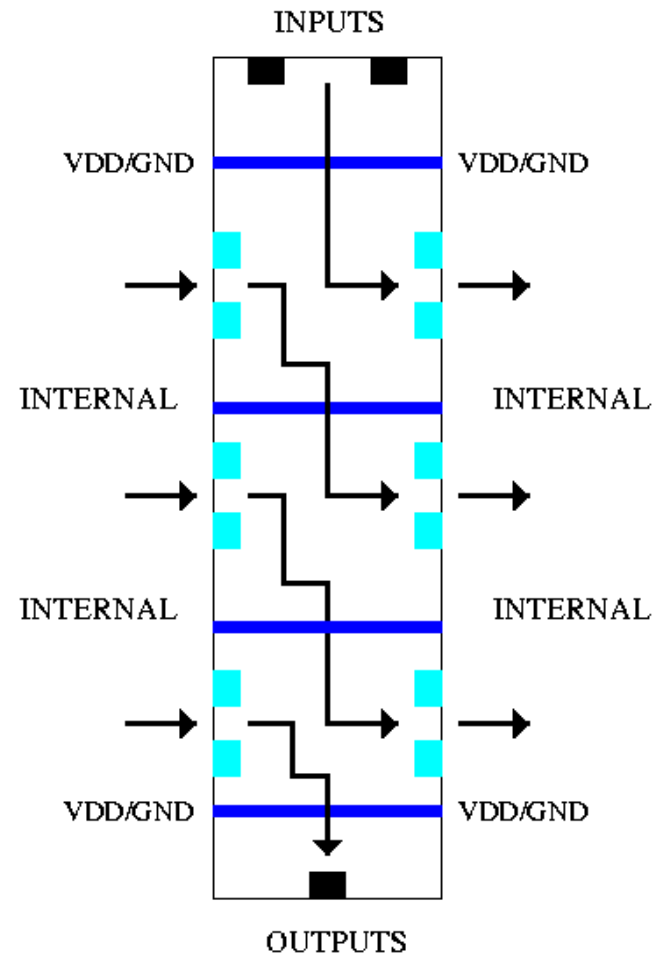
Definición de bloques

- Estructura de las conexiones:



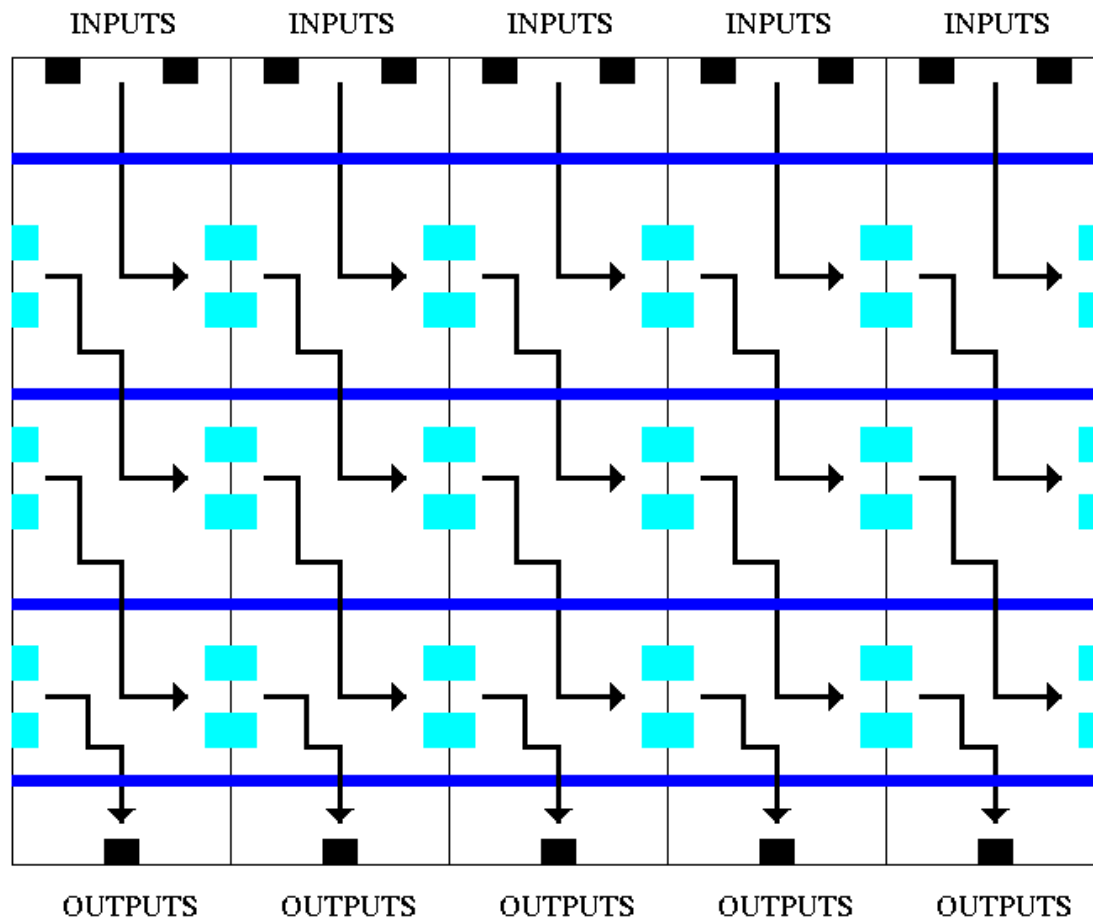
Diseño Bit Slice

- Podemos diseñar un bloque que contenga todo el cálculo relativo a un solo bit (en un diseño multi-bit, e.g. un sumador)
- Debemos tener en cuenta las entradas, salidas y todas las conexiones internas.
- La yuxtaposición del bloque genera una estructura regular densa.
- Clásico para el data-path de un procesador (registros + UF + desplazador en un solo bloque).



Diseño Bit Slice

- Yuxtaposición de los bloques.

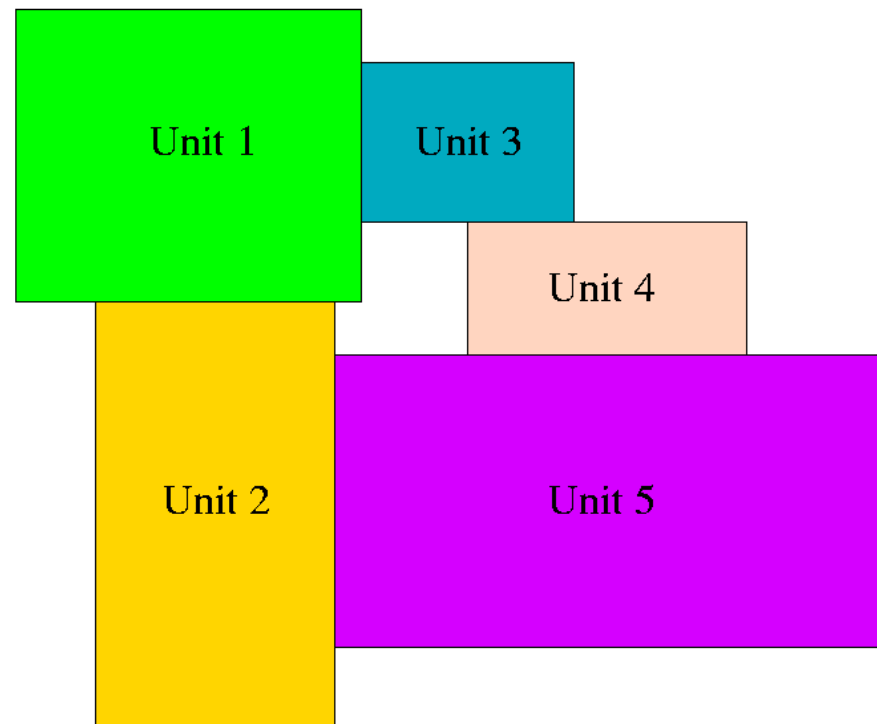


Diseño a nivel de bloques

- El proceso de creación del layout a partir de bloques sigue tres fases separadas:
 - **Floorplaning:**
Situación de los bloques sobre el área disponible
 - **Definición de canales:**
Definir los espacios disponibles para realizar las conexiones.
 - **Routing global:**
Determinar que canales utilizara cada conexión.
 - **Routing detallado:**
Implementar las conexiones en cada canal.

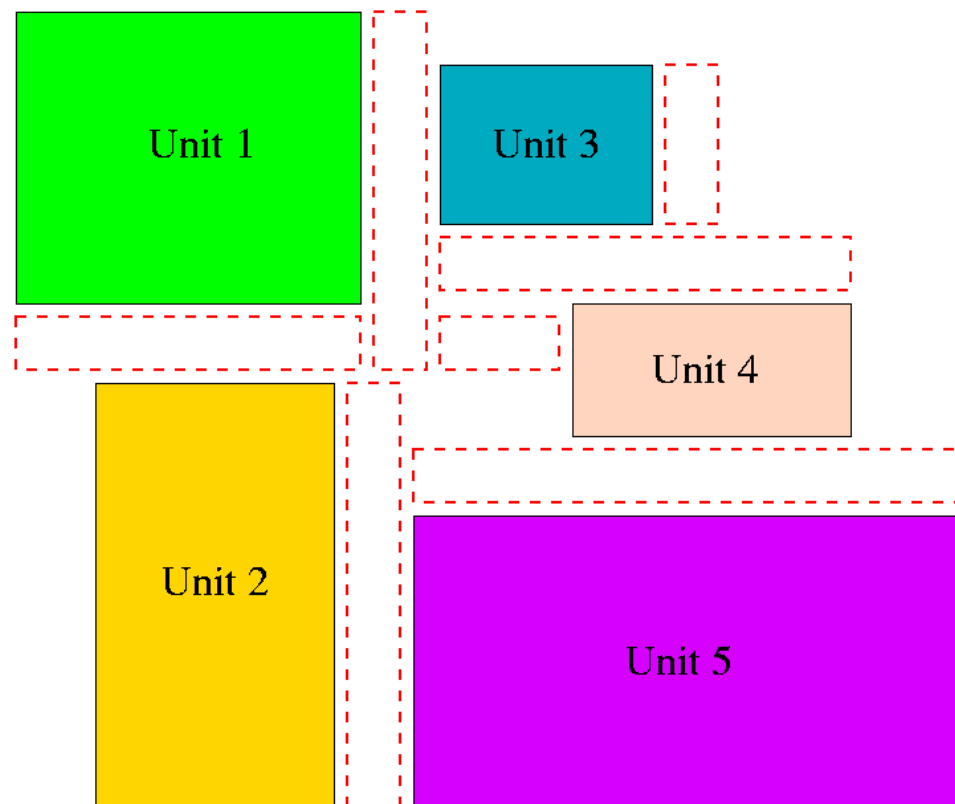
Floorplaning

- Los bloques deben colocarse de forma que se minimiza el área y las distancias de interconexión entre ellos.



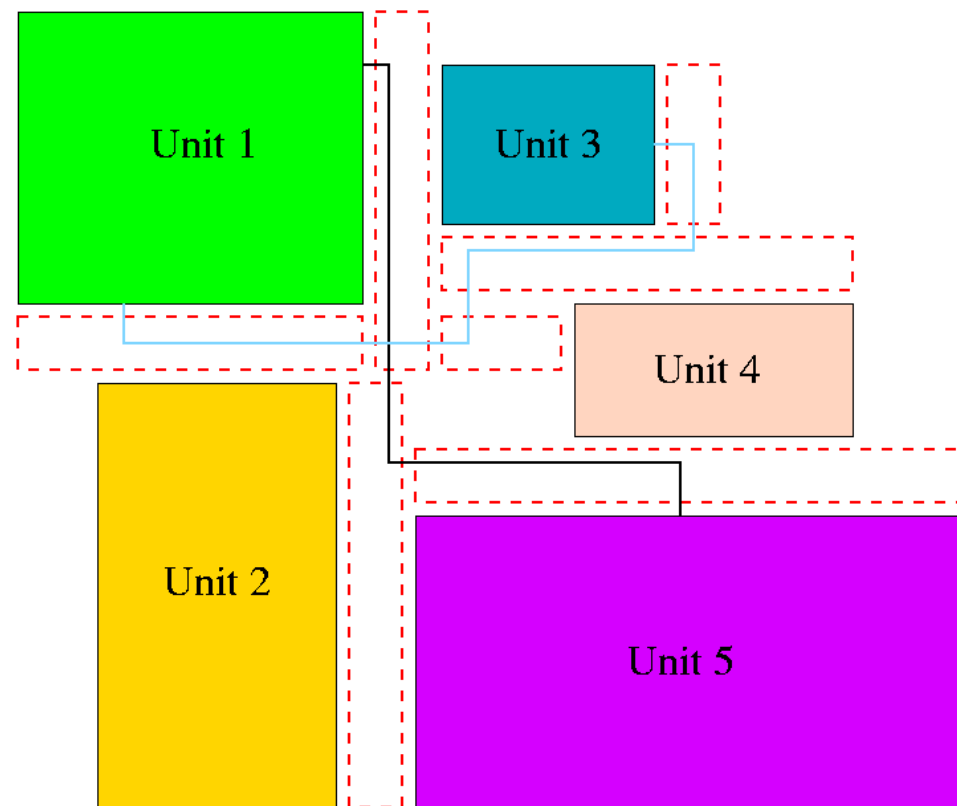
Definición de canales

- Los bloques se separan dejando espacios rectangulares por los cuales se realizara la interconexión.



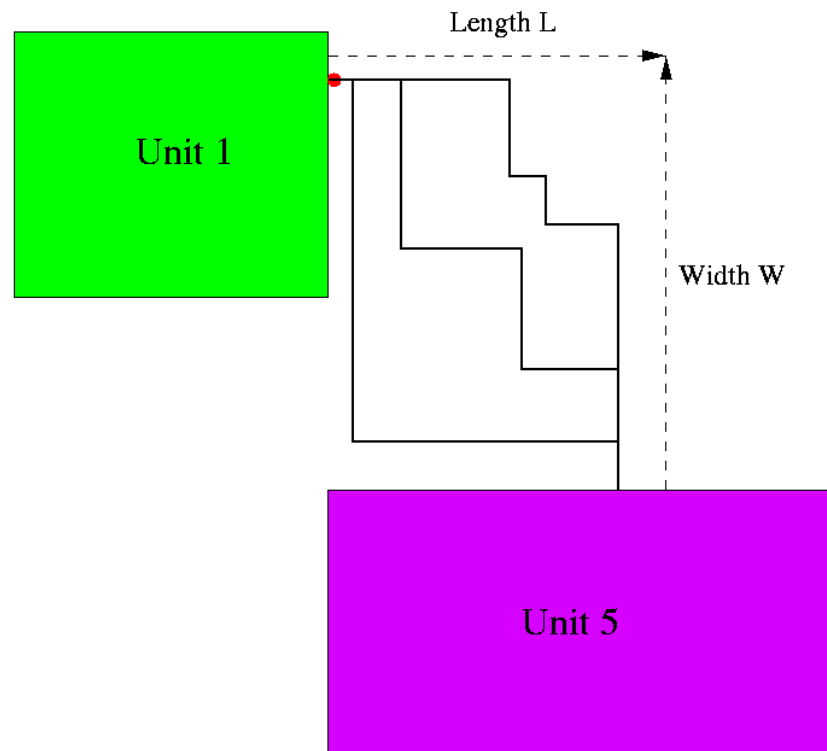
Routing global

- Cada conexión deberá pasar, desde el bloque origen, por un conjunto de canales hasta alcanzar el bloque final.



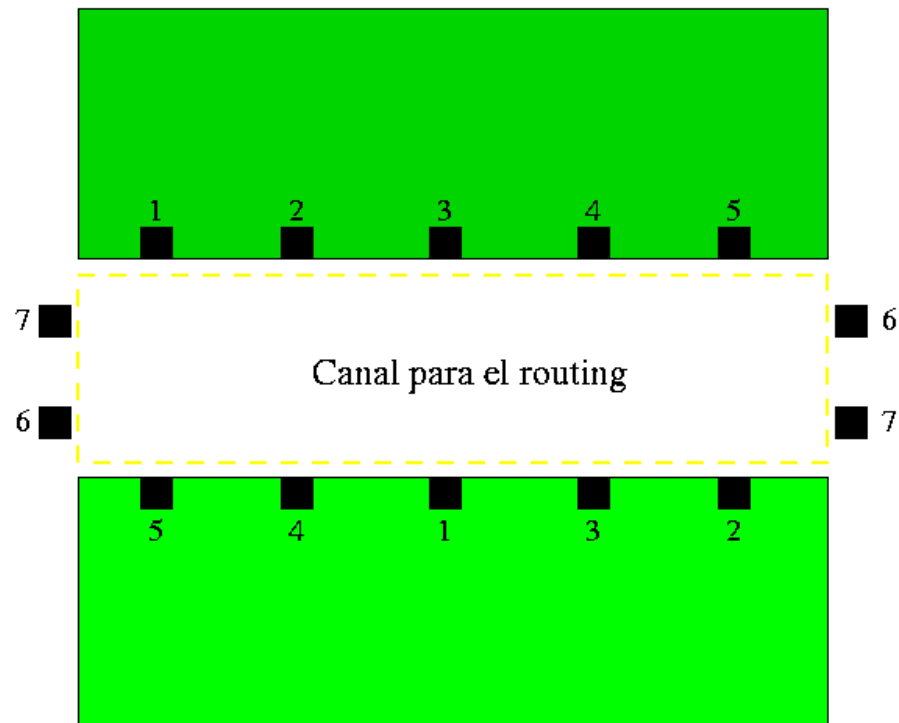
Routing global

- La longitud de las conexiones dependerá de la situación de los bloques, y no tanto de la forma final utilizada en el *routing*.



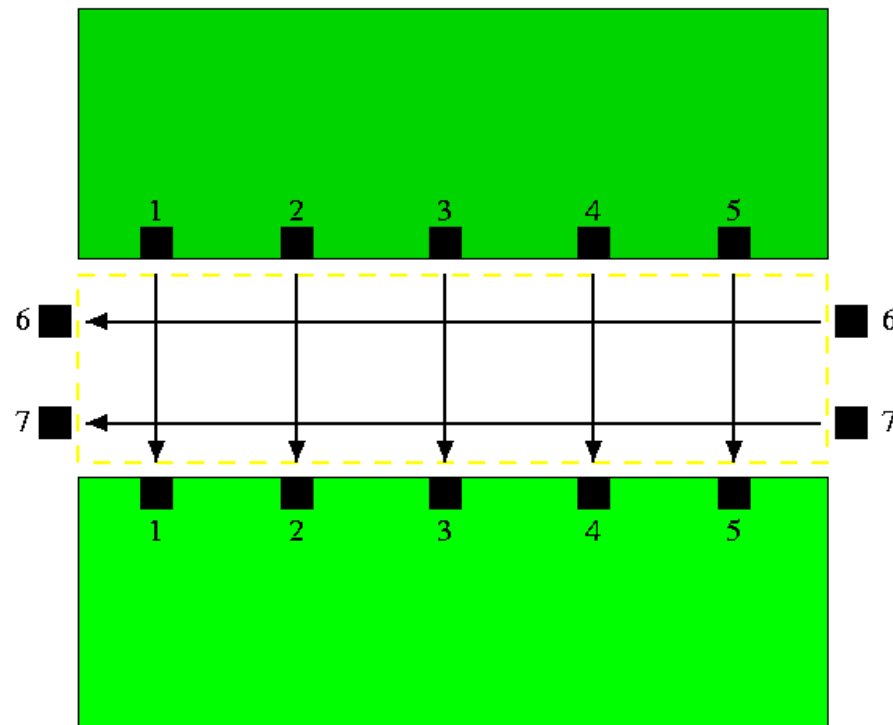
Routing detallado

- El espacio requerido dentro de cada canal depende de la densidad de conexiones y de su complejidad.



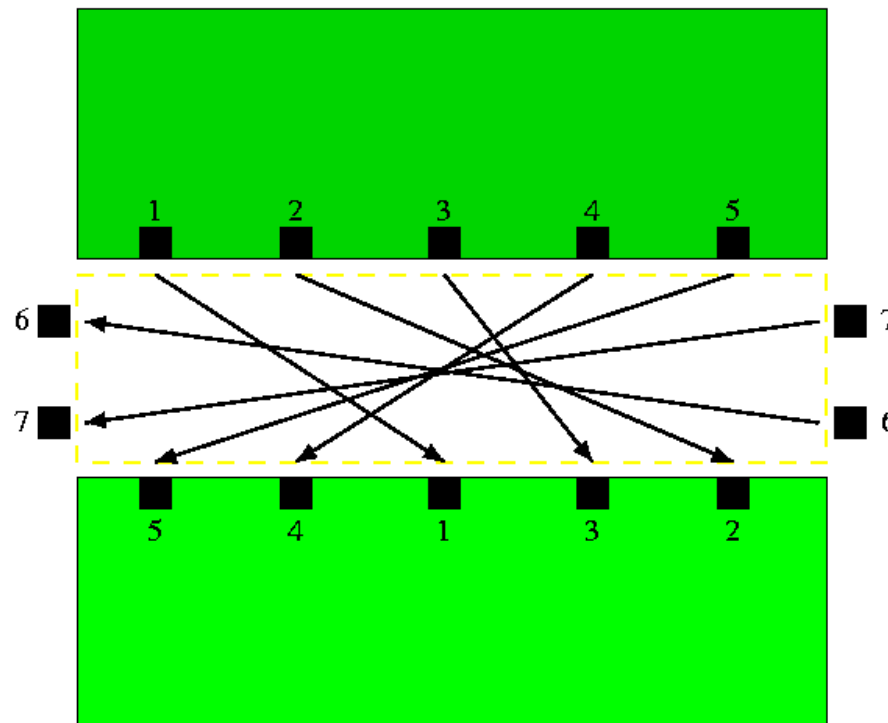
Routing detallado

- Conexiones alineadas requieren un tamaño de canal muy reducido (simular a un bus).



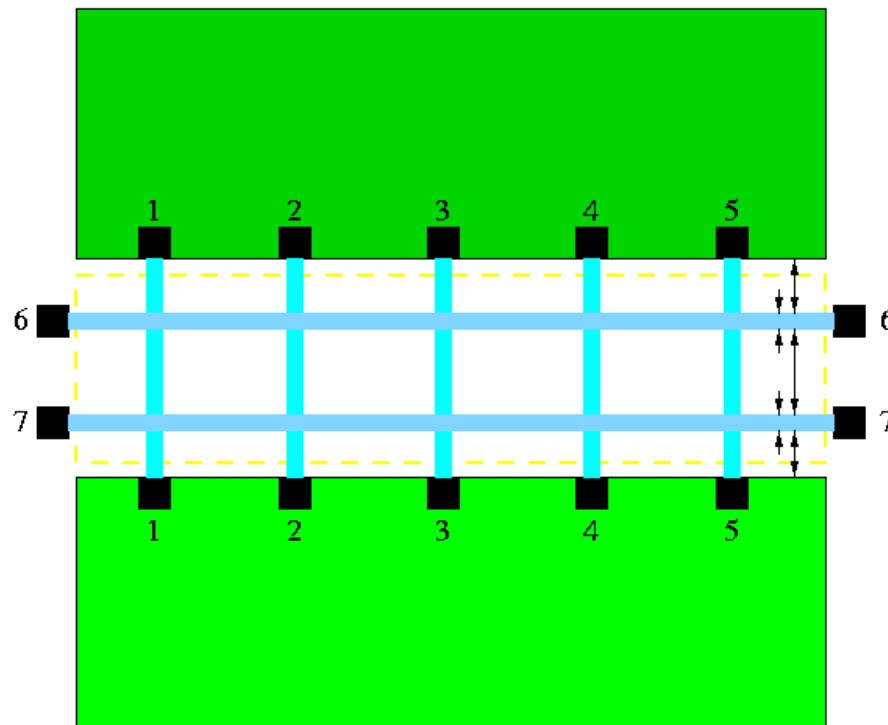
Routing detallado

- Conexiones no-alineadas incrementan la complejidad del *routing*, que requerida mucho más espacio para completarse.



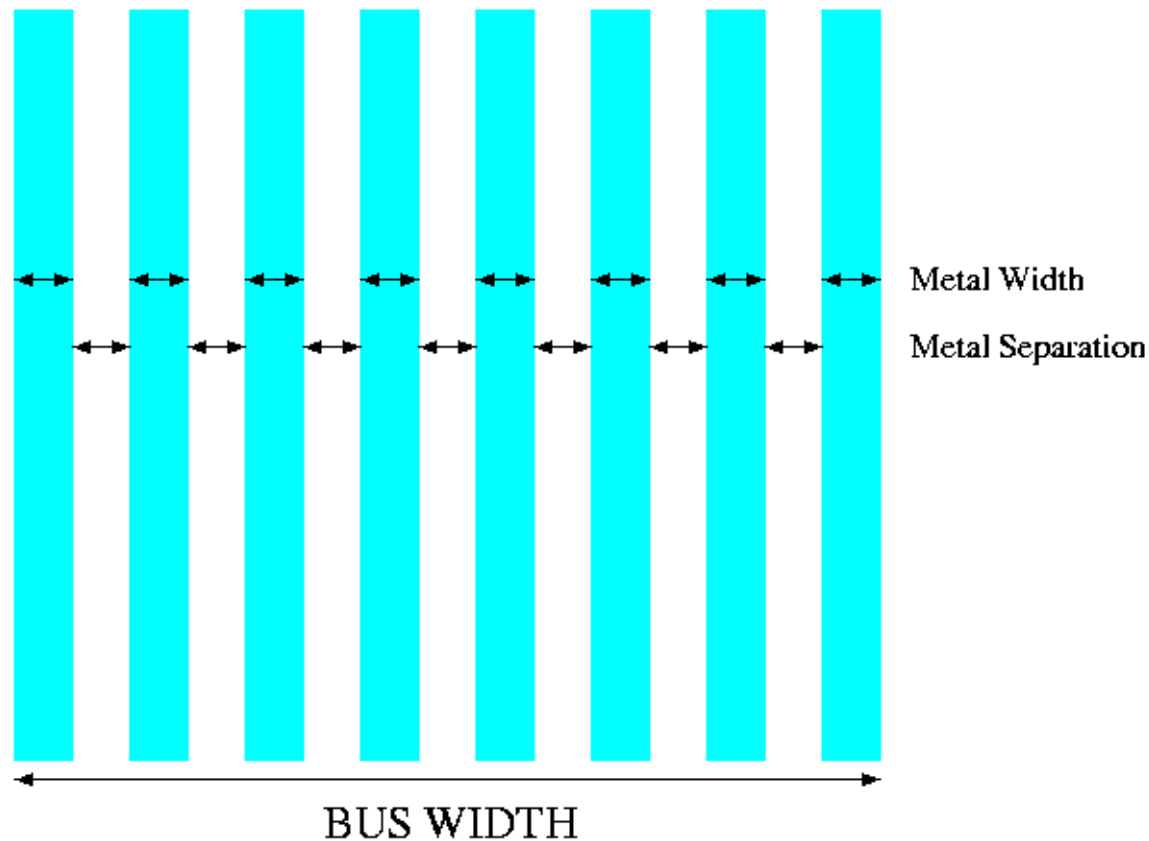
Routing detallado

- Conexiones alineadas permiten una reducción muy importante en el área requerida en el canal para completar el *routing*.



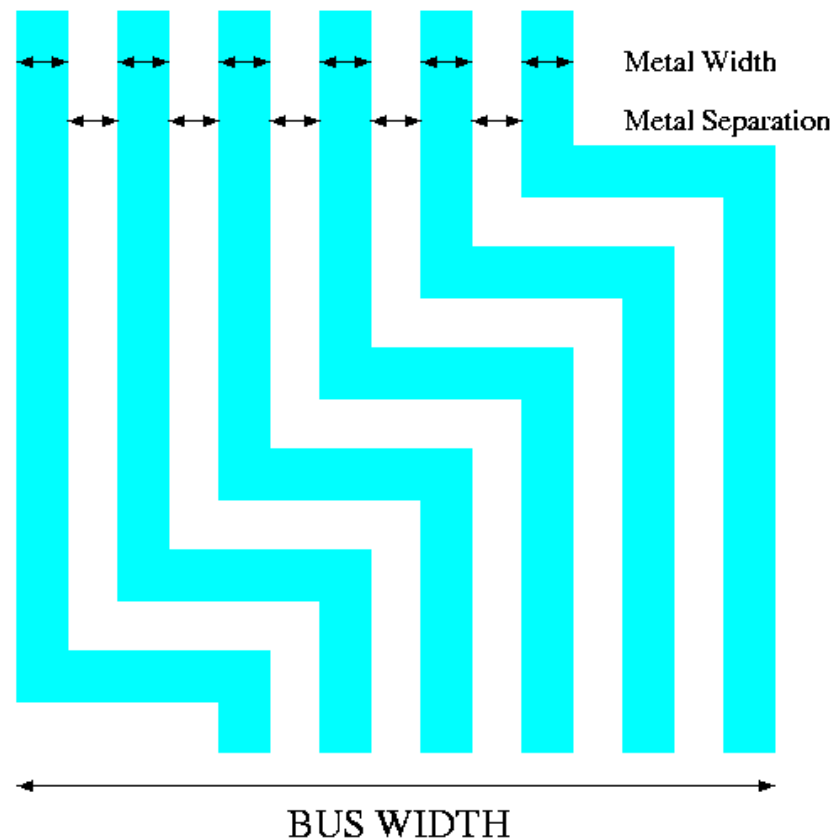
Área en los buses

- El área ocupada por un bus es directamente proporcional al número de bits que lo componen.



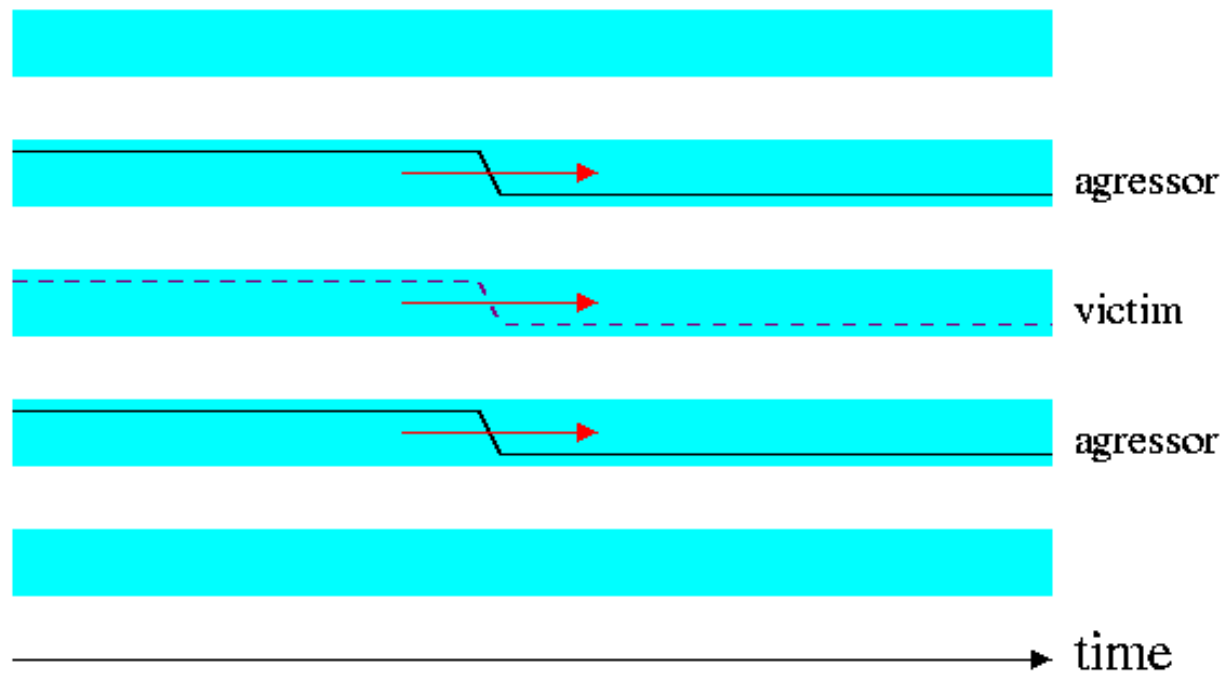
Área en los buses

- Los giros deben realizarse al estilo “Manhattan”, lo cual aumenta el área requerida..



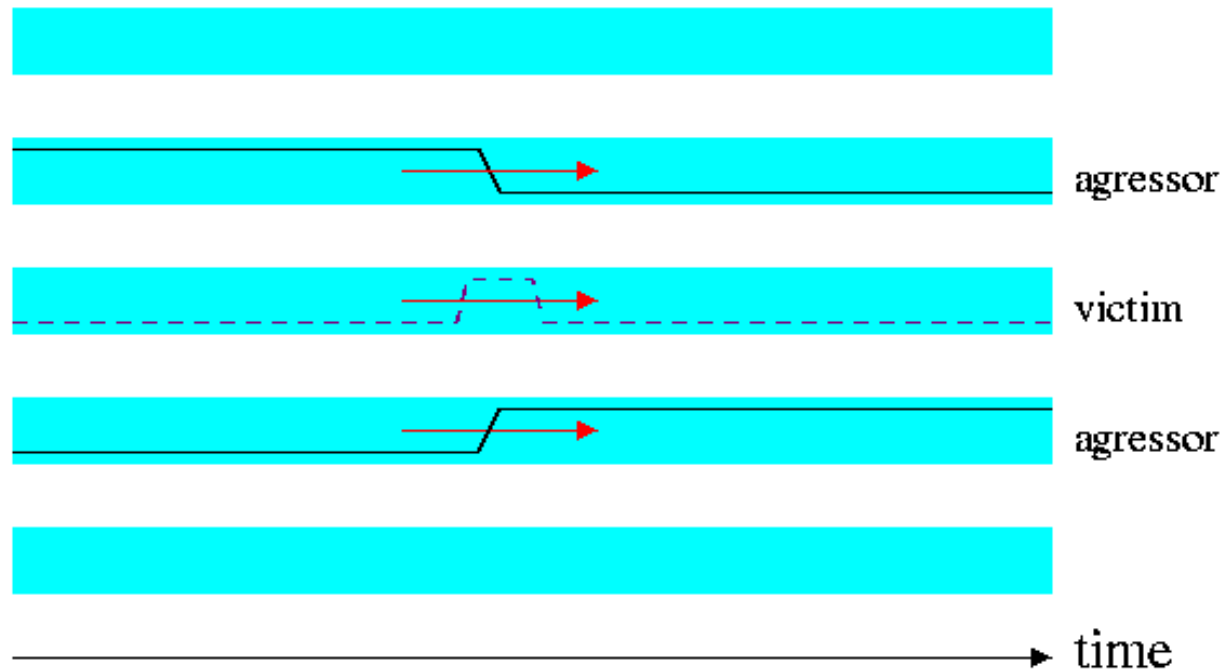
Cross-coupling en los buses

- Los distintos bits en un bus pueden interaccionar entre ellos de forma negativa: *cross-coupling*.



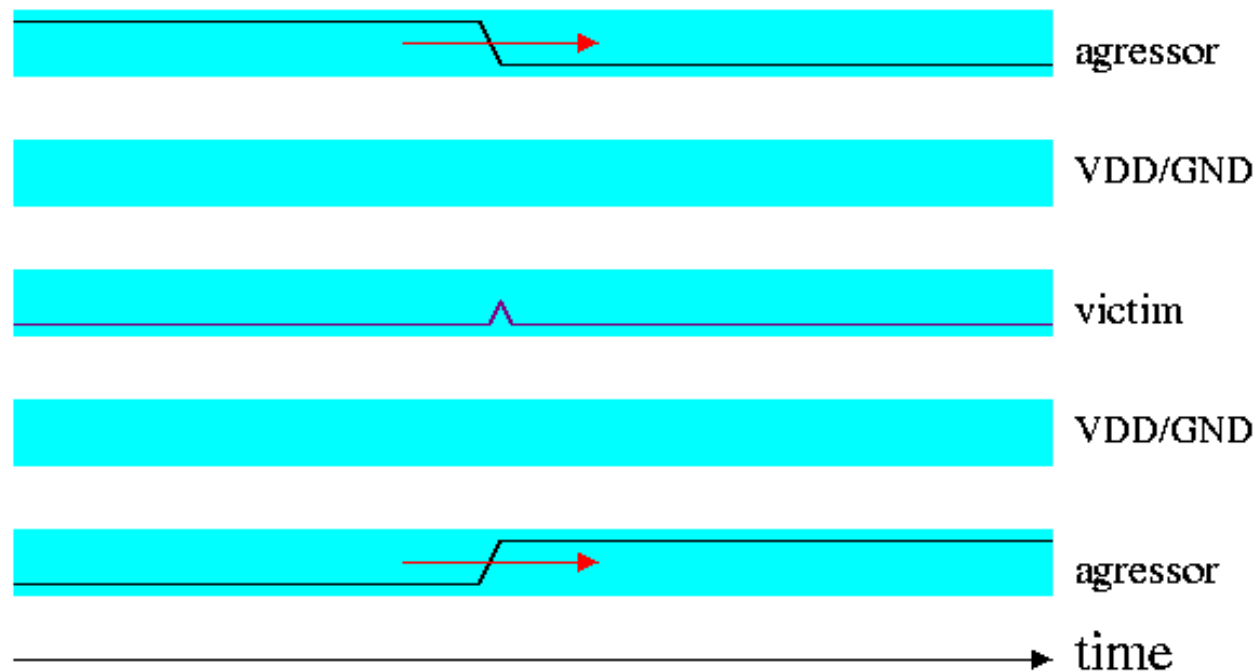
Cross-coupling en los buses

- Los distintos bits en un bus pueden interaccionar entre ellos de forma negativa: *cross-coupling*.



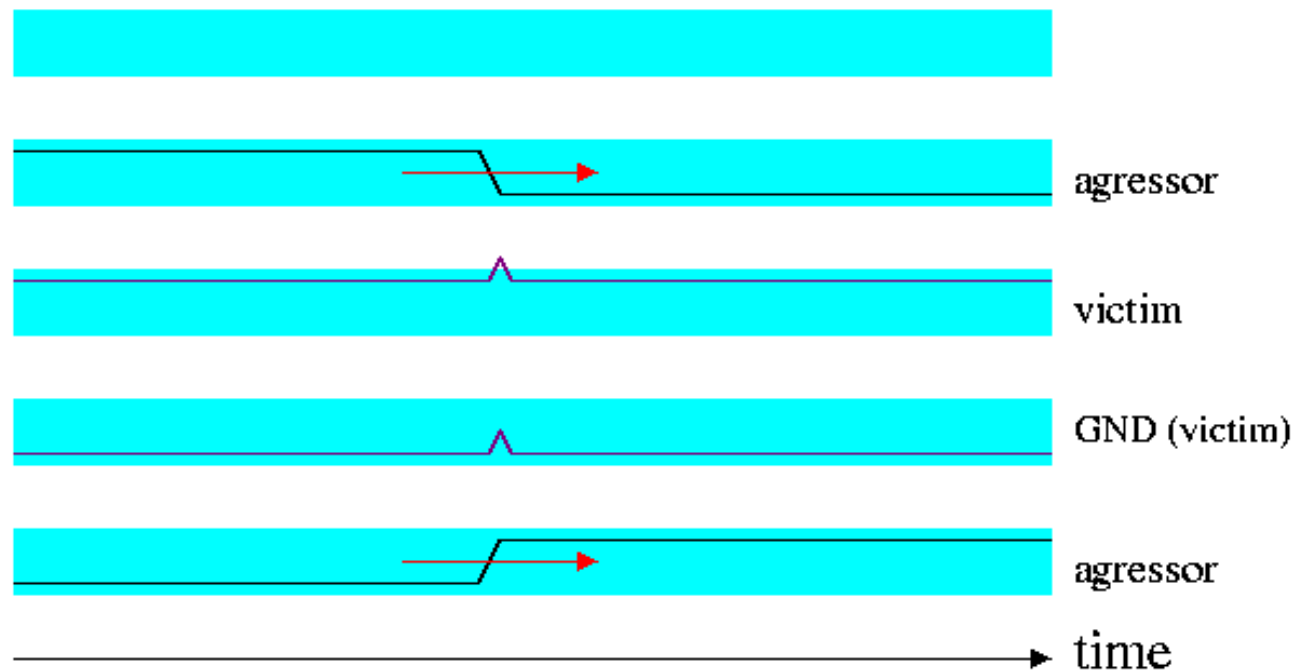
Cross-coupling en los buses

- En ese caso se debe “proteger” la victima utilizando alguna técnica de aislamiento, e.g. aumentar la separación.



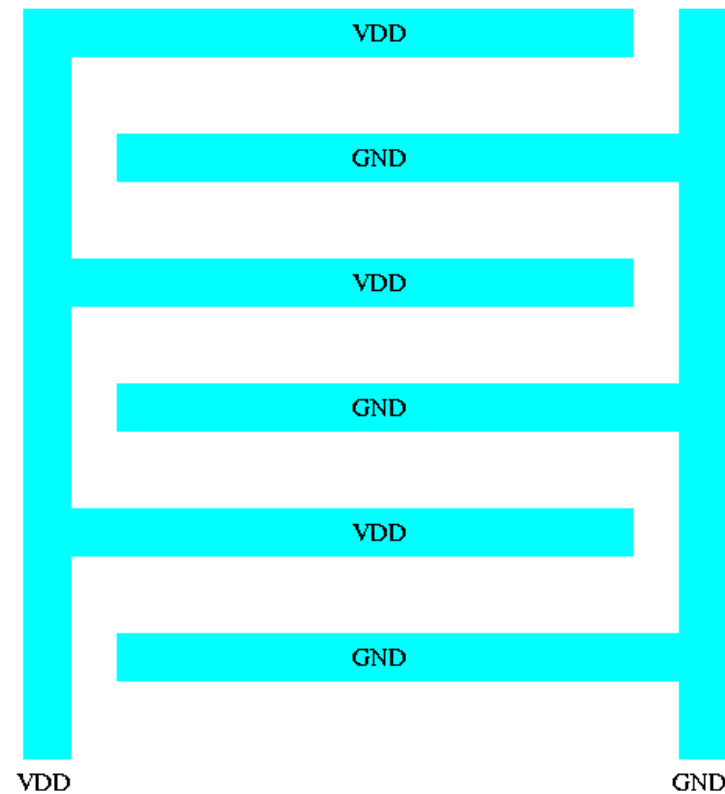
Cross-coupling en los buses

- Otra solución es utilizar la información diferencial entre un señal y una señal de Gnd contigua: el *glitch* aparece en ambos.
- Podemos tomar la diferencia entre las dos victimas.



Distribución de la alimentación

- Distribución entrelazada para minimizar el número de capas de metal utilizadas. El grosor se ajusta según el consumo en cada zona.



Conclusiones

- El área de los bloques es predecible:
 - Depende del número de transistores y su espaciado.
 - No depende de las conexiones.
- El área de las conexiones es poco predecible.
- Si los bloques son mayores que el *routing*: las conexiones están determinadas por la separación entre ellos.
- Si el *routing* domina sobre los bloques (en forma de buses): los buses se comportan como bloques.
- En cualquier otro caso es preciso “simular” las conexiones para estimar su área (muy sensible al floorplaning).