
Diseño VLSI

Diseño de elementos de memoria

Enric Pastor

Dept. Arquitectura de Computadors

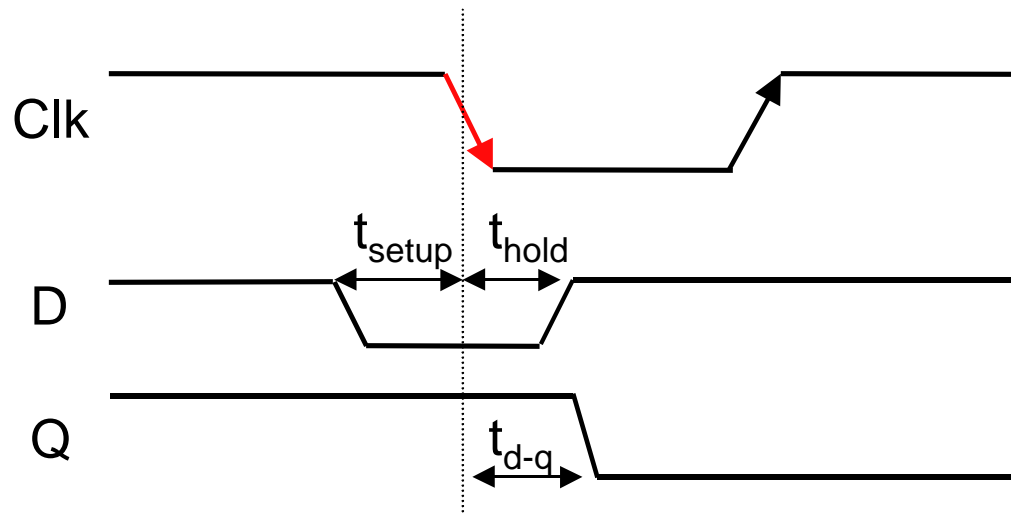
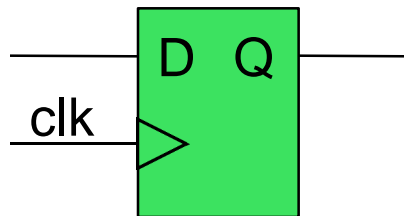
UPC

Tipos de elementos de memoria

- Utilizados para almacenar información binaria (registros).
- Dependen de la sincronización con el clock:
 - Flip-flop: sincronizado por flanco
 - Latch: sincronizado por nivel
 - Pulse-mode
 - Asíncronos (sin clock)
- Variedad en su implementación:
 - Velocidad
 - Carga sobre el clock
 - Estáticos / dinámicos

Flip-flop tipo D

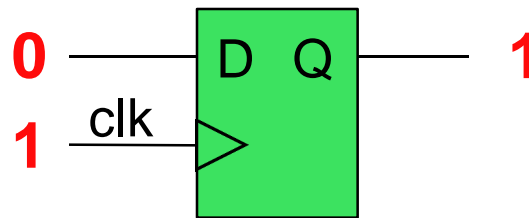
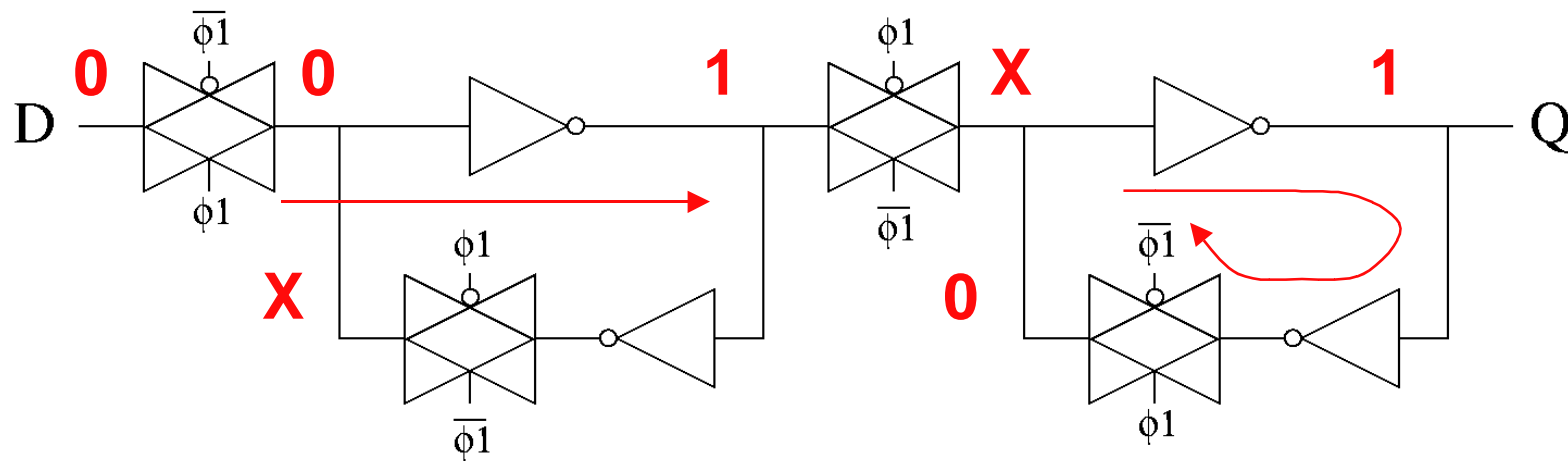
- Almacena un dato en el flanco descendente del reloj:
 - t_{setup} : datos estables antes del flanco de reloj
 - t_{hold} : datos estables después del reloj
 - $t_{\text{d-q}}$: tiempo de propagación



Flip-flop tipo D estático

Master: transparente

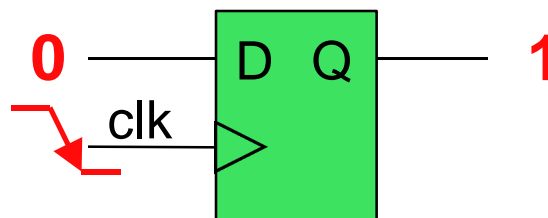
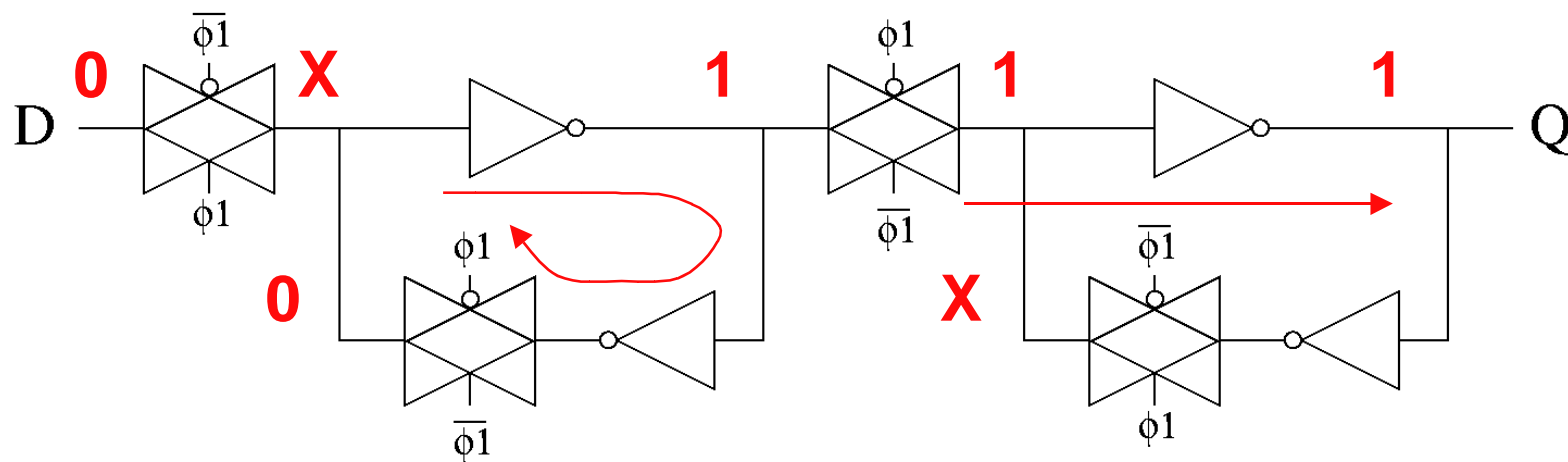
Slave: almacena un dato



Flip-flop tipo D estático

Master: almacena un dato

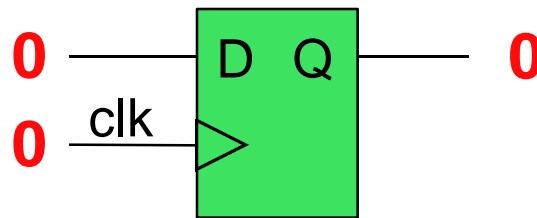
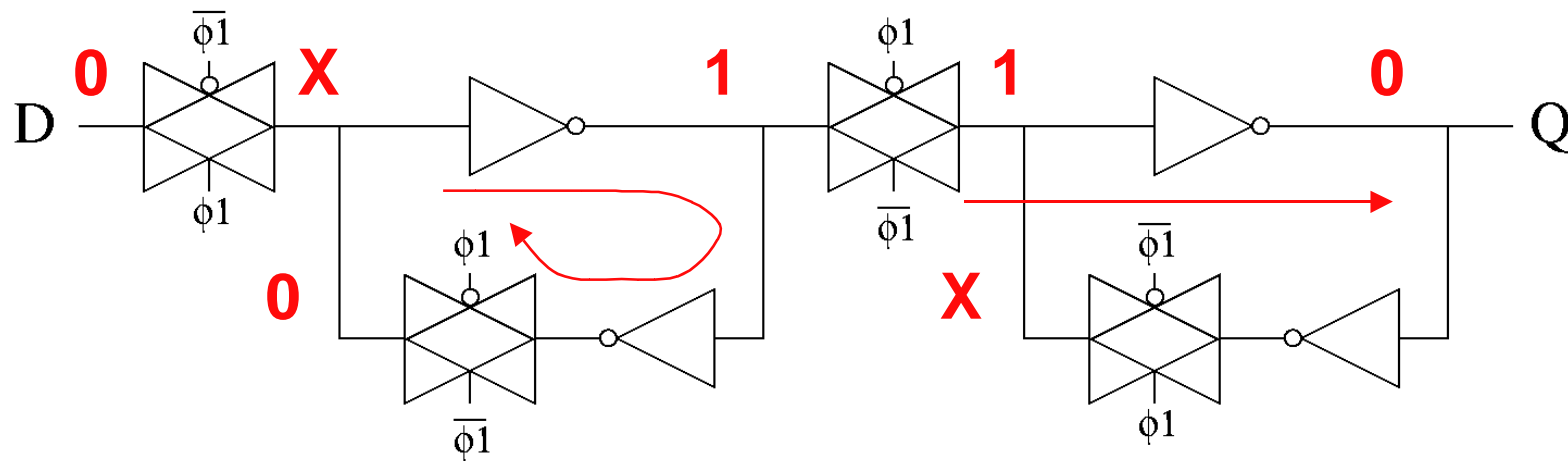
Slave: transparente



Flip-flop tipo D estático

Master: almacena un dato

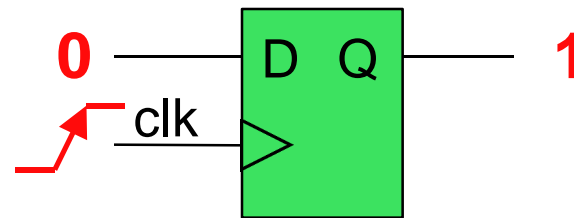
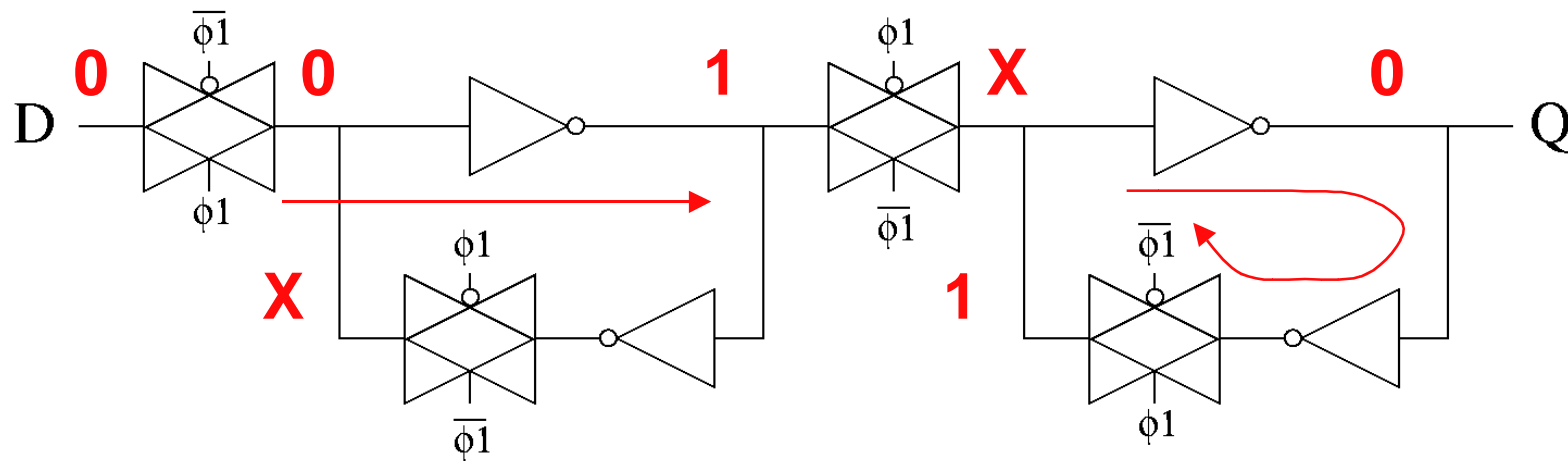
Slave: transparente



Flip-flop tipo D estático

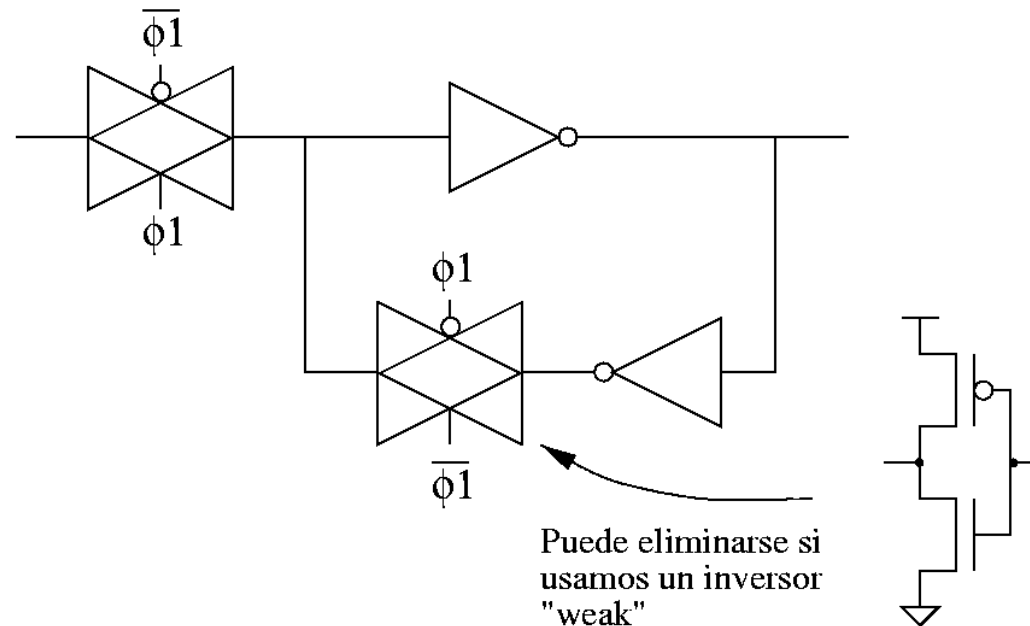
Master: transparente

Slave: almacena un dato



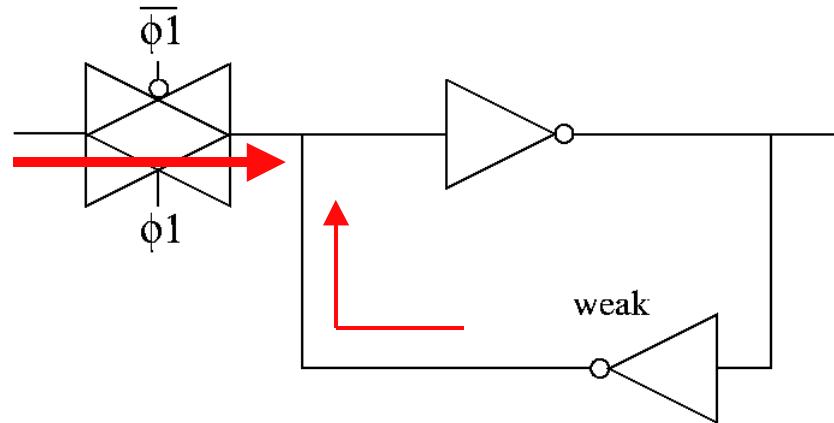
Flip-flop tipo D estático

- Podemos eliminar una puerta de paso
- El inversor que implementa el feedback debe ser “weak”



Flip-flop tipo D estático

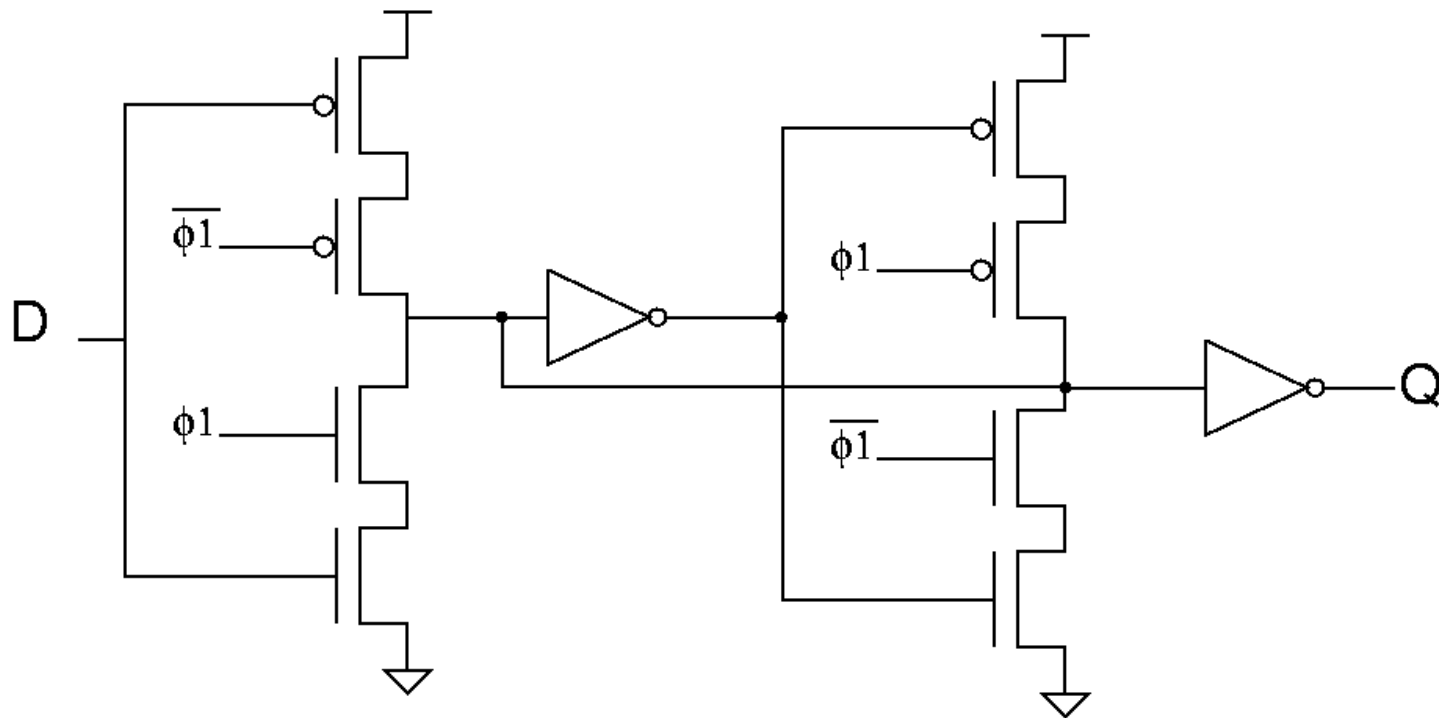
- Podemos eliminar una puerta de paso
- El inversor que implementa el feedback debe ser “*weak*”



- El transistor *weak* debe poner menos corriente que la entrada

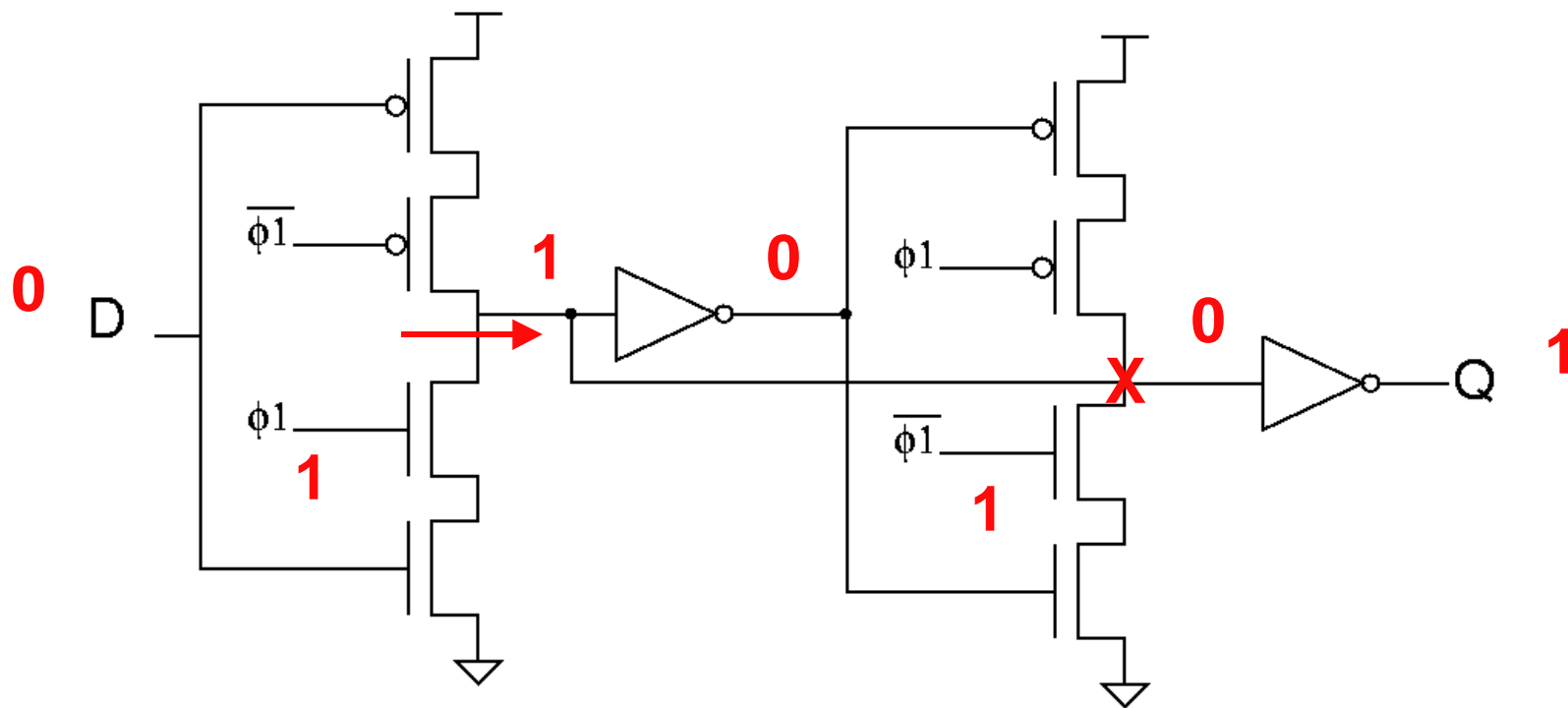
Flip-flop tipo D alternativo

- Evita utilizar las puertas de paso
- Las substituye por puertas tri-state



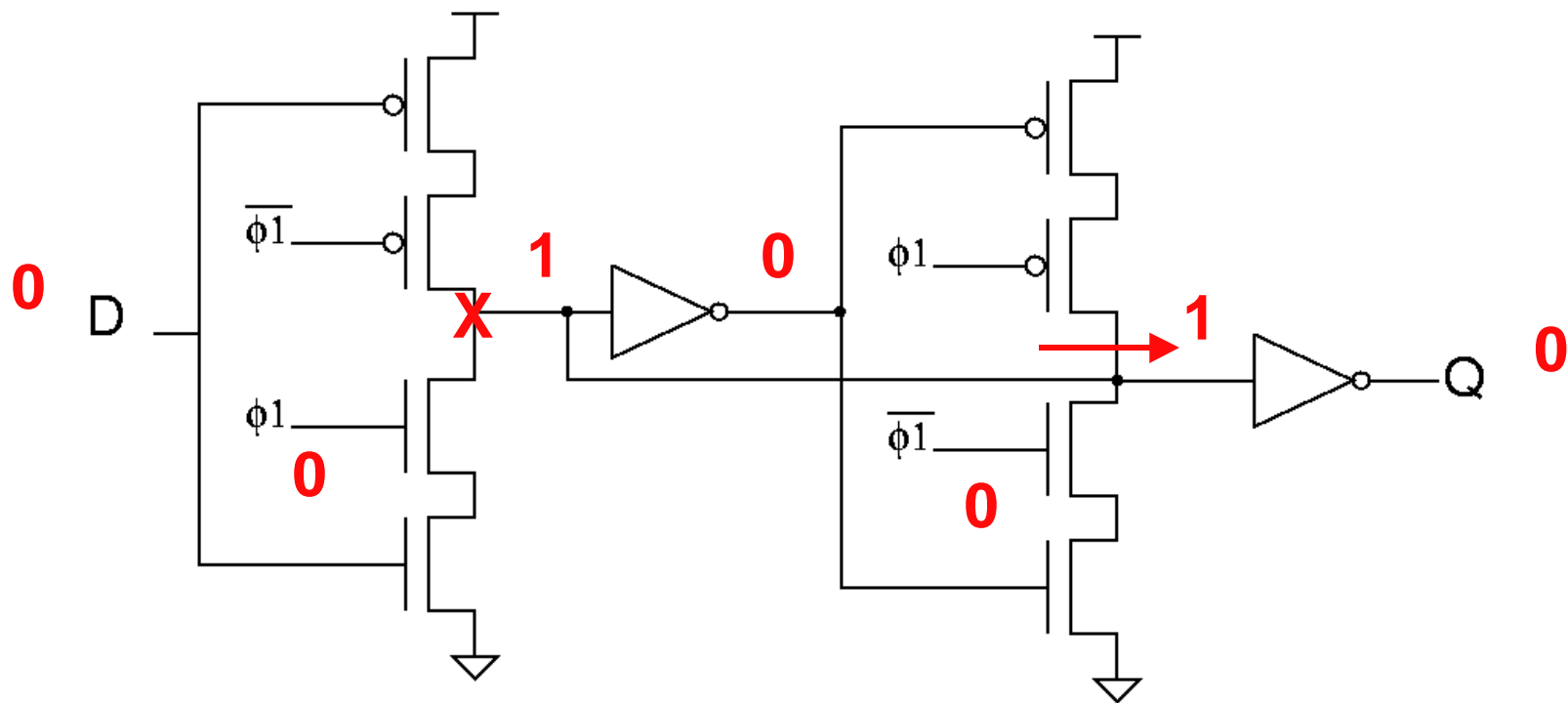
Flip-flop tipo D alternativo

- Evita utilizar las puertas de paso
- Las substituye por puertas tri-state



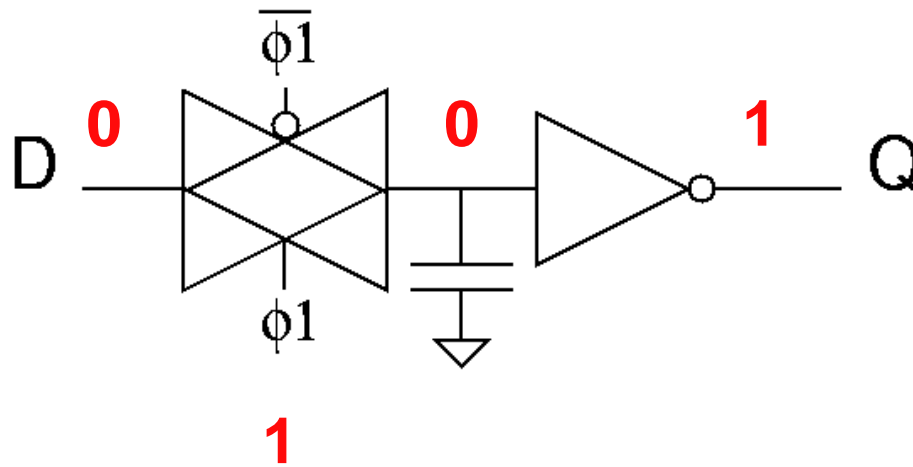
Flip-flop tipo D alternativo C²MOS

- Clocked CMOS, evita utilizar las puertas de paso
- Las substituye por puertas tri-state



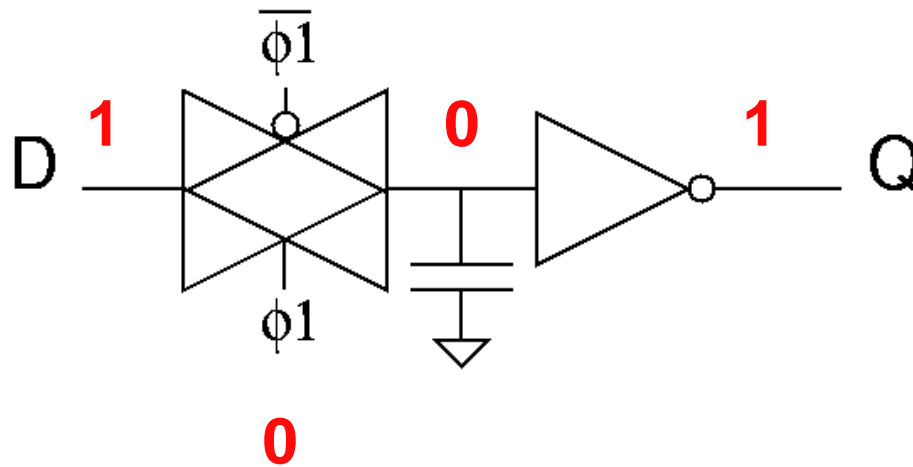
Flip-flop tipo D dinámico

- Almacena un dato en la capacidad de entrada del inversor
- Requiere una frecuencia mínima de operación



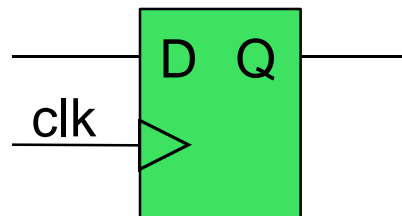
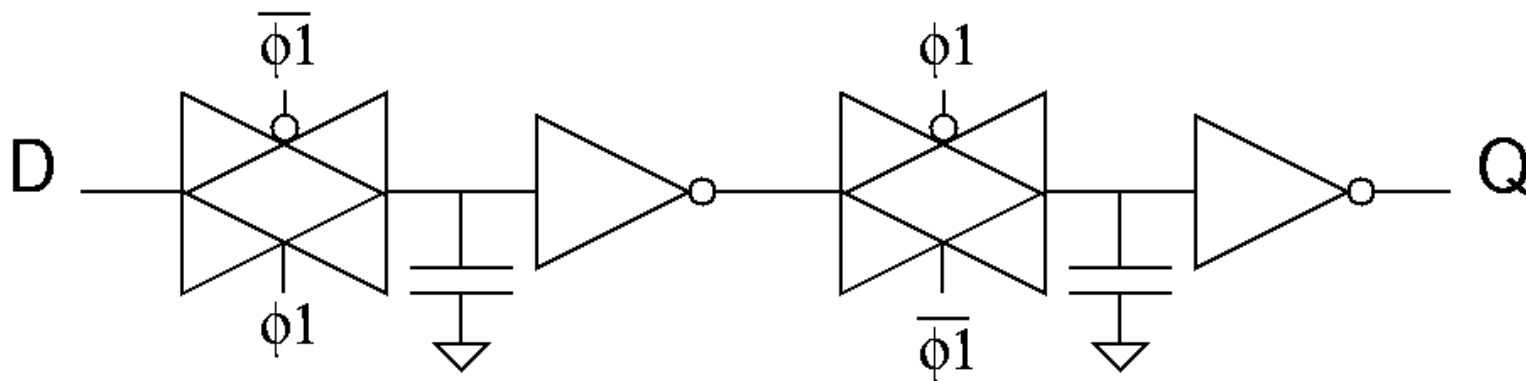
Flip-flop tipo D dinámico

- Almacena un dato en la capacidad de entrada del inversor
- Requiere una frecuencia mínima de operación



Flip-flop tipo D dinámico

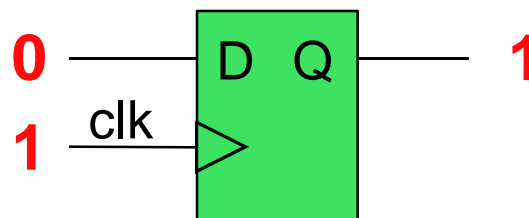
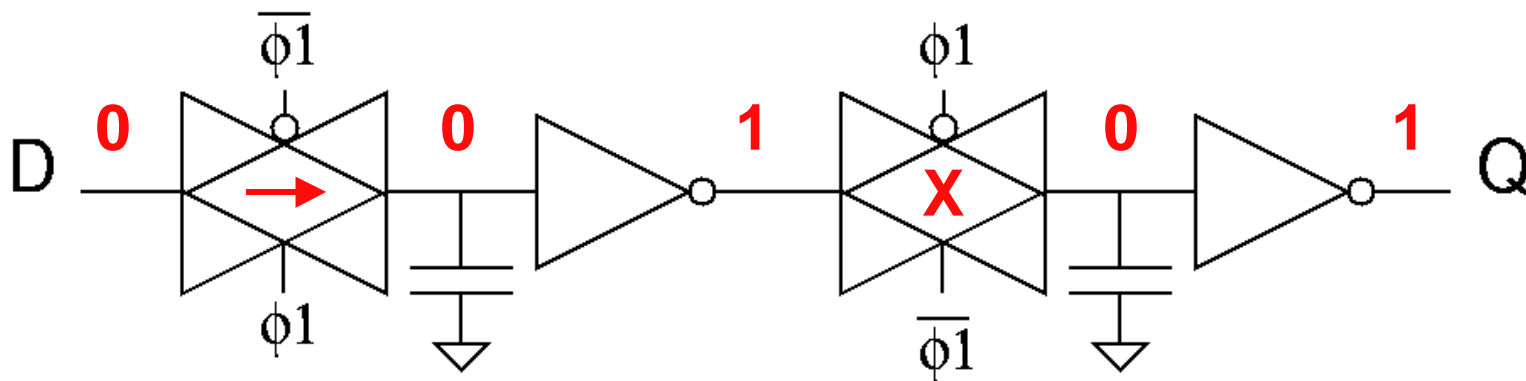
- Estructura Master-Slave



Flip-flop tipo D dinámico

Master: transparente

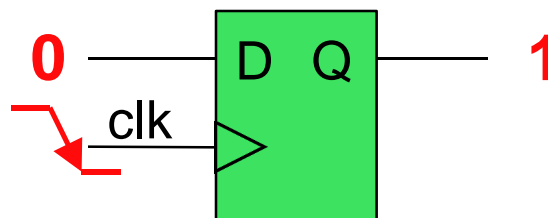
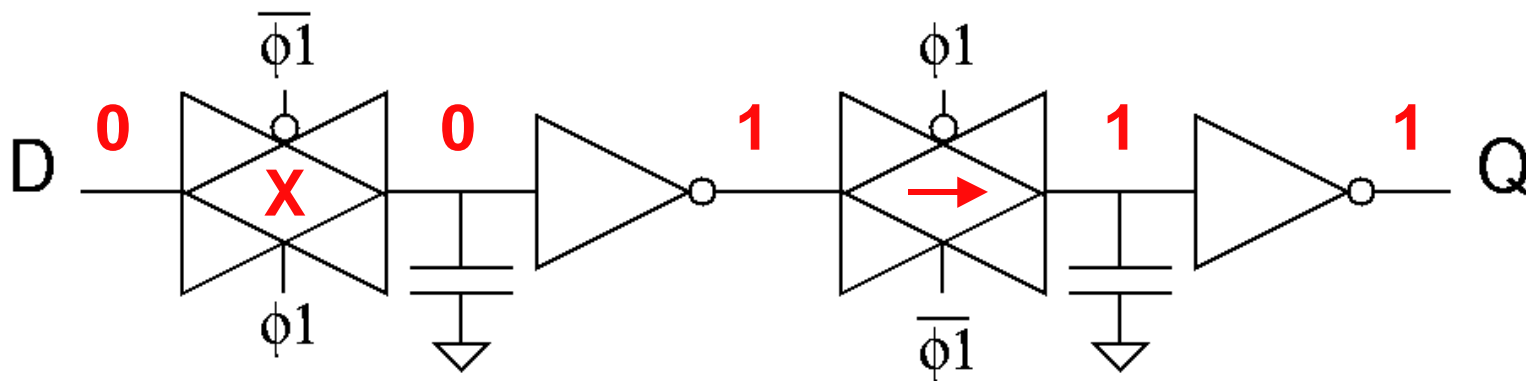
Slave: almacena un dato



Flip-flop tipo D dinámico

Master: transparente

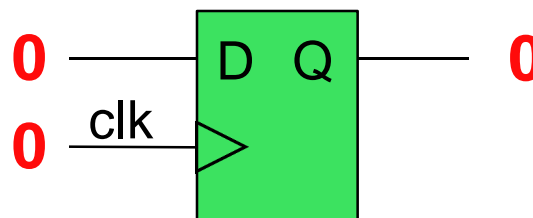
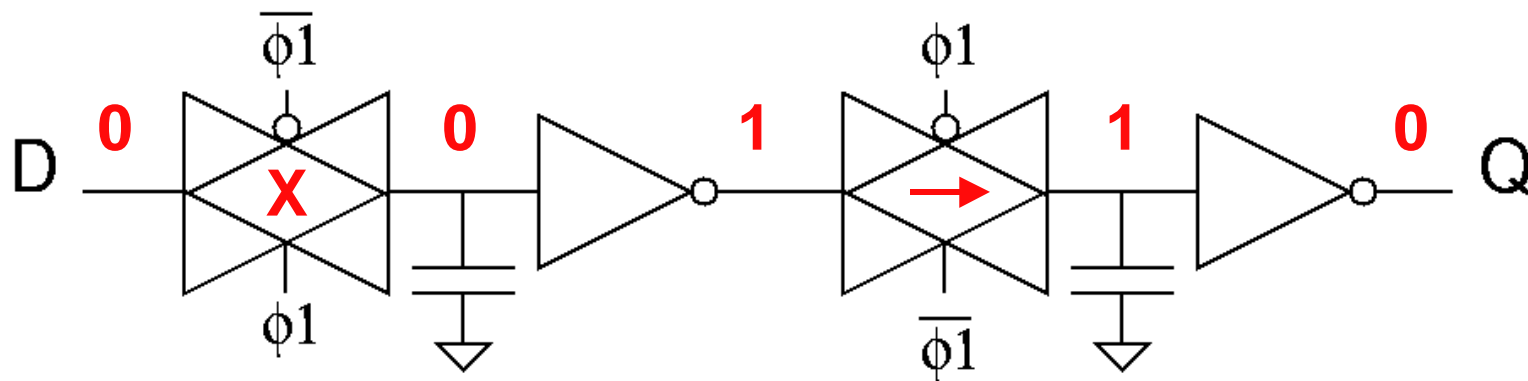
Slave: almacena un dato



Flip-flop tipo D dinámico

Master: almacena un dato

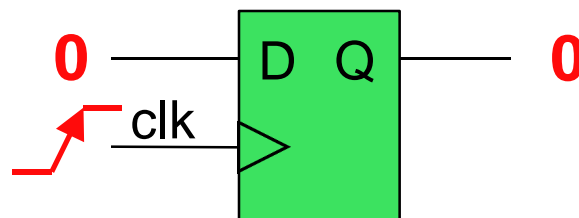
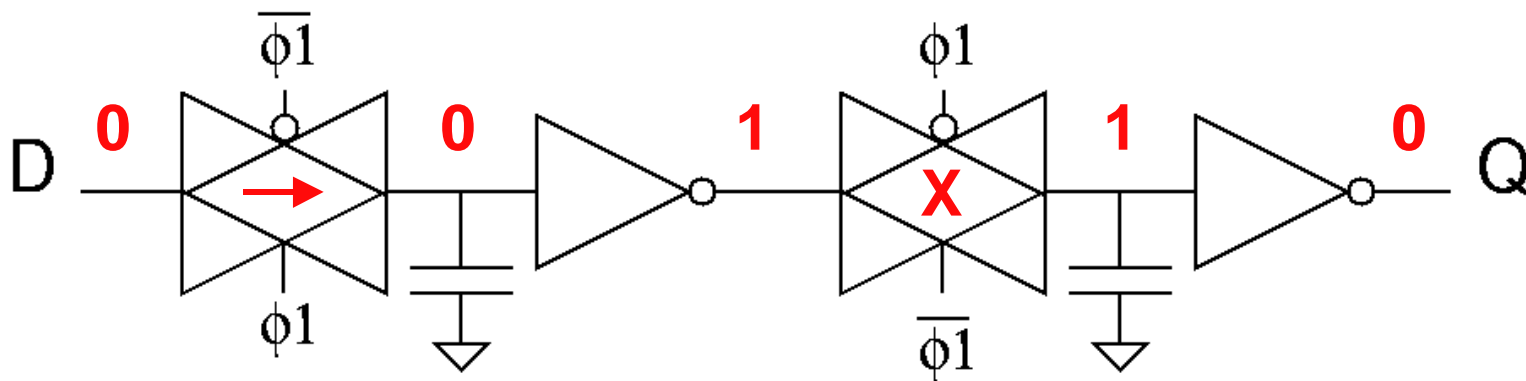
Slave: transparente



Flip-flop tipo D dinámico

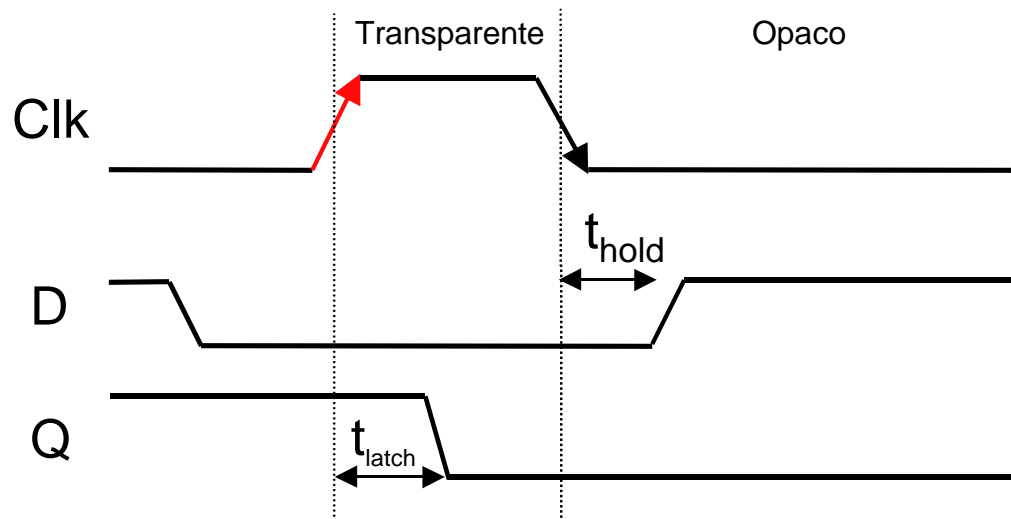
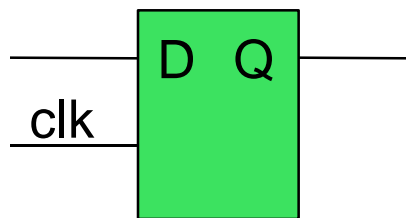
Master: transparente

Slave: almacena un dato



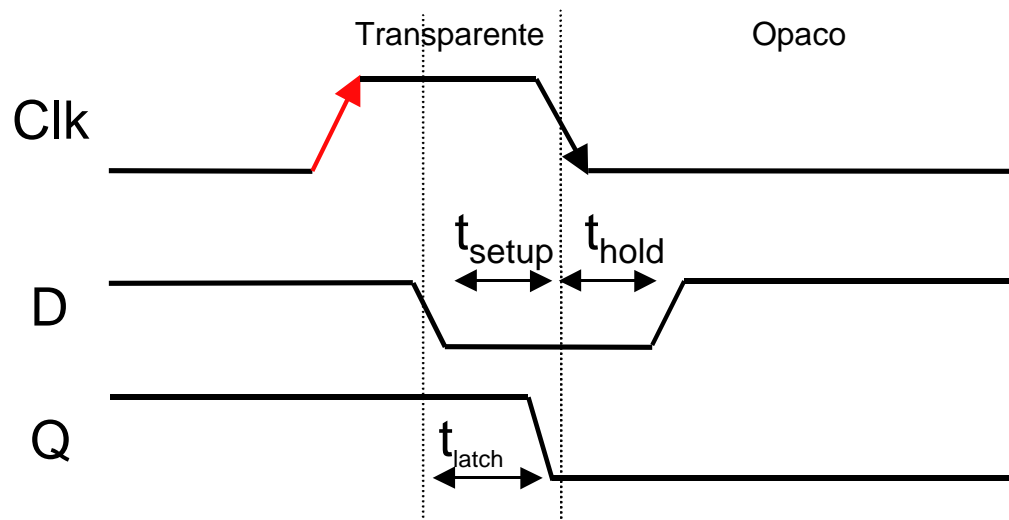
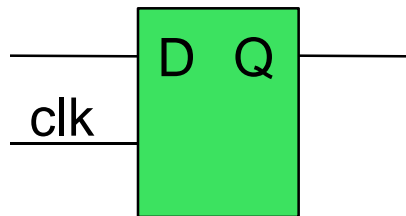
Latch tipo D

- Almacena un dato en el nivel negativo del reloj:
 - t_{hold} : datos estables después de la fase transparente
 - t_{latch} : tiempo de propagación



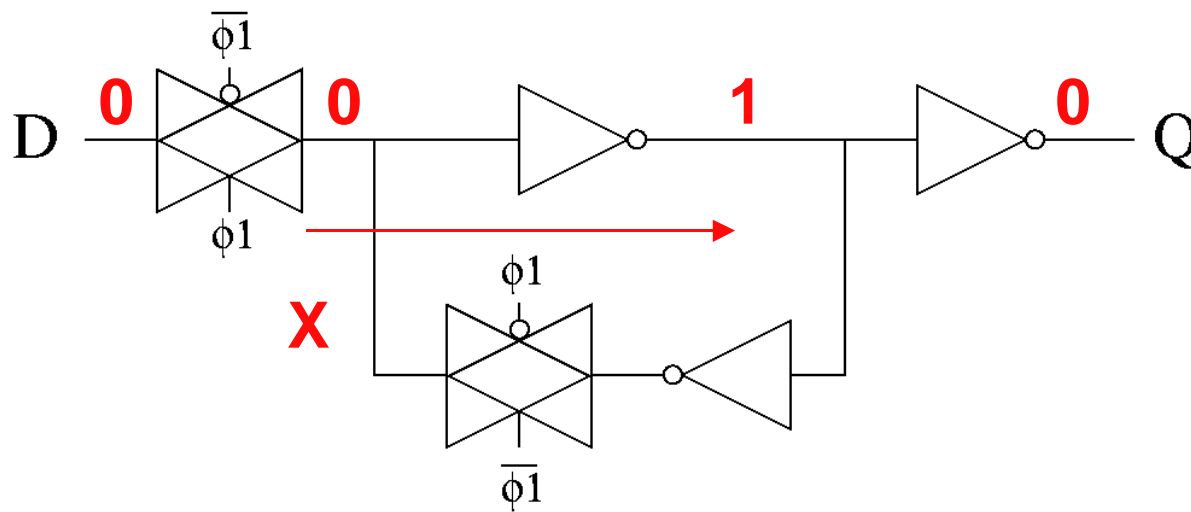
Latch tipo D

- Almacena un dato en el nivel negativo del reloj:
 - t_{hold} : datos estables después de la fase transparente
 - t_{latch} : tiempo de propagación
 - t_{setup} : datos estables antes de la fase opaca



Latch tipo D estático

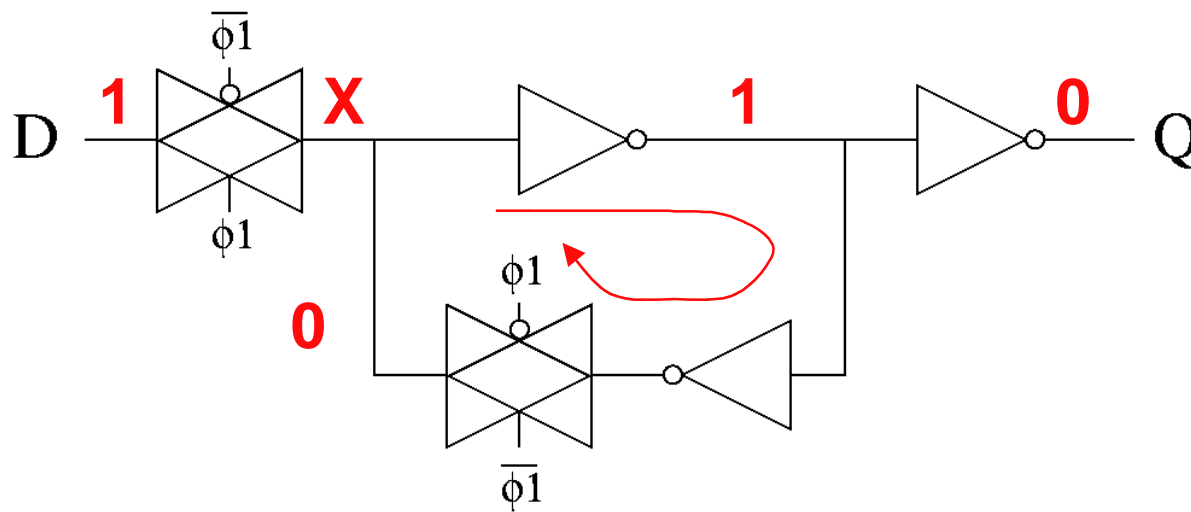
- Utiliza el mismo esquema que el flip-flop.



Transparente

Latch tipo D estático

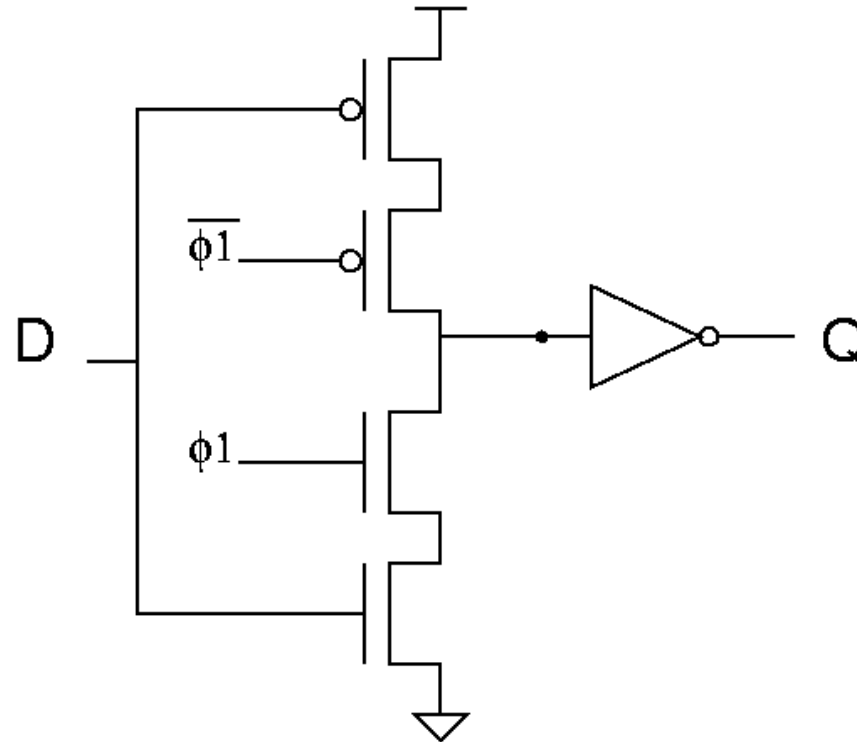
- Utiliza el mismo esquema que el flip-flop.



Opaco

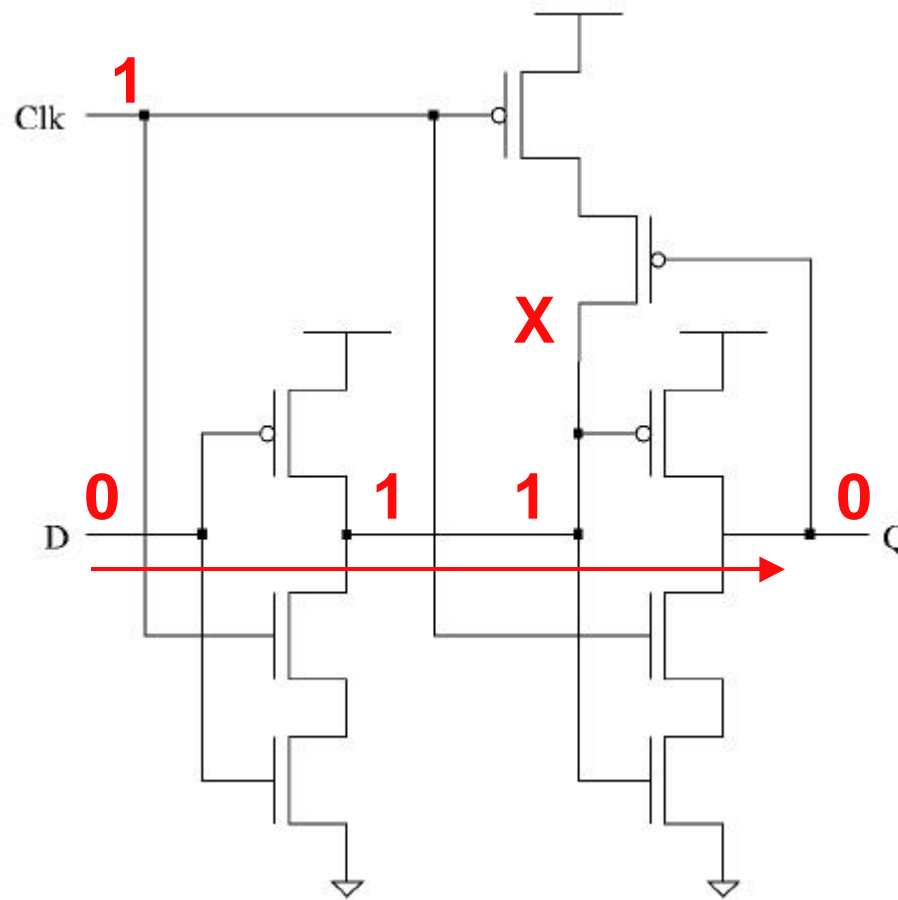
Latch tipo D dinámico C²MOS

- Permite un mejor control del nodo interno que almacena el valor en el latch.



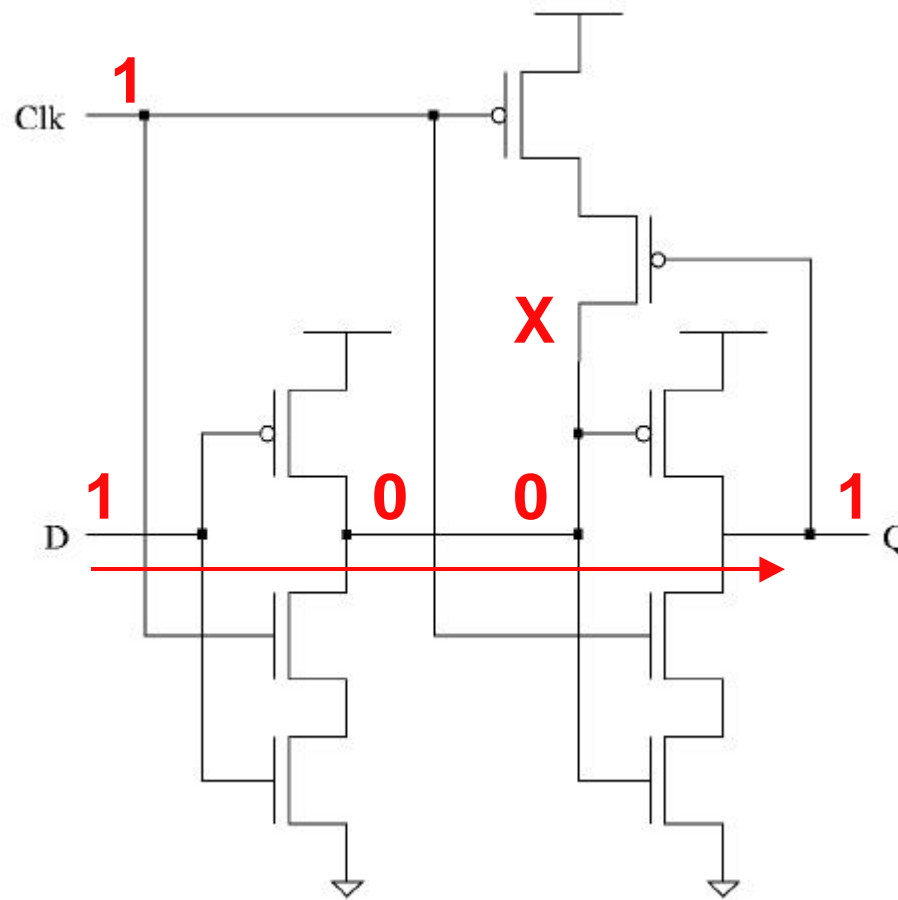
Latch tipo D dinámico (Alpha 21064)

- Número de transistores reducido (activo con Clk = 1).



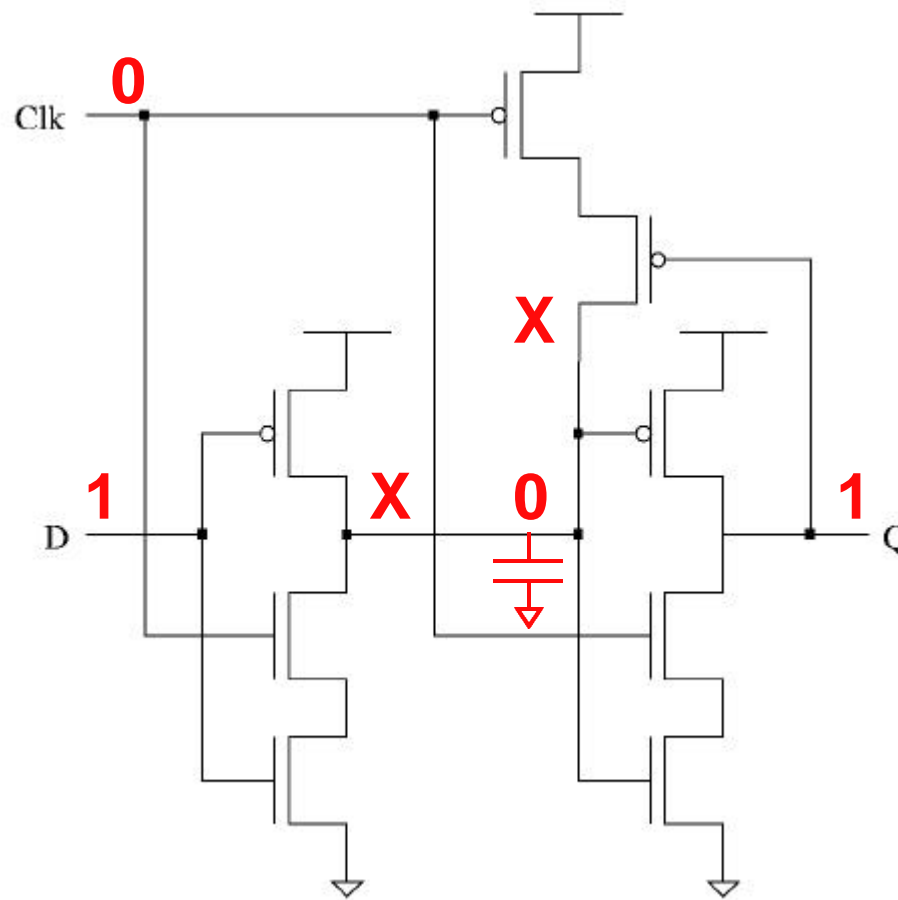
Latch tipo D dinámico (Alpha 21064)

- Número de transistores reducido (activo con Clk = 1).



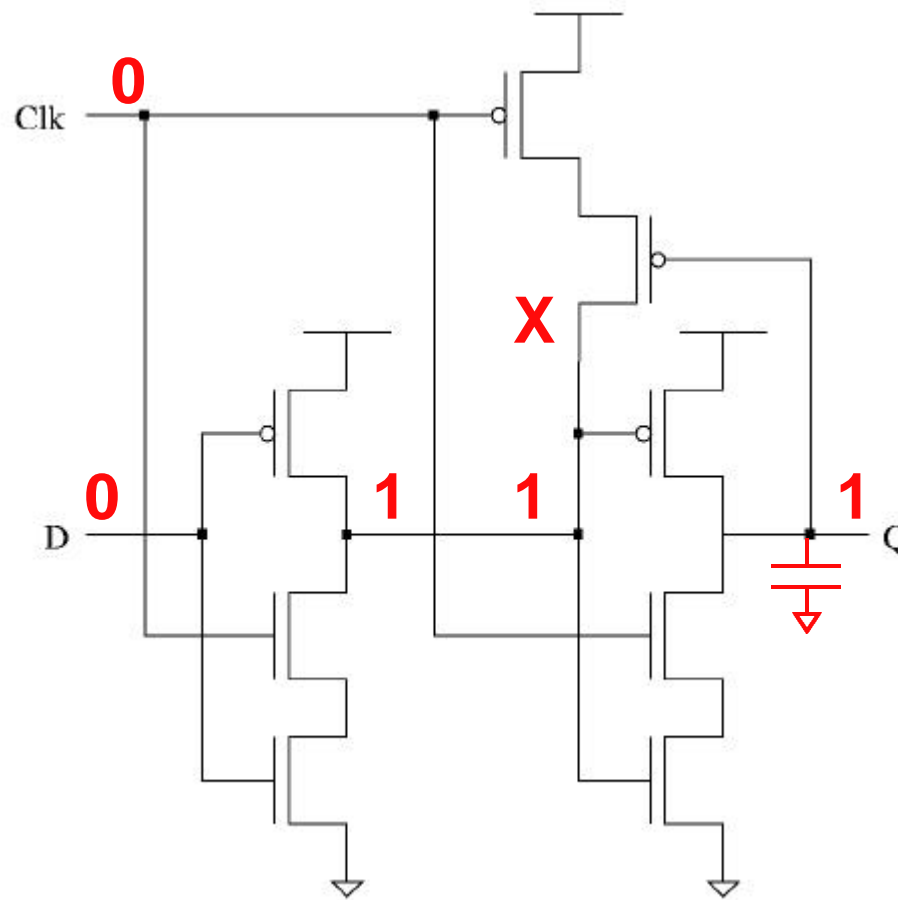
Latch tipo D dinámico (Alpha 21064)

- Número de transistores reducido (activo con Clk = 1).



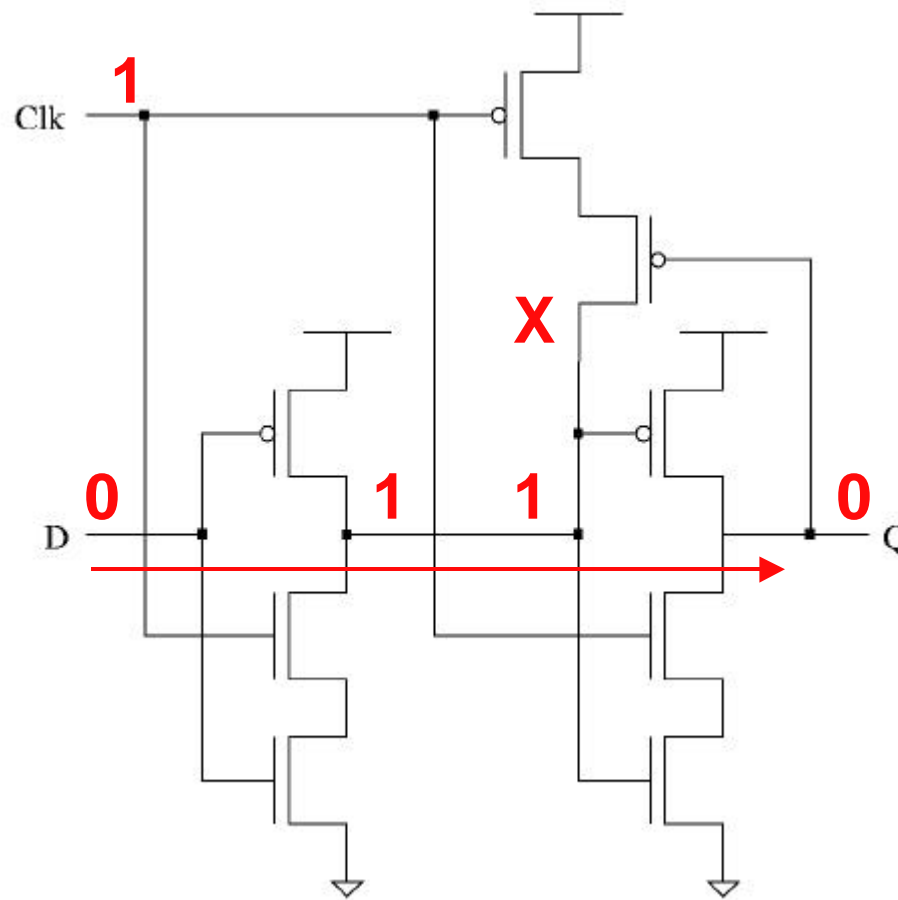
Latch tipo D dinámico (Alpha 21064)

- Número de transistores reducido (activo con Clk = 1).



Latch tipo D dinámico (Alpha 21064)

- Número de transistores reducido (activo con Clk = 1).



Conclusiones

- Elementos de memoria para almacenar información en el data-path de los procesadores.
- Distintos tipos de biestables según la estrategia de “clocking”.
 - Master-slave.
 - Dinámicos / estáticos.
- Los biestables requieren un caracterización especial:
 - Tiempo de hold.
 - Tiempo de setup.
 - Tiempo de latch.