Tecnología MOS.
Proceso de fabricación.

Disseny Bàsic VLSI

Departament d'Arquitectura de Computadors
Universitat Politècnica de Catalunya

Introducción

Componentes utilizados:

La implantación de los transistores MOS se realiza mediante la sucesiva acumulación de diversos materiales sobre una superficie base de silicio.

Los elementos más importantes utilizados son:

- Silicio cristalizado para el substrato (no conductor)
- Polysilicio amorfo para las puertas (conductor)
- Dopantes de tipo N y P para crear las difusiones
- Oxido de silicio de distintas calidades:
  capa fina de alta calidad para crear la puerta,
  grueso de baja calidad como aislante entre otras capas.
- Aluminio para las conexiones (buen conductor)

Introducción

Procesos realizados:

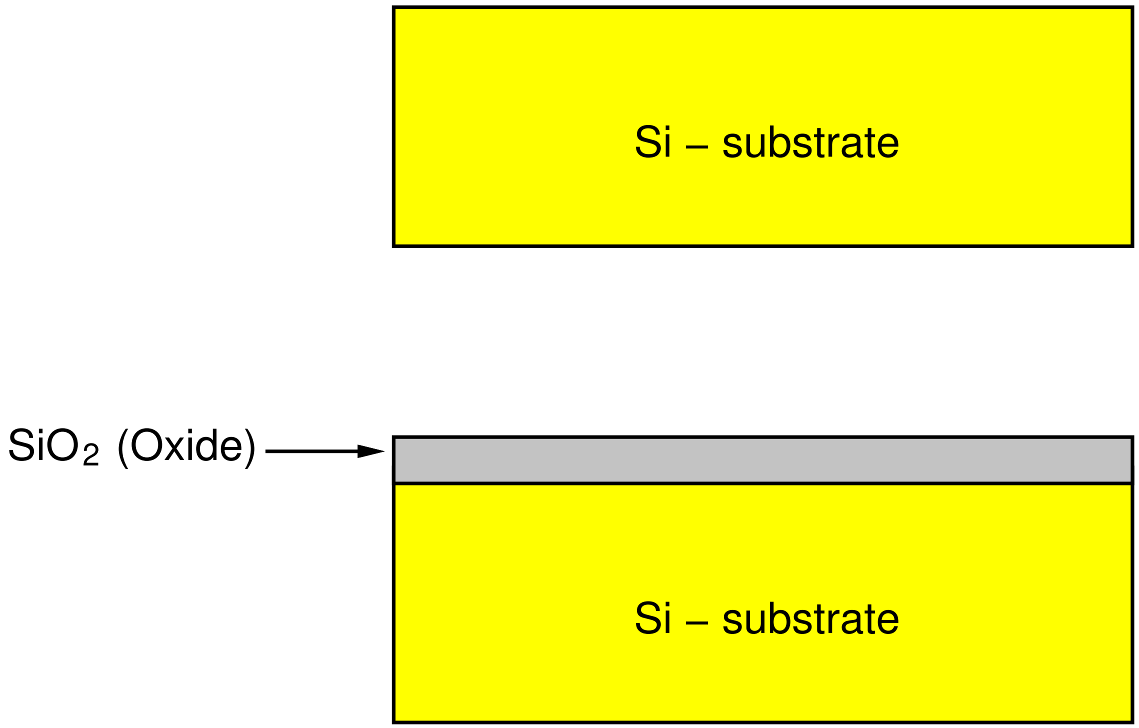
La aplicación de los distintos componentes sobre el substrato de silicio se realiza mediante la utilización de mascaras. Para cada etapa del proceso de fabricación se construyen una o más mascaras que delimitan que áreas son afectadas.

Los procesos típicos utilizados son:

- Crecimiento de capas de oxido grueso: proceso de oxidación mediante oxigeno o vapor de agua a alta temperatura.
- Crecimiento de capas de oxido fino: similar al oxido grueso, pero de forma controlada.
- Difusión: mediante material dopante en forma de vapor a altas temperaturas. Método alternativo mediante cañon de iones de alta velocidad.
- Metalización: deposición de aluminio vaporizado.
- "Etching": eliminación de materiales previamente depositados mediante la utilización de disolventes o ácidos.

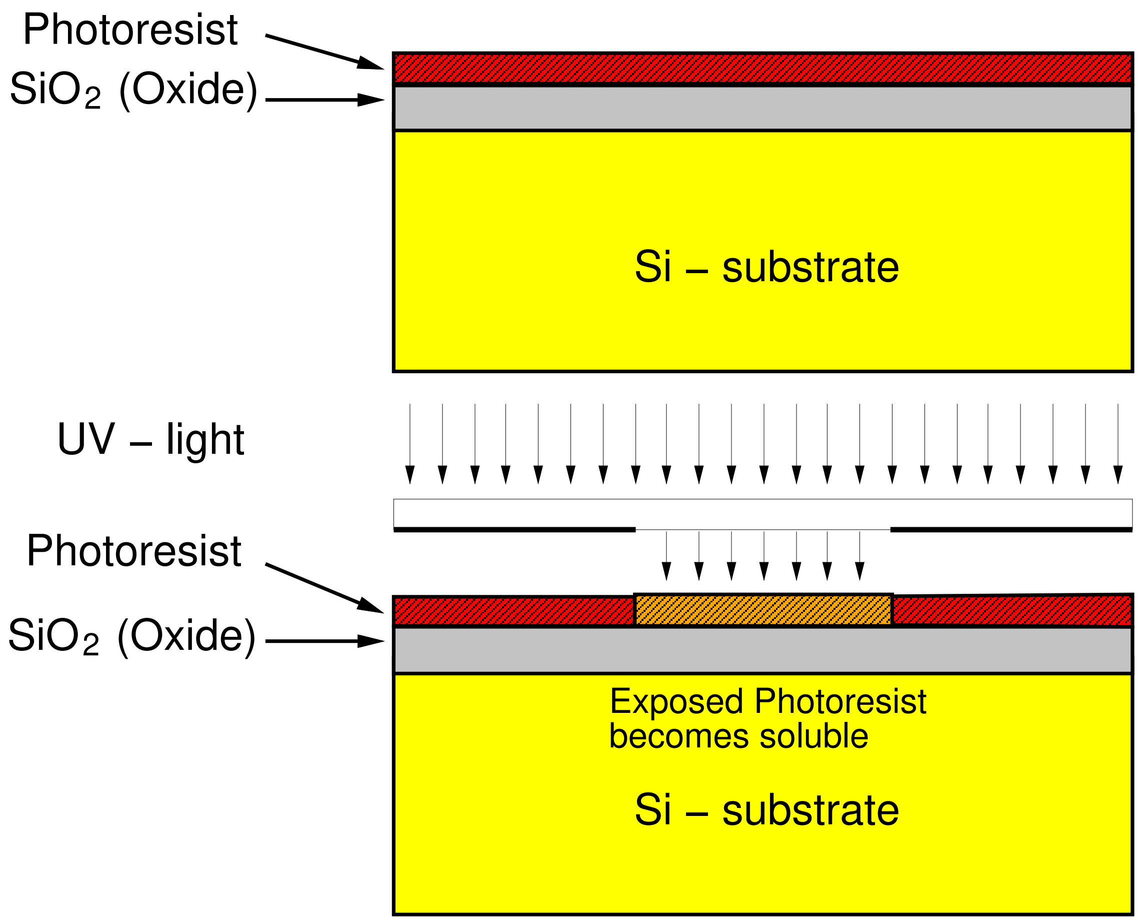
Proceso de fabricación MOS

Capa inicial de óxido (I): óxido grueso.



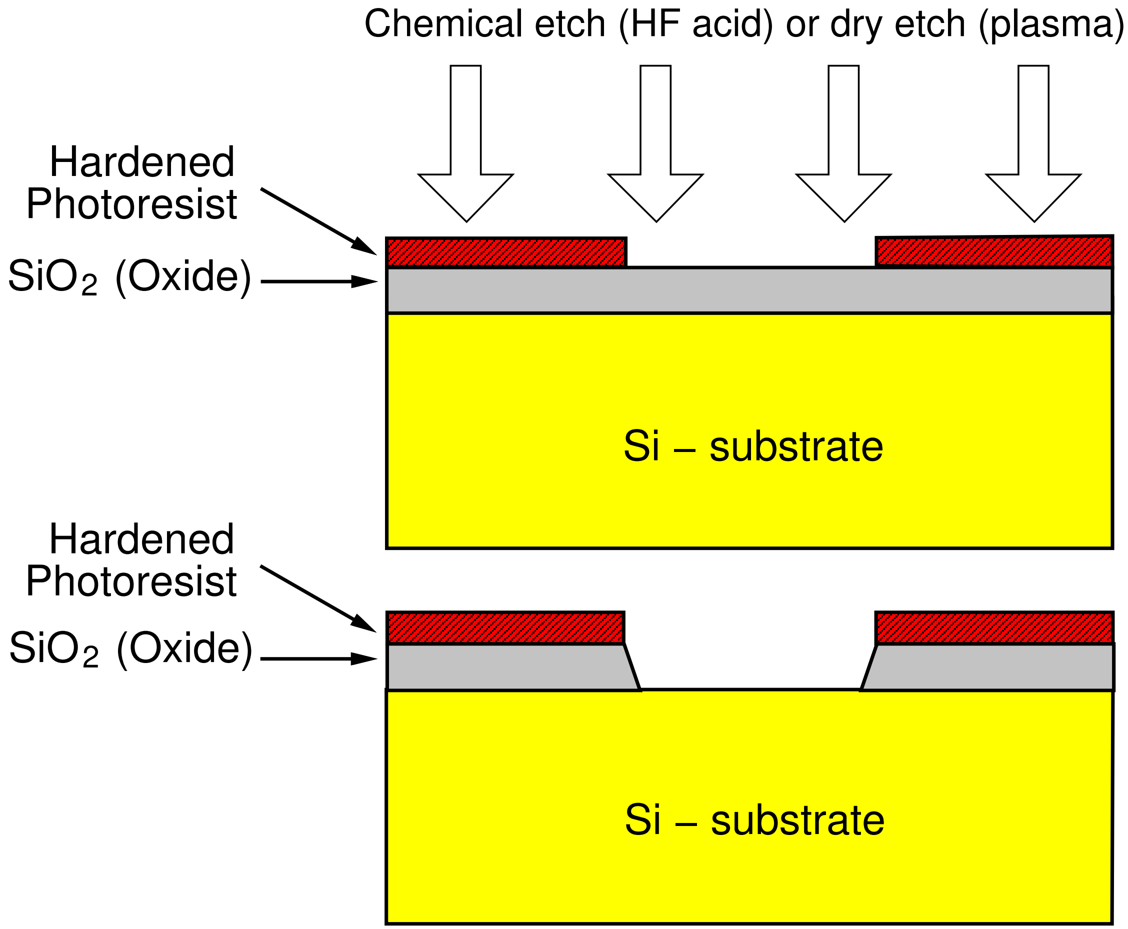
Proceso de fabricación MOS

Capa inicial de óxido (II):



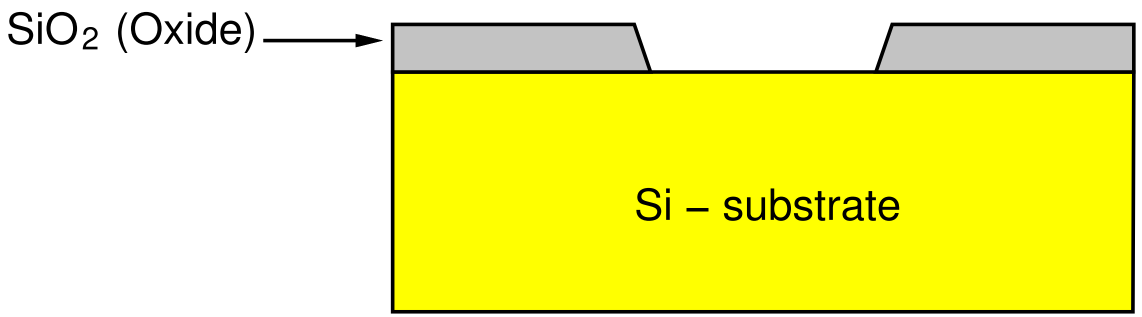
Proceso de fabricación MOS

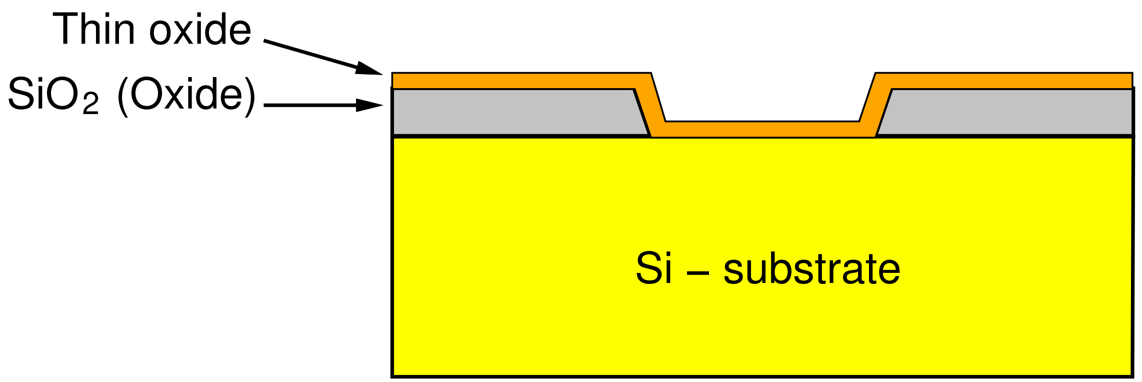
Capa inicial de óxido (III):



Proceso de fabricación MOS

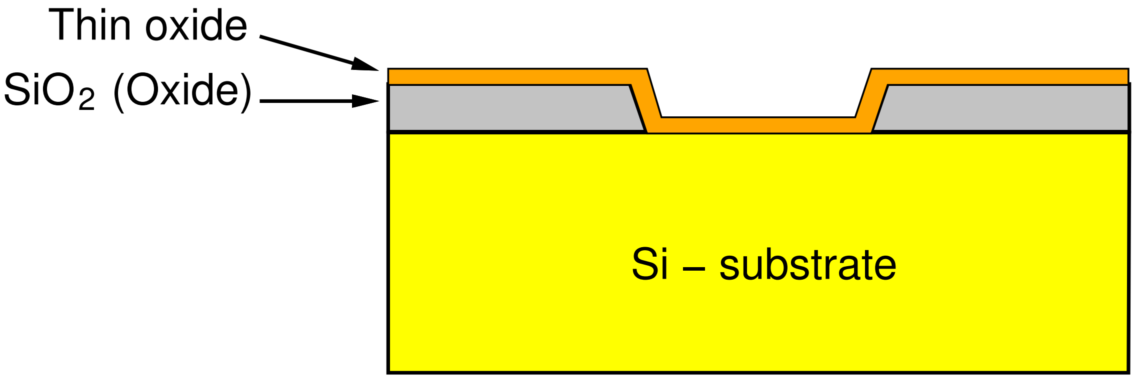
Capa inicial de óxido (IV):

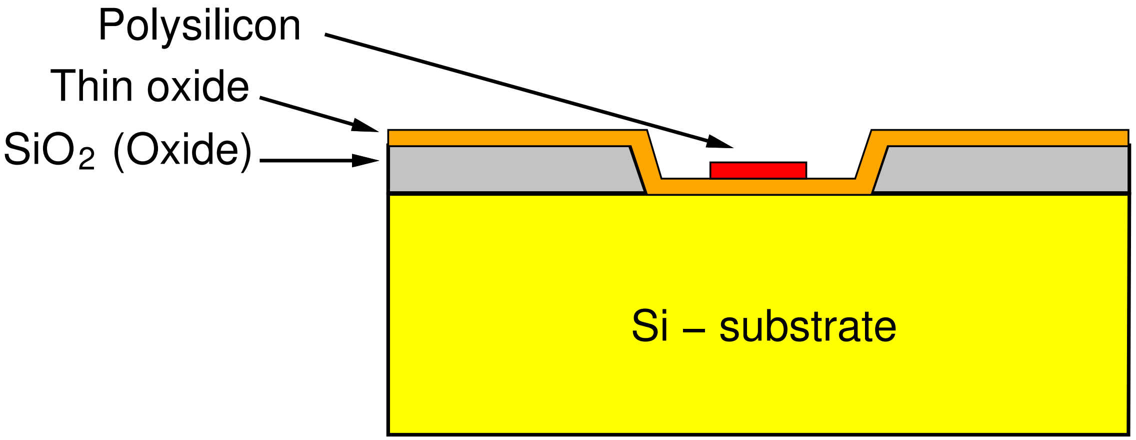




Proceso de fabricación MOS

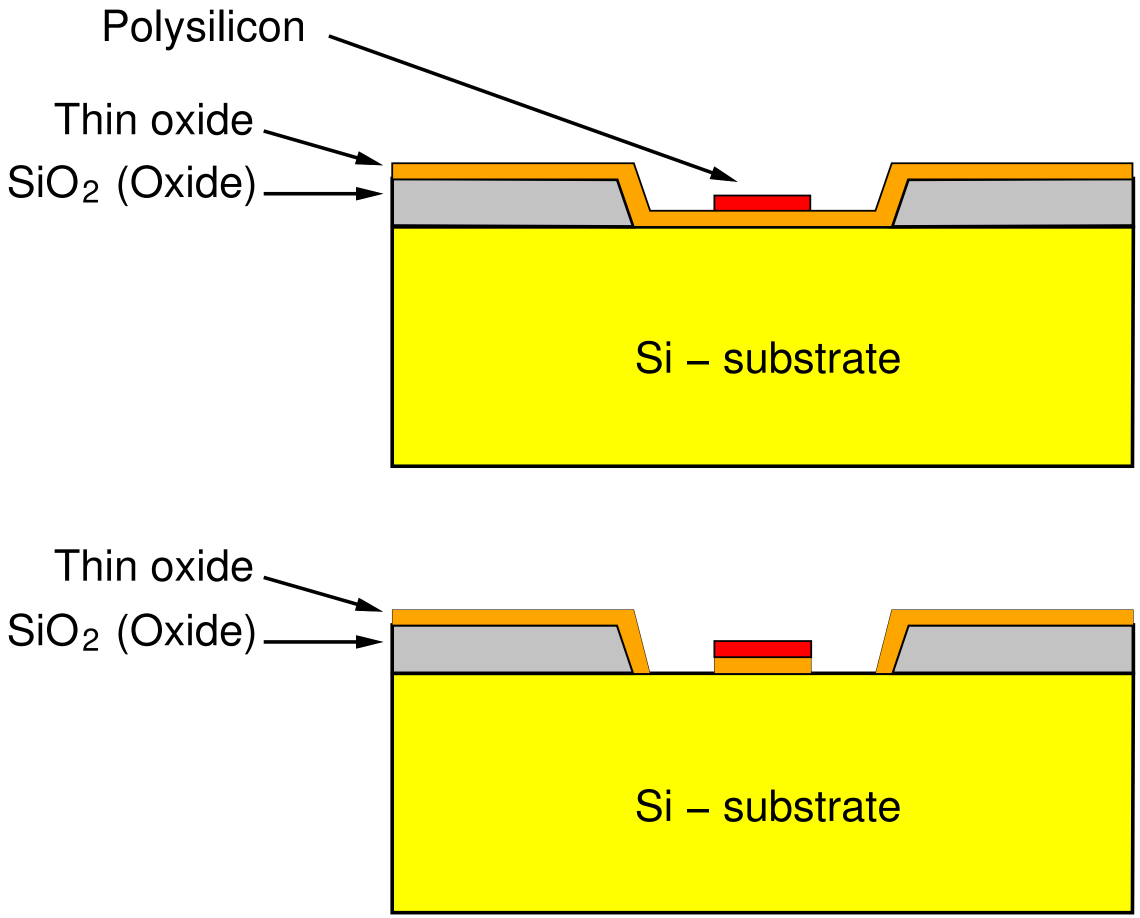
Creación de la puerta (I):





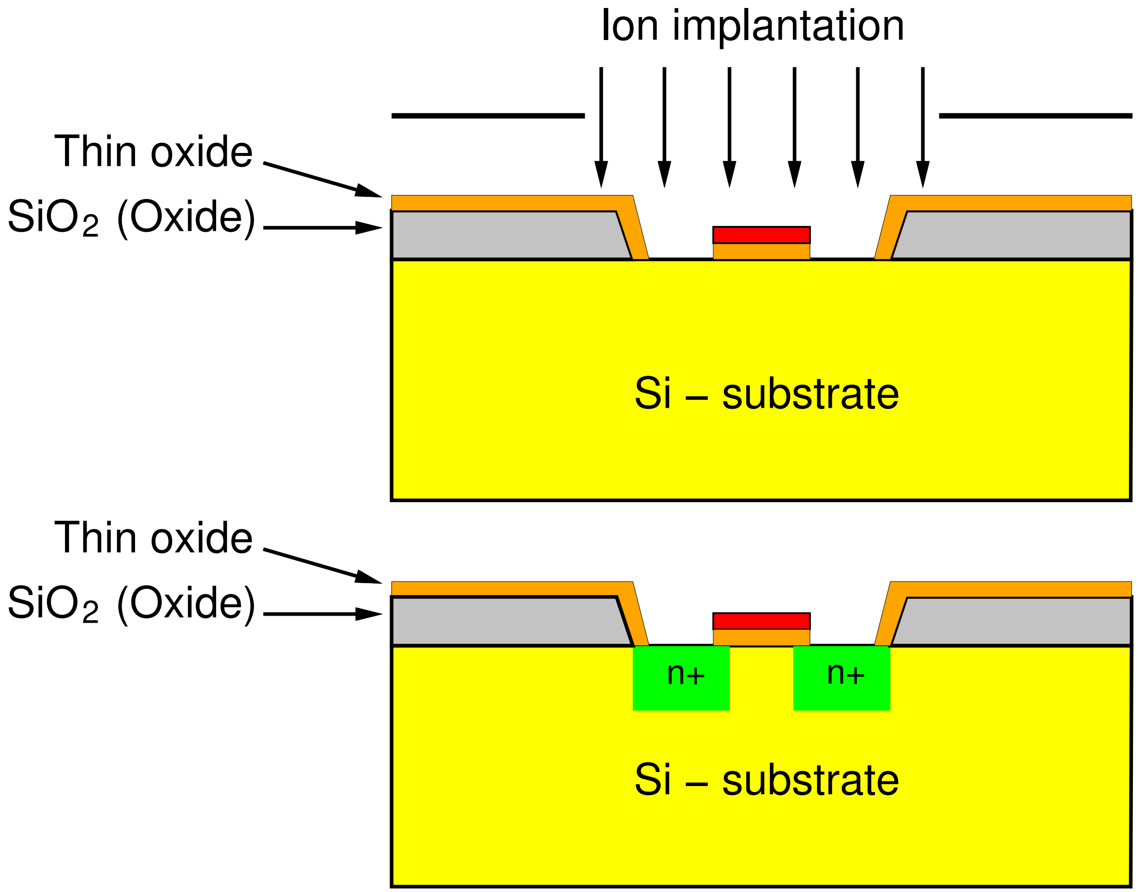
Proceso de fabricación MOS

Creación de la puerta (II):



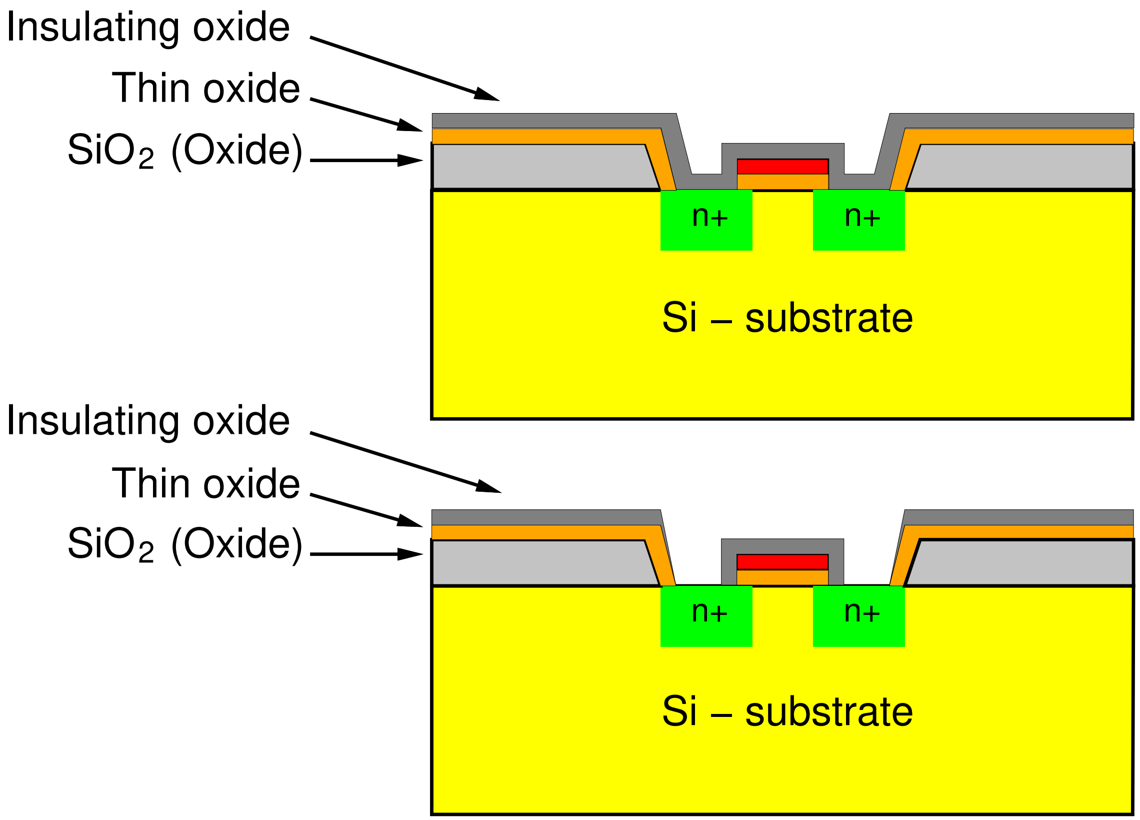
Proceso de fabricación MOS

Implantación de las difusiones:



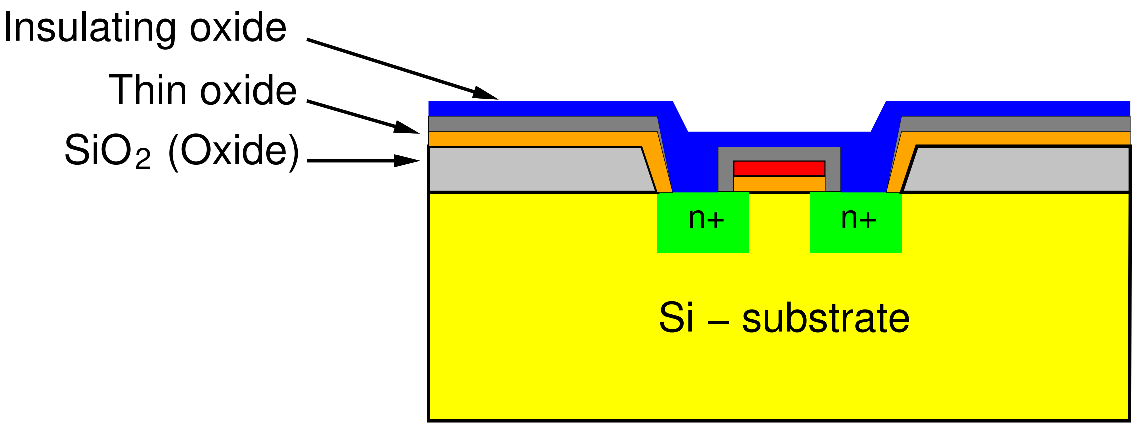
Proceso de fabricación MOS

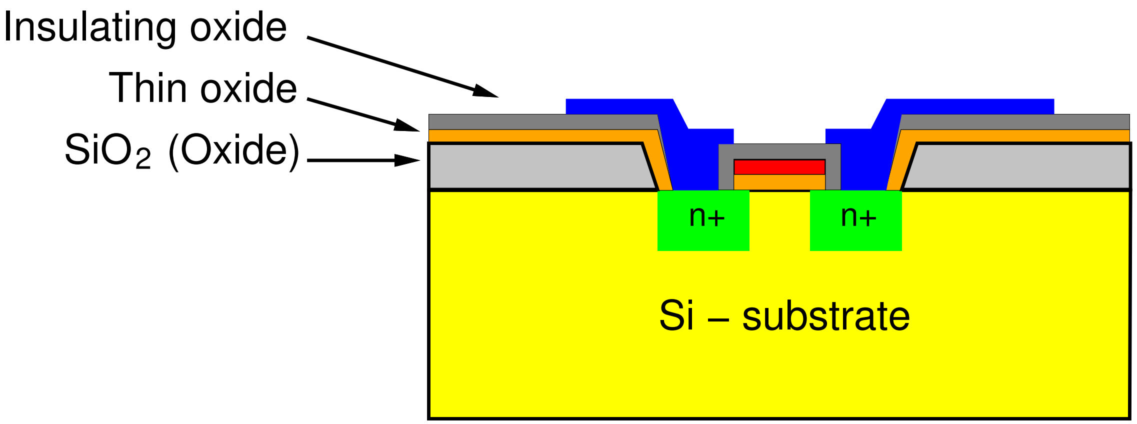
Creación de los contactos (I):



Proceso de fabricación MOS

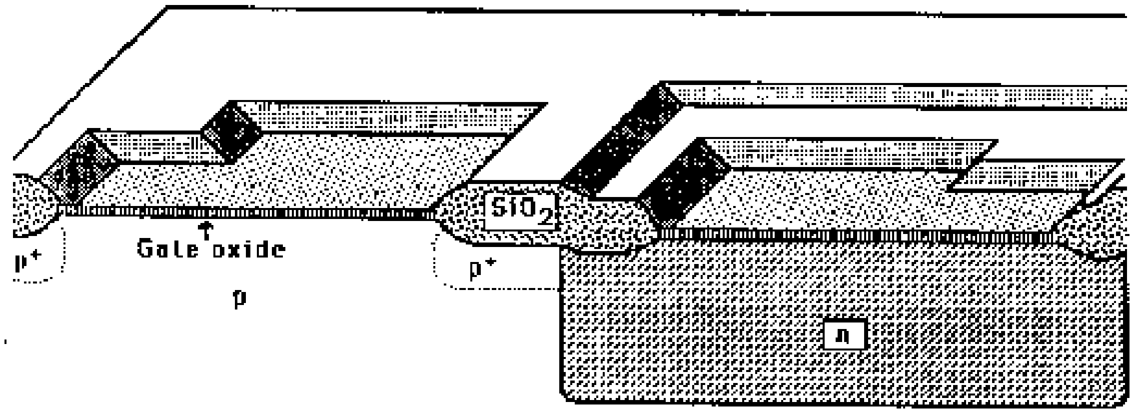
Creación de los contactos (II):

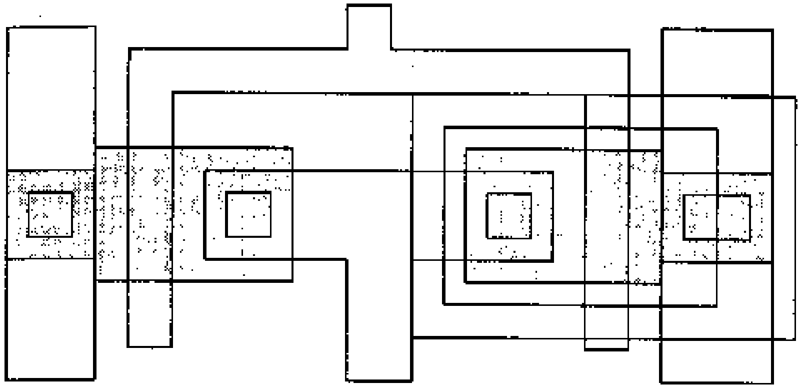




Creación de un inversor CMOS

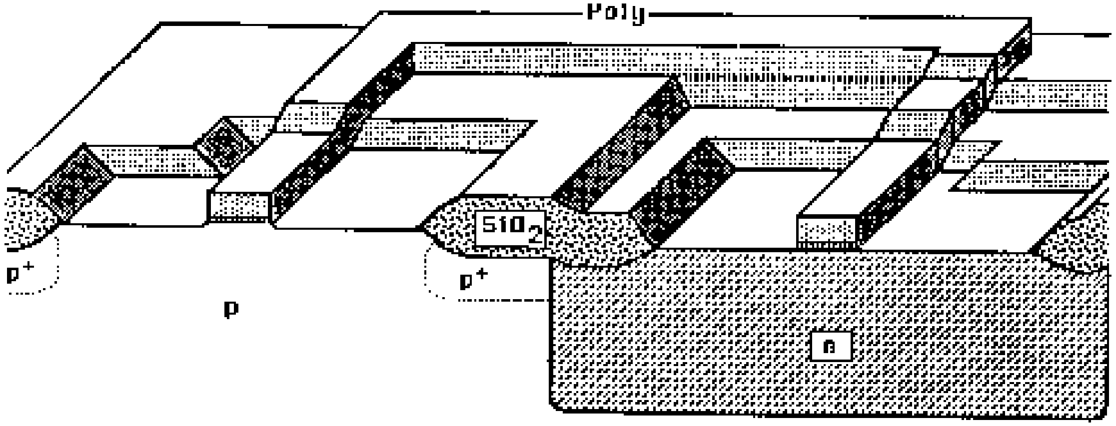
Capa de óxido fino.

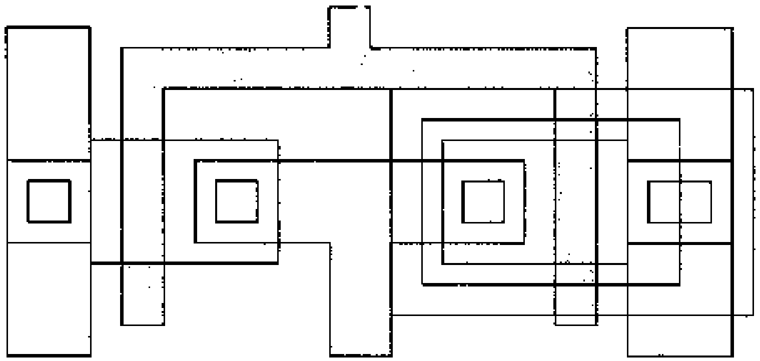




Creación de un inversor CMOS

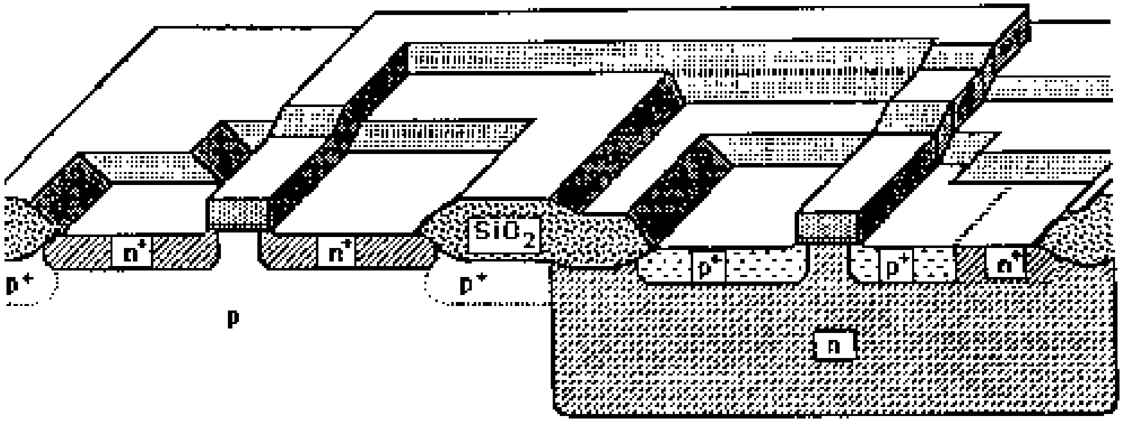
Polysilicio en la puerta del transistor.

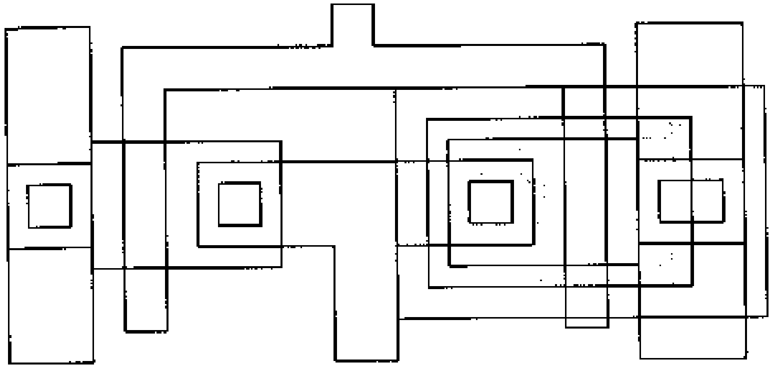




Creación de un inversor CMOS

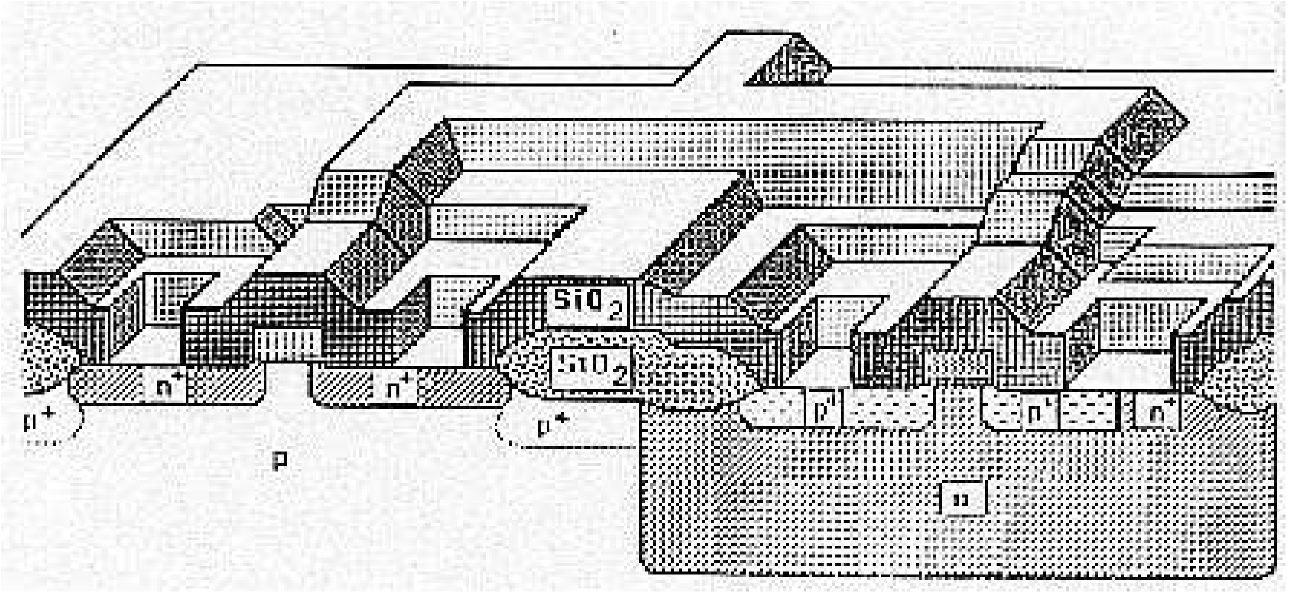
Difusiones N y P.





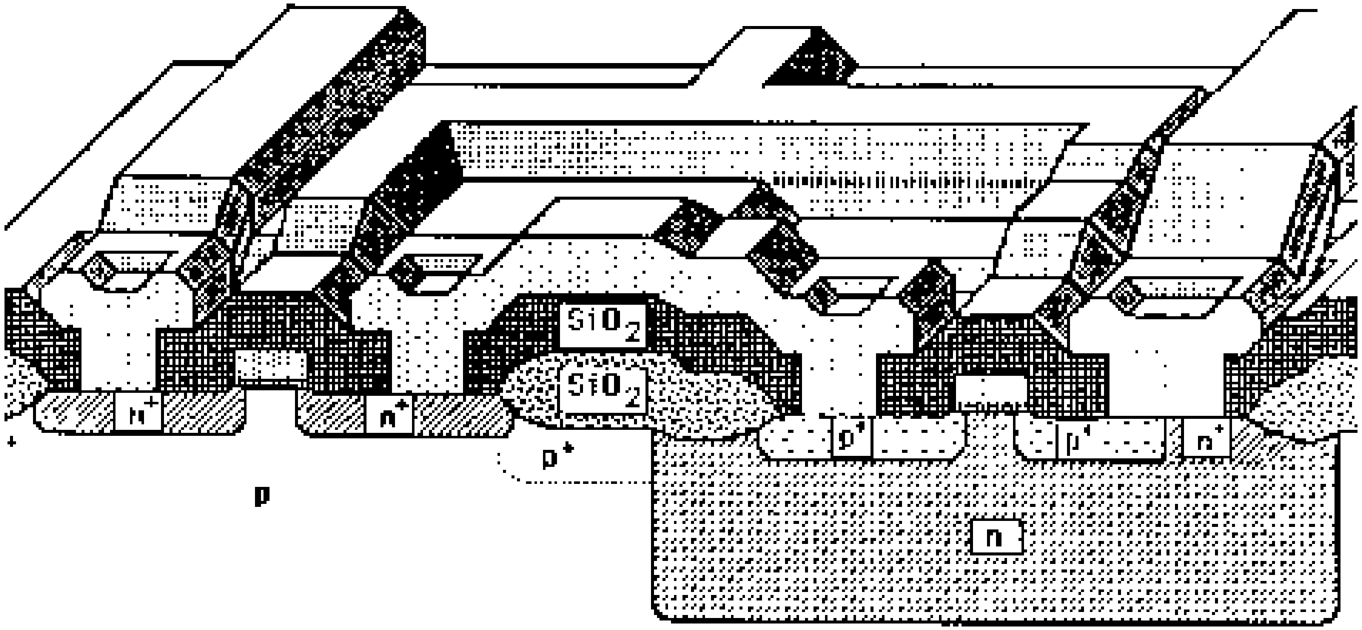
Creación de un inversor CMOS

Aislante entre polysilicio/difusión y metal



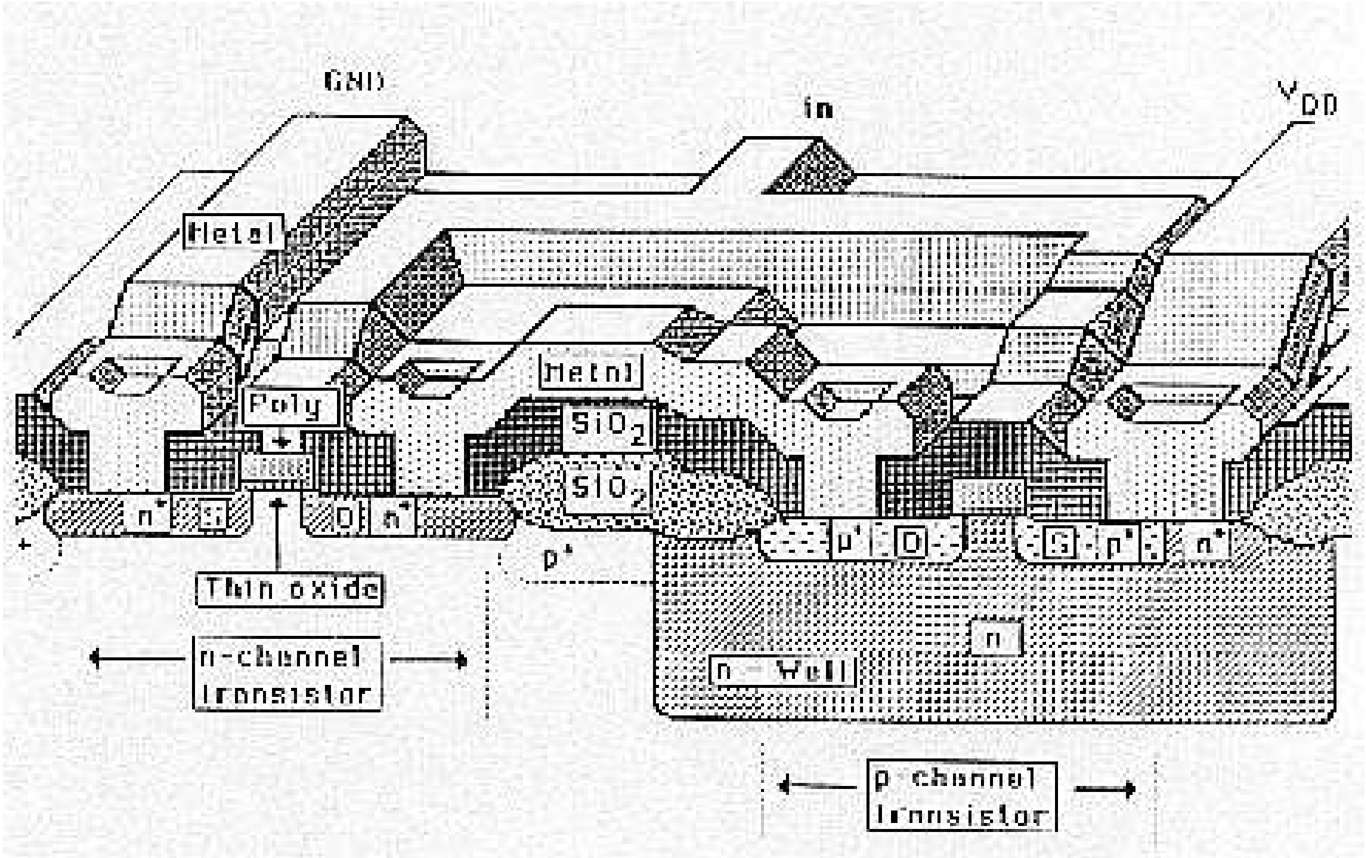
Creación de un inversor CMOS

Conexiones metálicas.



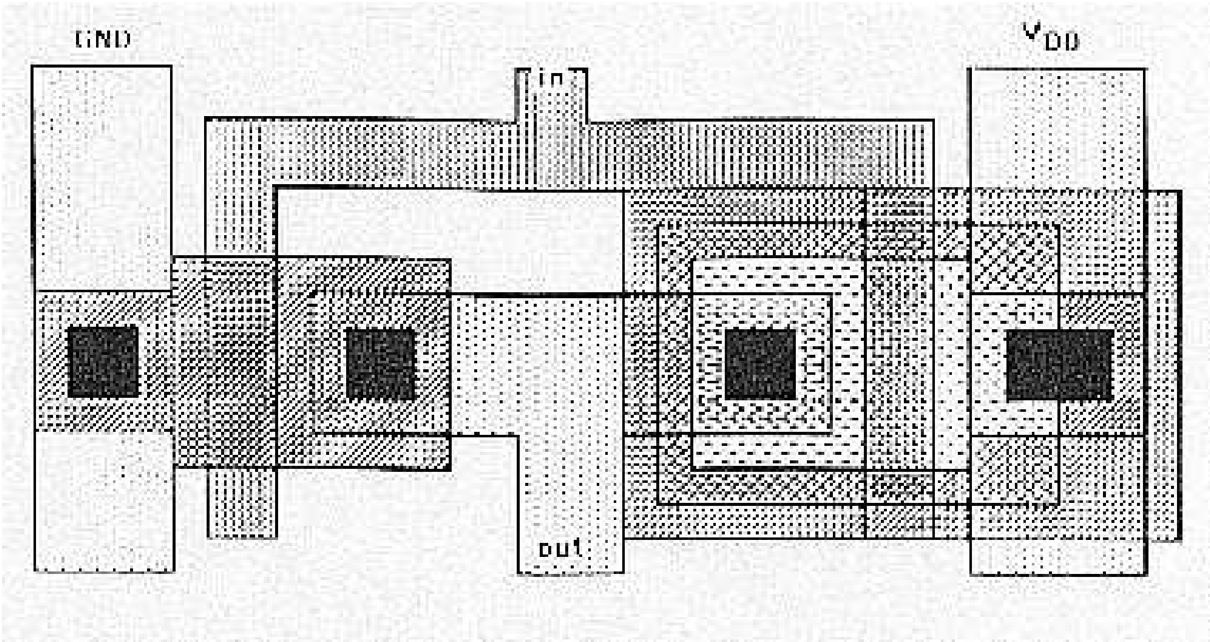
Creación de un inversor CMOS

Visión final del inversor.

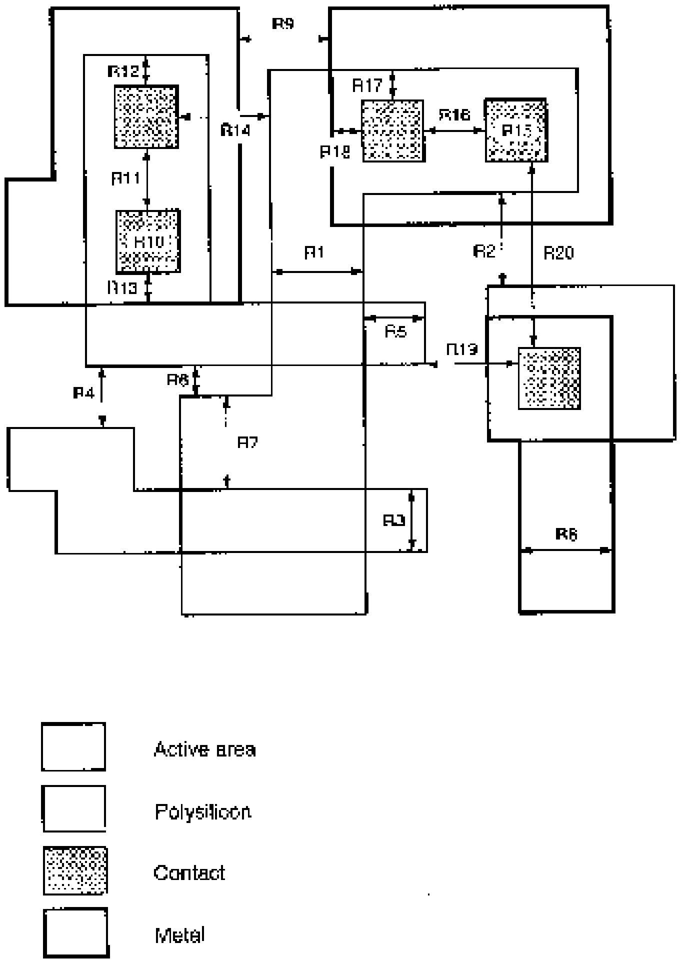


Creación de un inversor CMOS

Visión final del inversor.



Reglas de diseño



MOSIS Layout Design Rules (sample set)

Rule number	*Description*	*λ-Rule*
R1	Minimum active area width	3λ
R2	Minimum active area spacing	3λ
R3	Minimum poly width	2λ
R4	Minimum poly spacing	2λ
R5	Minimum gate extension of poly over active	2λ
R6	Minimum poly-active edge spacing (poly outside active area)	1λ
R7	Minimum poly-active edge spacing (poly inside active area)	3λ
R8	Minimum metal width	3λ
R9	Minimum metal spacing	3λ
R10	Poly contact size	2λ
R11	Minimum poly contact spacing	2λ
R12	Minimum poly contact to poly edge spacing	1λ
R13	Minimum poly contact to metal edge spacing	1λ
R14	Minimum poly contact to active edge spacing	3λ
R15	Active contact size	2λ
R16	Minimum active contact spacing (on the same active region)	2λ
R17	Minimum active contact to active edge spacing	1λ
R18	Minimum active contact to metal edge spacing	1λ
R19	Minimum active contact to poly edge spacing	3λ
R20	Minimum active contact spacing (on different active regions)	6λ