

Comportamiento Dinámico

Tabla resumen:

NMOS		
Región	Condiciones	Corriente I_{ds}
COFF	$V_{gs} < V_{tn}$	$I_{ds} = 0$
LIN.	$V_{ds} < V_{gs} - V_{tn}$	$I_{ds} = \beta \left((V_{gs} - V_{tn})V_{ds} - \frac{V_{ds}^2}{2} \right)$
SAT.	$V_{ds} \geq V_{gs} - V_{tn}$	$I_{ds} = \frac{\beta}{2}(V_{gs} - V_{tn})^2$
PMOS		
Región	Condiciones	Corriente I_{ds}
COFF	$V_{tp} < V_{gs}$	$I_{ds} = 0$
LIN.	$V_{ds} > V_{gs} - V_{tp}$	$I_{ds} = -\beta \left((V_{gs} - V_{tp})V_{ds} - \frac{V_{ds}^2}{2} \right)$
SAT.	$V_{ds} \leq V_{gs} - V_{tp}$	$I_{ds} = -\frac{\beta}{2}(V_{gs} - V_{tp})^2$

Comportamiento Dinámico

Zona saturada:

En este caso $V_g = V_{gs} - V_t$ no es suficiente para mantener el canal debido a que V_d es mayor.

La saturación se inicia cuando $V_{ds} = V_{gs} - V_t$, por tanto:

$$I_{ds} = k \frac{W}{L} \frac{(V_{gs} - V_t)^2}{2} ,$$

o bien

$$I_{ds} = \frac{\beta}{2} (V_{gs} - V_t)^2 .$$

Comportamiento Dinámico

Zona lineal:

Si definimos

$$\beta = \frac{W}{L} \frac{\epsilon_{ins} \epsilon_o \mu}{D},$$

tenemos:

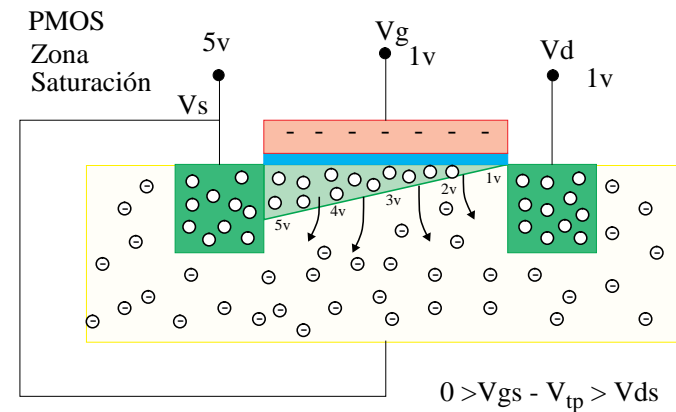
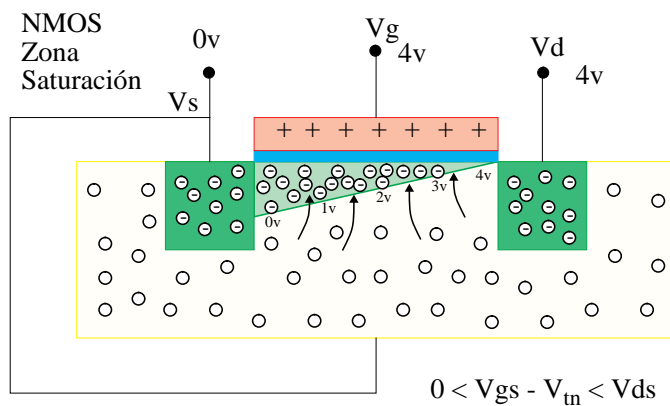
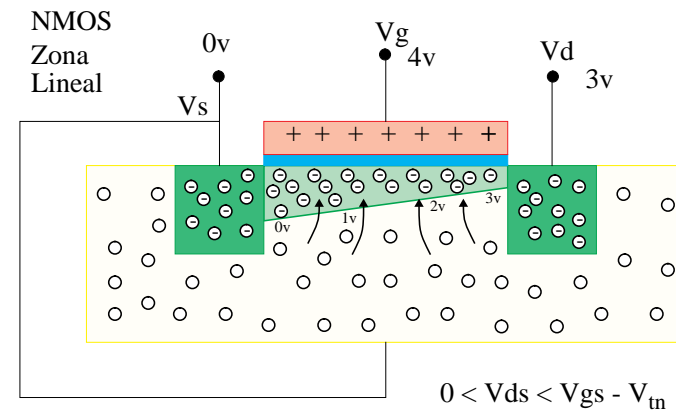
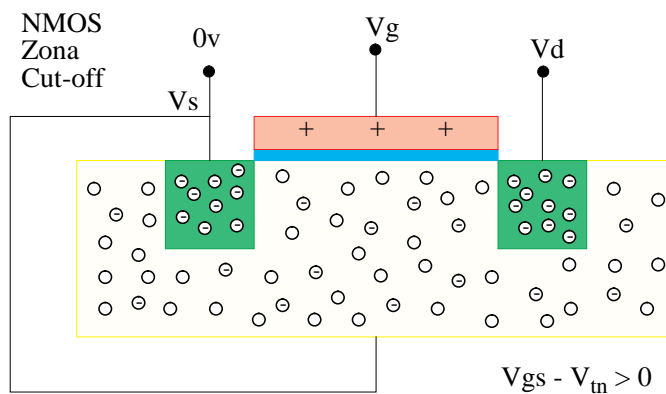
$$I_{ds} = \beta \left((V_{gs} - V_t) V_{ds} - \frac{V_{ds}^2}{2} \right).$$

Comportamiento Dinámico

Zona de corte:

En esta zona no hay creación de canal, por tanto la corriente entre el drenador y la fuente es cero ($I_{ds} = 0$).

Comportamiento Dinámico



Tecnología MOS: Comportamiento dinámico

El funcionamiento del transistor NMOS se basa en la creación de un *canal* entre *drenador* – *fuente*.

El canal se produce debido a un potencial positivo en la *puerta* respecto a su *substrato*, que atrae a los electrones libres en el substrato, acumulándolos en el *canal*.

Existen tres regiones de operación:

- Zona de corte (Cut-off) En esta zona no hay creación de canal, corriente $I_{ds} = 0$.
- Zona lineal o no saturada
En esta zona hay creación de canal y la corriente eléctrica I_{ds} es proporcional a la tensión entre el drenador y la fuente V_{ds} .
- Zona saturada
El canal se estrecha hasta romperse. Existe paso de corriente eléctrica I_{ds} , pero su valor es casi constante e independiente de V_{ds} .

Tecnología MOS

Comparación entre distintas tecnologías:

Característica	NMOS	PMOS	NPN
Resistencia de entrada:	alta	alta	baja
Resistencia de salida:	baja	baja	baja
Movilidad:	alta	baja (1/2)	alta
Nivel integración:	alta	alta	mediano
Consumo estático:	bajo	bajo	alto
Consumo dinámico:	mediano	mediano	alto

■ NMOS y PMOS:

- Rendimiento aceptable + Bajo consumo.
- Requiere *drivers* para cargar capacidades grandes.

■ Bipolar:

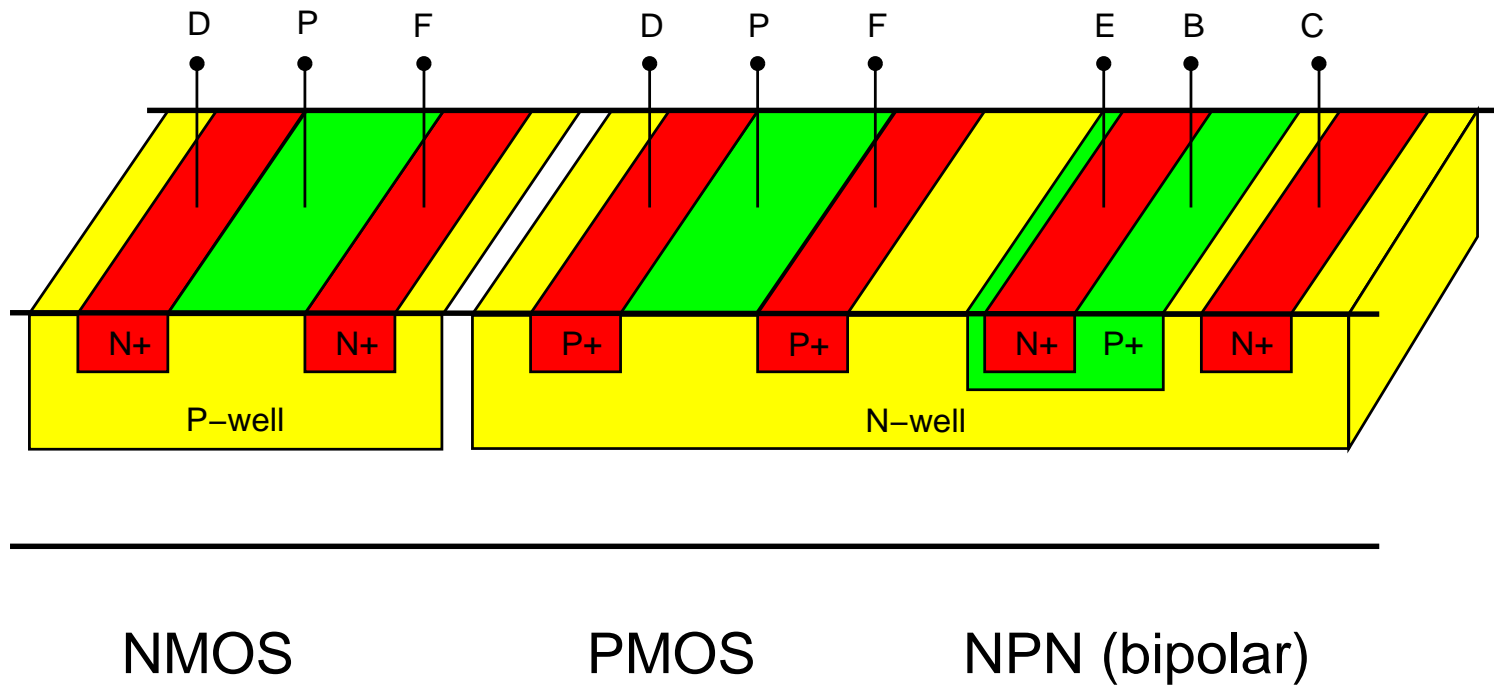
- Alto rendimiento + Alto consumo.

■ Bipolar + MOS (BiCMOS):

- Alto rendimiento + Bajo consumo.
- Reducción en área debido a la eliminación de los *drivers*.

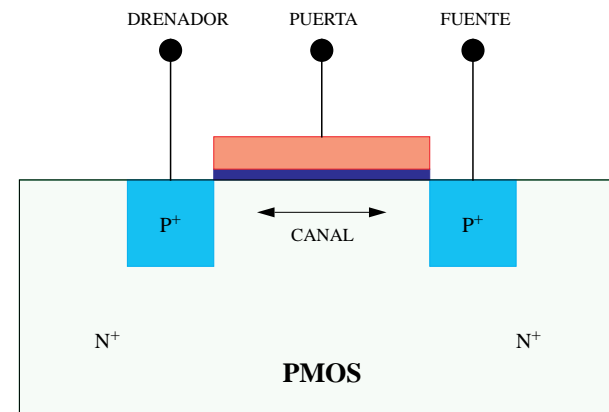
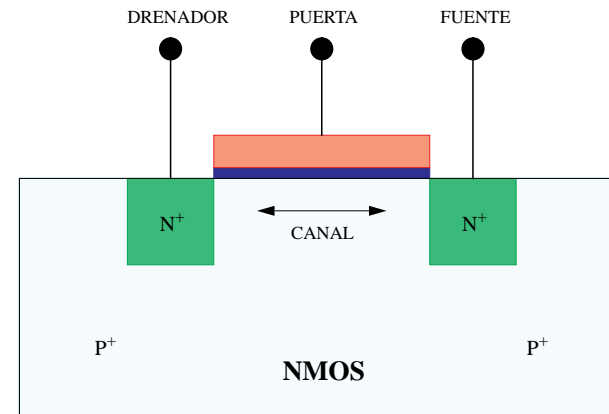
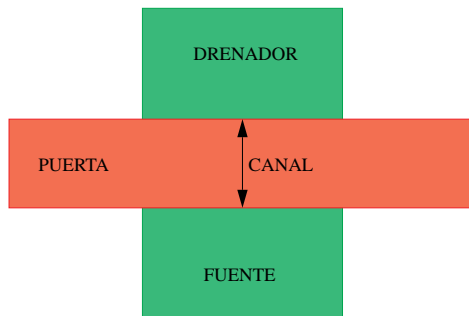
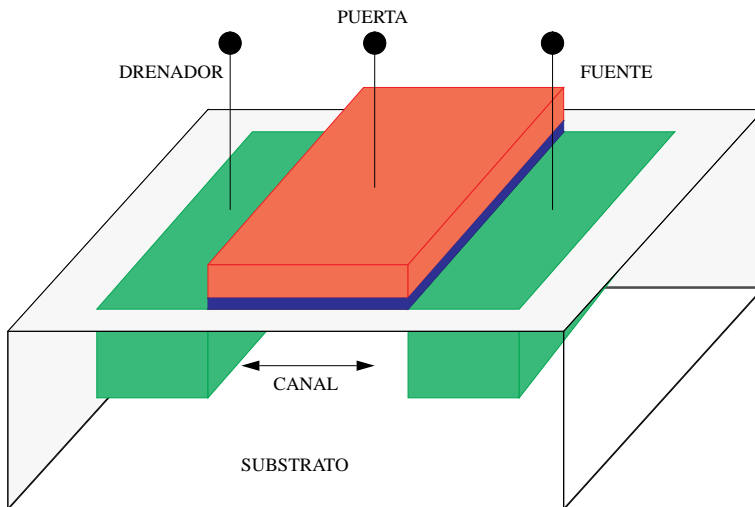
Tecnología MOS

Implementación tecnológica.



Tecnología MOS

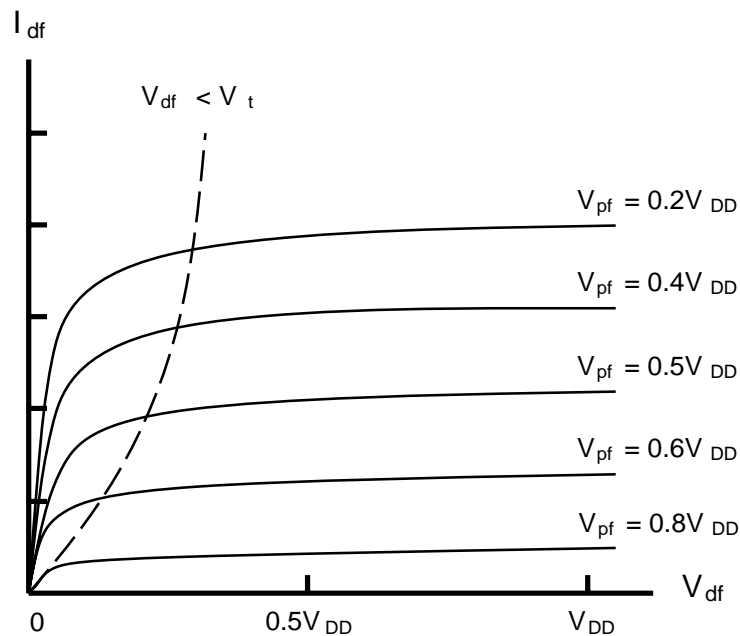
Implementación tecnológica.



Tecnología MOS

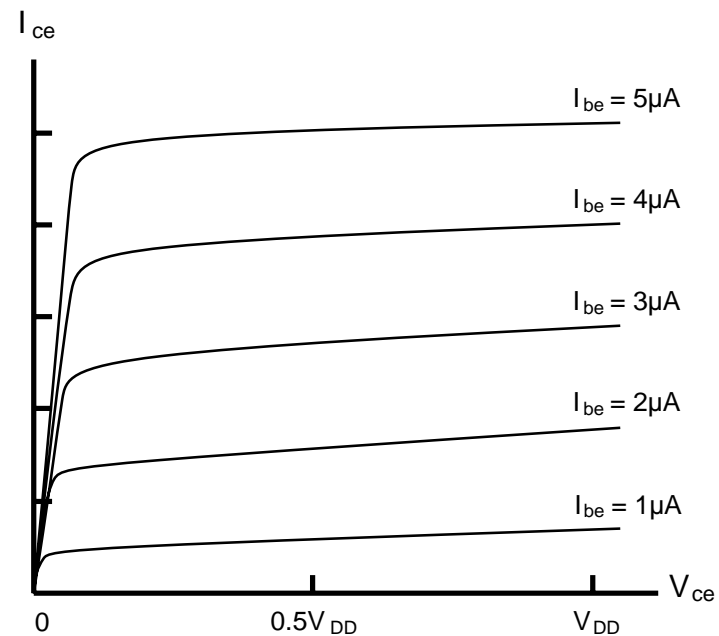
Transistores de tipo PMOS y Bipolar NPN.

Comportamiento dinámico:



PMOS Acumulación

(Dos veces menos corriente que NMOS)



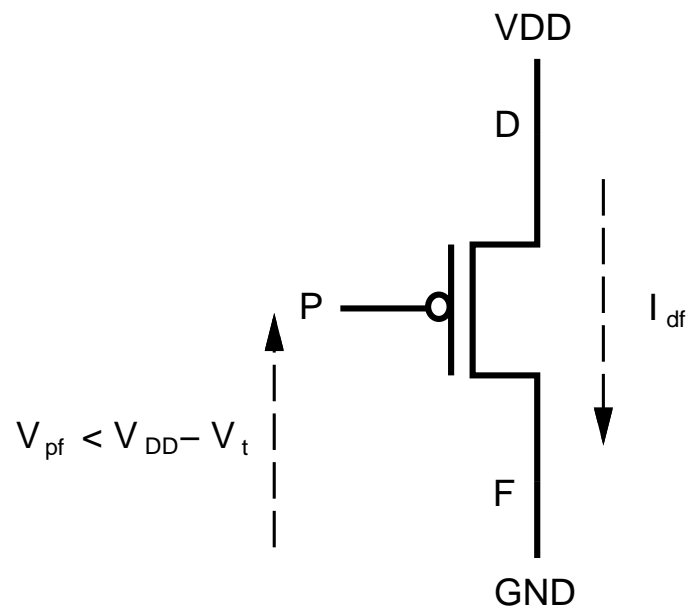
NPN Bipolar

Tecnología MOS

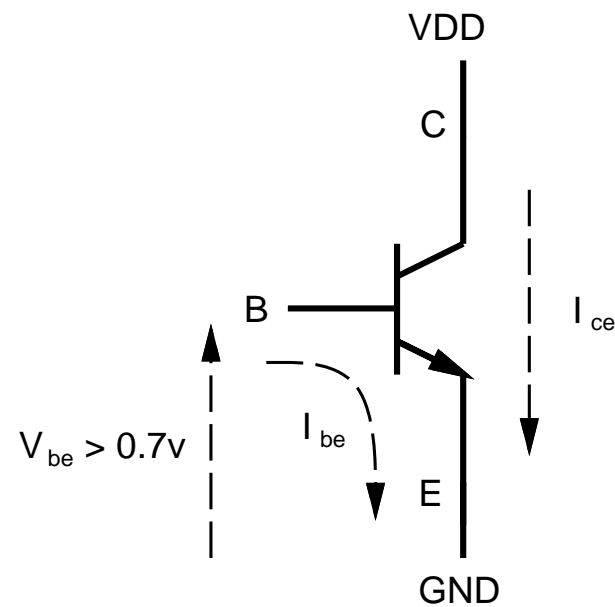
Transistores de tipo PMOS y Bipolar NPN.

Corriente Drenaje-Fuente (I_{df}) o Colector-Emisor (I_{ce}) si:

- PMOS (acumulación): $V_{DD} - V_t > V_{pf}$.
- NPN (bipolar): $I_{be} > K \rightarrow V_{be} > 0.7v$.



PMOS
Acumulación

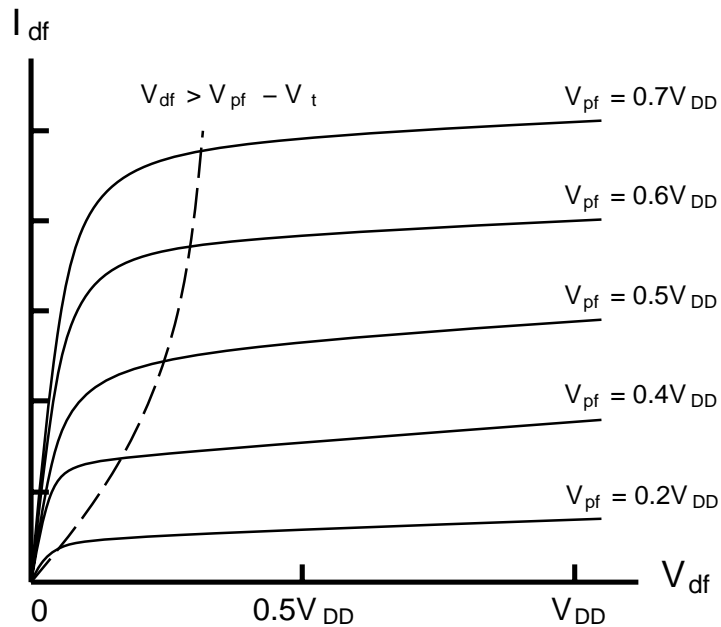


NPN
Bipolar

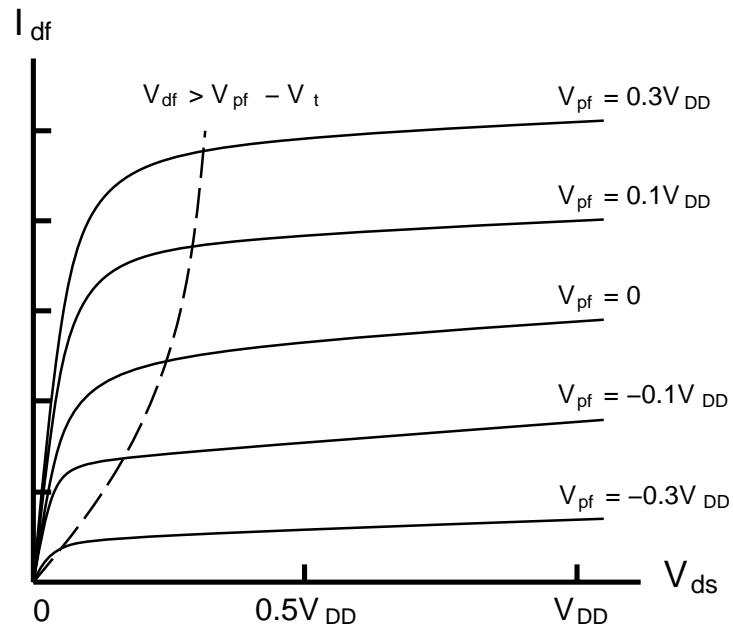
Tecnología MOS

Transistores de tipo NMOS.

Comportamiento dinámico:



NMOS Acumulación



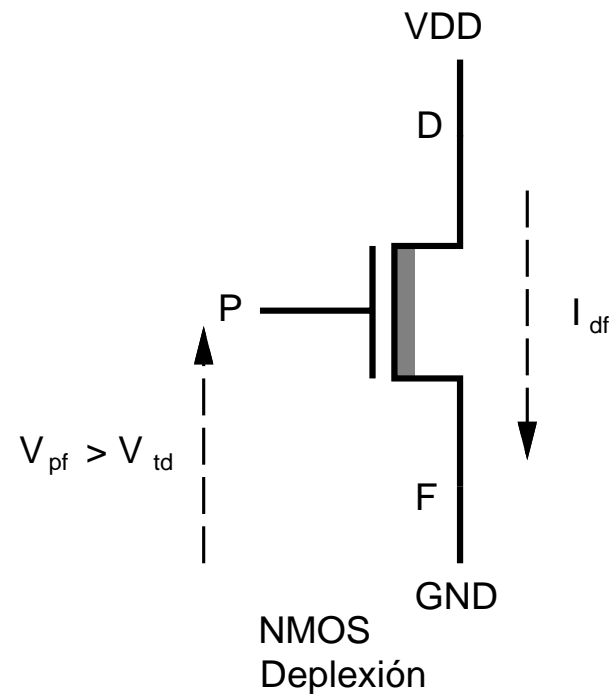
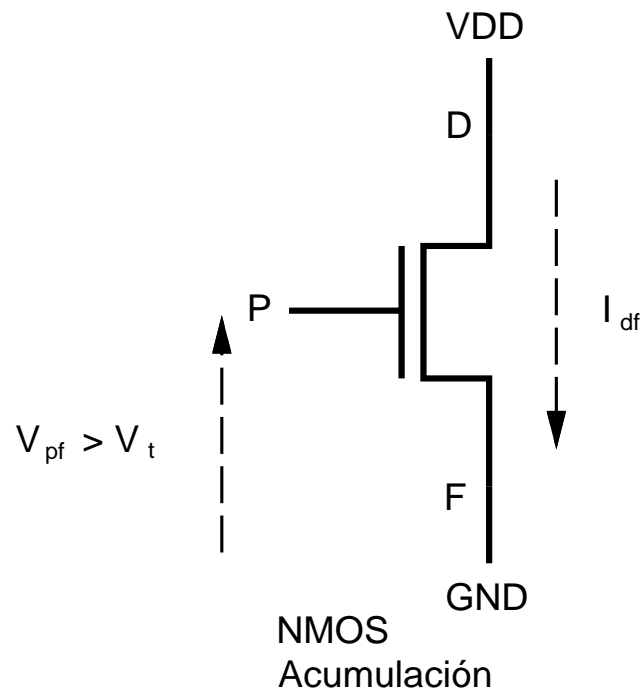
NMOS Deplexión

Tecnología MOS

Transistores de tipo NMOS.

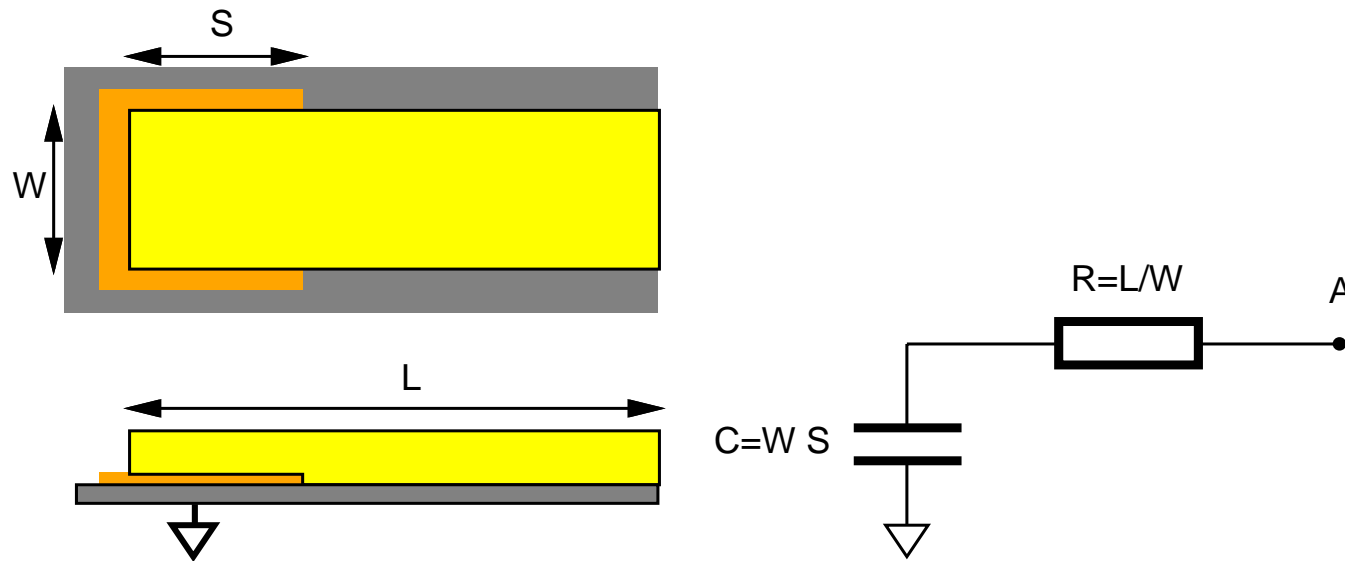
Corriente Drenaje-Fuente (I_{df}) si:

- NMOS (acumulación): $V_{pf} > V_t > 0$ (0.2v).
- NMOS (deplexión): $0 > V_{pf} > V_{td}$ (-0.6v)



Conceptos físicos: Retardo

En general: $\tau_A = R C$



Para una determinada tecnología:

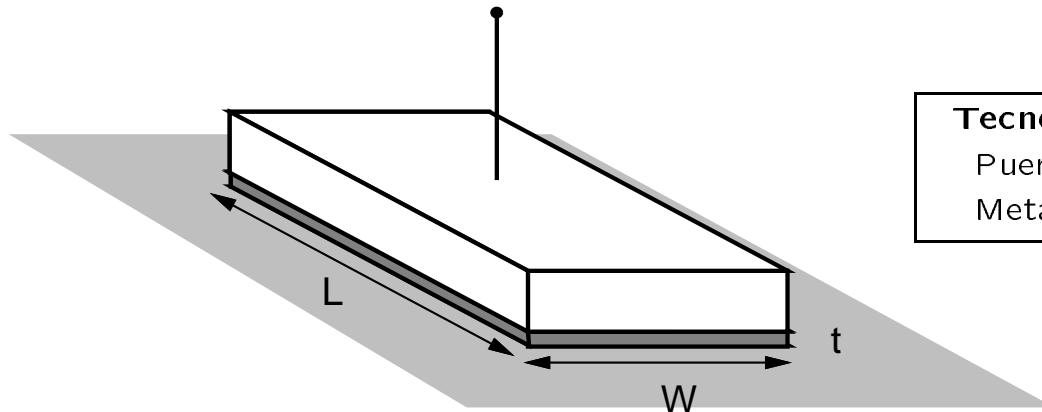
- R_s y C_g predeterminados para $\square (2\lambda \times 2\lambda)$.

$$\tau = R_s C_g \rightarrow \tau_A = \left(\frac{L}{W} R_s\right) \left(\frac{SW}{4} C_g\right) = \frac{L}{W} \cdot \frac{WS}{4} \tau.$$

Conceptos físicos: Capacidad

La capacidad depende del área del aislante.

En general: $C_{LW} = \frac{\epsilon_o \epsilon_{ins}}{t} LW$



Tecnología 0,5 μ

Puerta: 0,9 fF/ μm^2

Metal: 0,04 fF/ μm^2

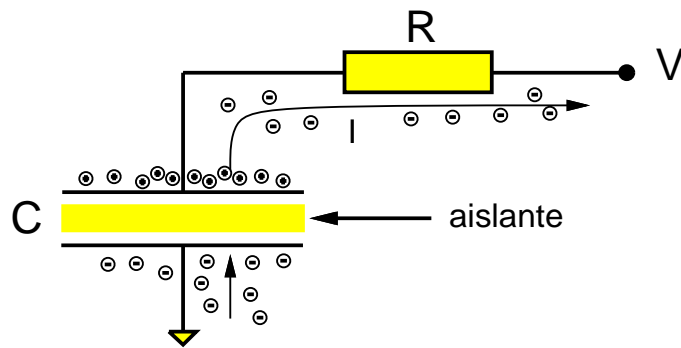
Para una determinada tecnología:

- Permeabilidad ϵ_{ins} constante.
- Distancia t constante.
- Unidad básica de capacidad rectángulo \square ($2\lambda \times 2\lambda$).

$$C_g = \frac{\epsilon_o \epsilon_{ins}}{t} (4\lambda^2) \quad \longrightarrow \quad C_{LW} = \frac{LW}{4} C_g.$$

Conceptos físicos: Capacidad

Es capaz de almacenar una diferencia de potencial entre sus dos terminales:

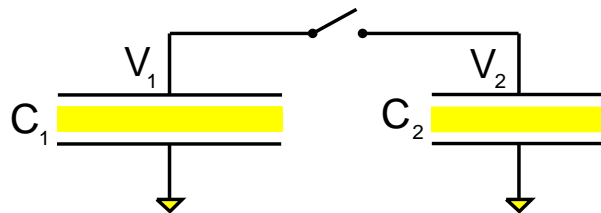


La energía almacenada (carga):

$$Q = CV$$

Cuanto mayor es la capacidad más difícil resulta cargarla, pero más cantidad de energía almacena.

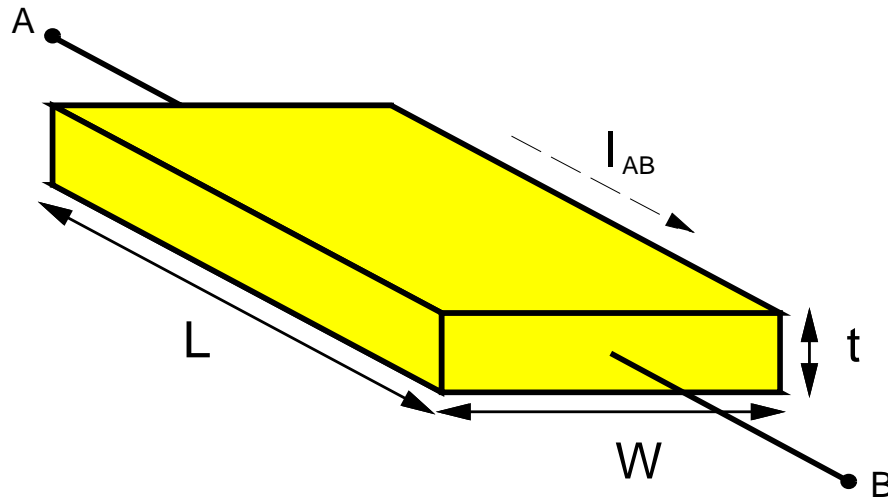
Si unimos dos capacidades su carga se distribuye:



$$V_R = \frac{Q_T}{C_T} = \frac{C_1 V_1 + C_2 V_2}{C_1 + C_2}$$

Conceptos físicos: Resistencia

En general: $R_{AB} = \rho \frac{L}{tW}$ $I_{AB} = \frac{V_{AB}}{R_{AB}}$



Tecnología $0,5\mu$

NMOS: $1,5 \times 10^4$ ohms/ \square

PMOS: $3,0 \times 10^4$ ohms/ \square

Metal: 0,08 ohms/ \square

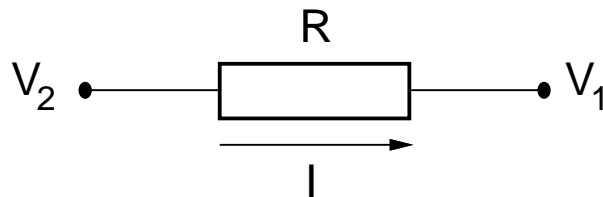
Para una determinada tecnología:

- t constante.
- Unidad básica de resistencia rectángulo \square ($2\lambda \times 2\lambda$).

$$R_s = \frac{\rho}{t} \quad \rightarrow \quad R_{AB} = \frac{L}{W} R_s .$$

Conceptos físicos: Ley de Ohm

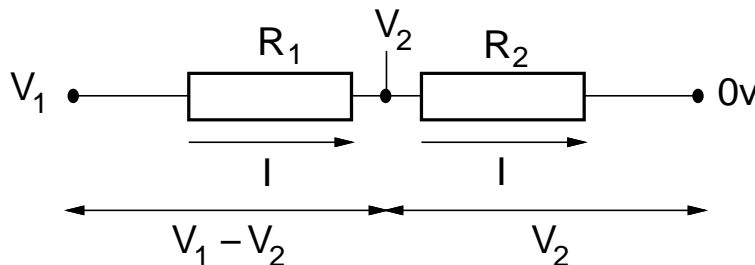
Relaciona los tres elementos más importantes en el funcionamiento de los circuitos digitales:



$$I = \frac{V_1 - V_2}{R}$$

La *corriente* es proporcional a la *diferencia de potencial* $V_2 - V_1$ pero inversamente proporcional a la *resistencia*.

La diferencia de potencial “se distribuye” proporcionalmente a la resistencia. El potencial se divide:



$$V_2 = \frac{R_2}{R_1 + R_2} V_1$$

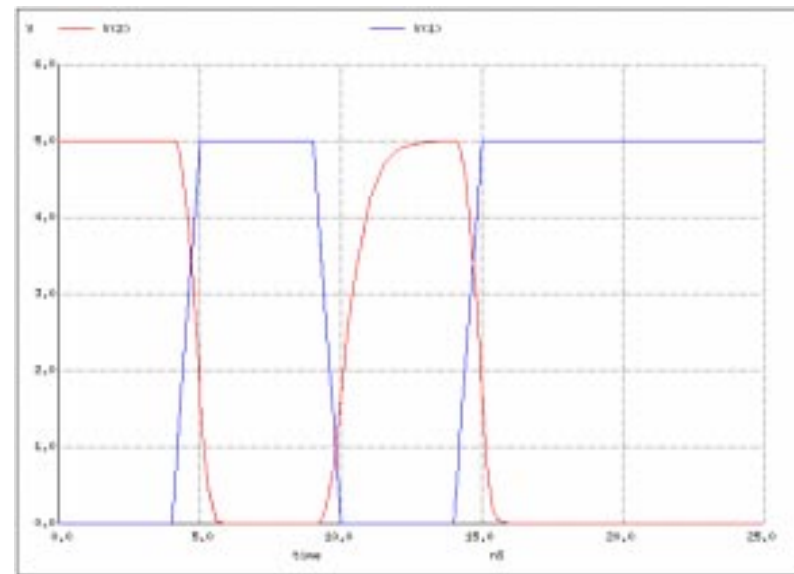
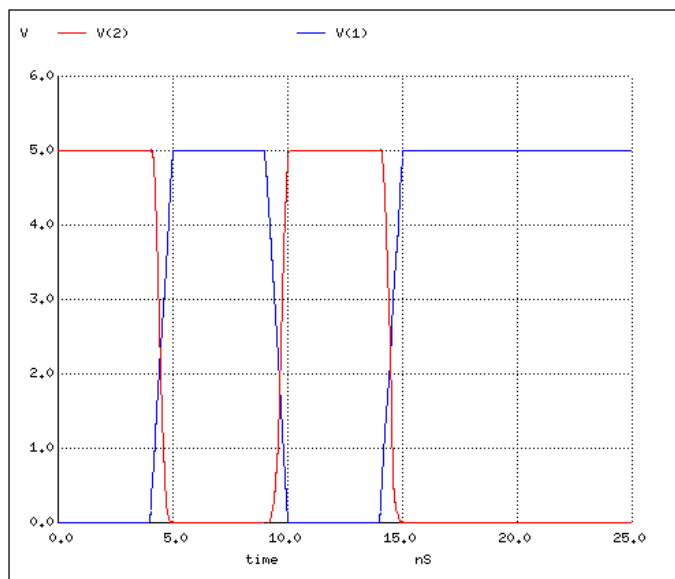
Conceptos físicos: Introducción

- Resistencia:
 - Ley de Ohm
 - Divisor de tensión.
- Capacidad:
 - Carga/descarga.
 - Redistribución de la carga.
- Retardo

Tecnología MOS

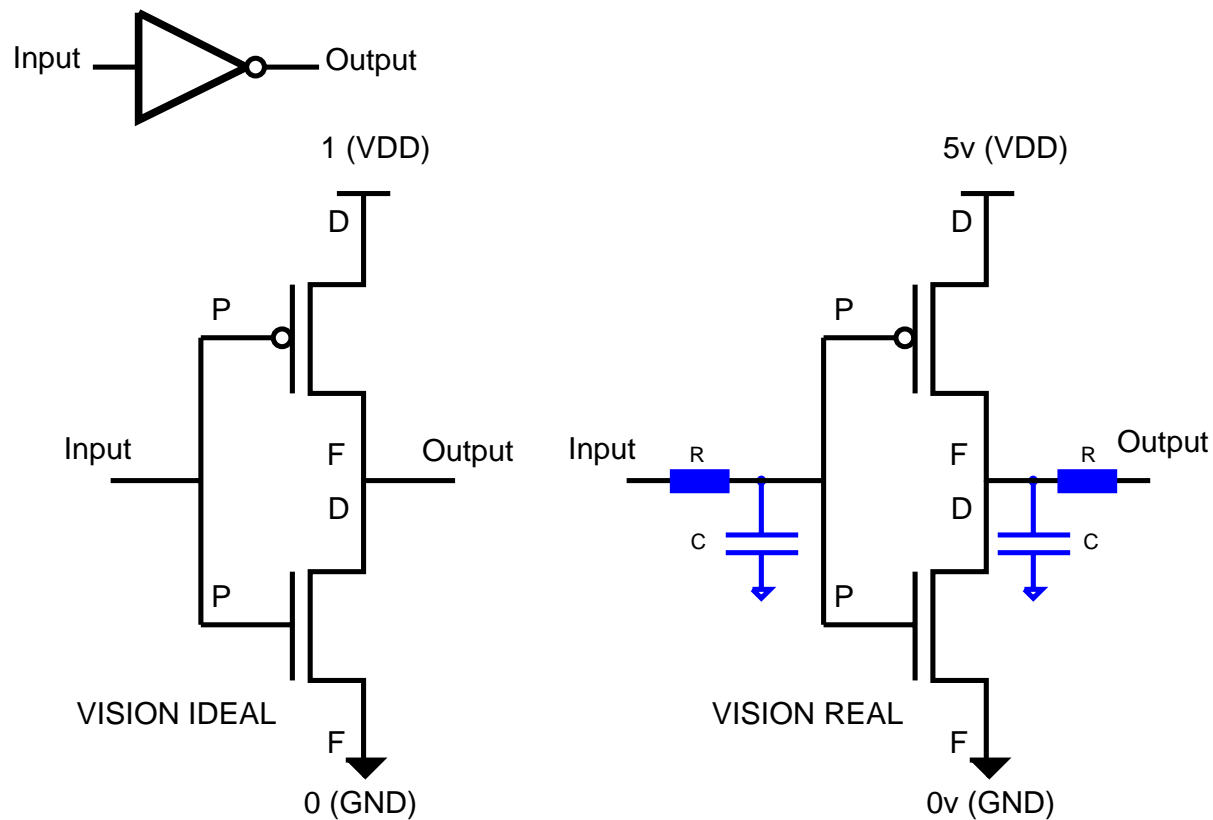
Visión ideal vs. visión real de un circuito:

Ejemplo, relación input/output de un inversor CMOS.



Tecnología MOS

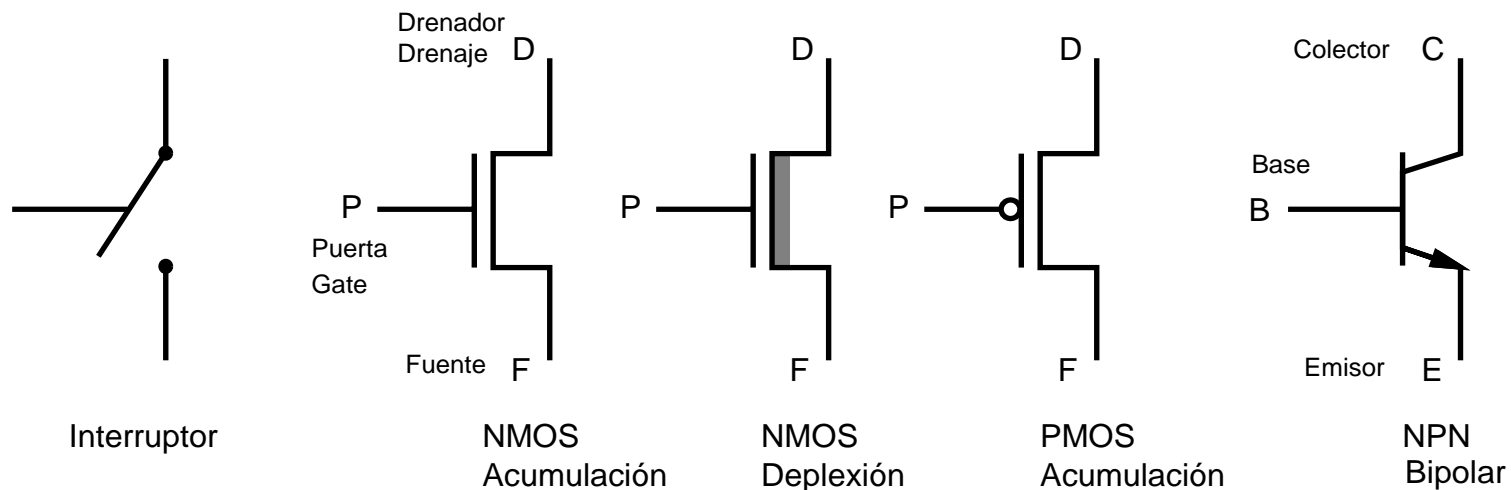
Visión ideal vs. visión real de un circuito:



Tecnología MOS

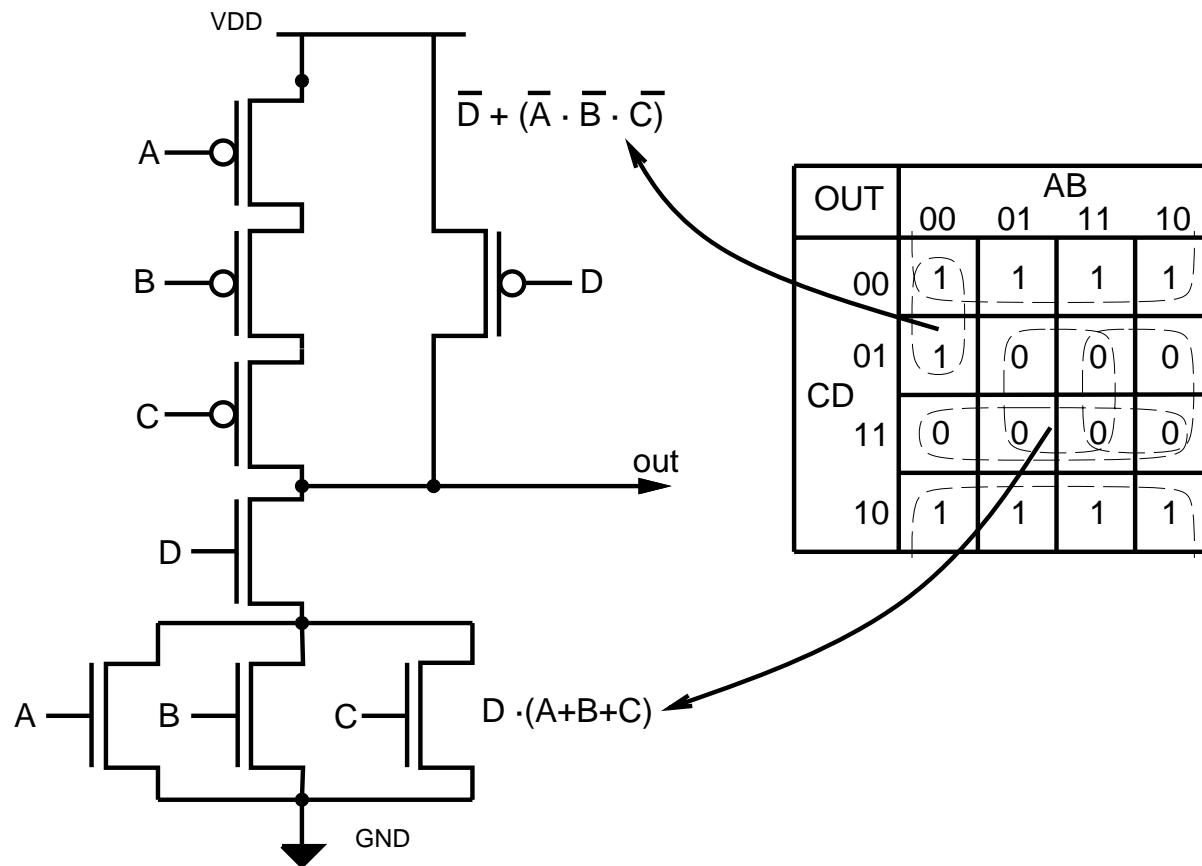
Tipos de transistores:

- Transistores de tipo MOS: NMOS y PMOS.
- Transistores NMOS: acumulación y deplexión.
- Transistores bipolares: NPN, PNP.
- Operación (interruptor electrónico):
 - **MOS**: controlado por tensión (interruptor ideal).
 - **Bipolar**: controlado por corriente (interruptor + amplificador).



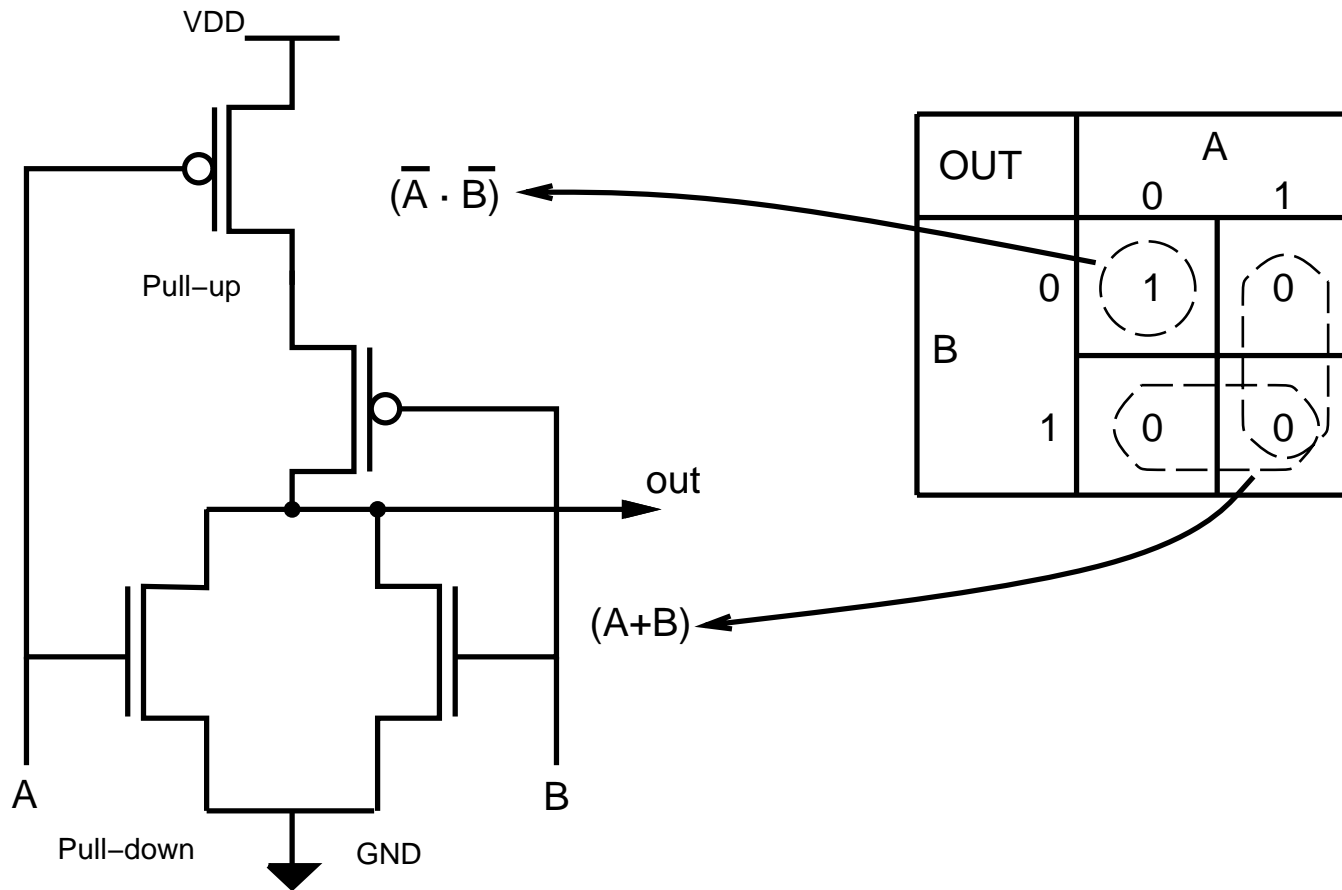
Tecnología MOS

Creación de una puerta compleja:



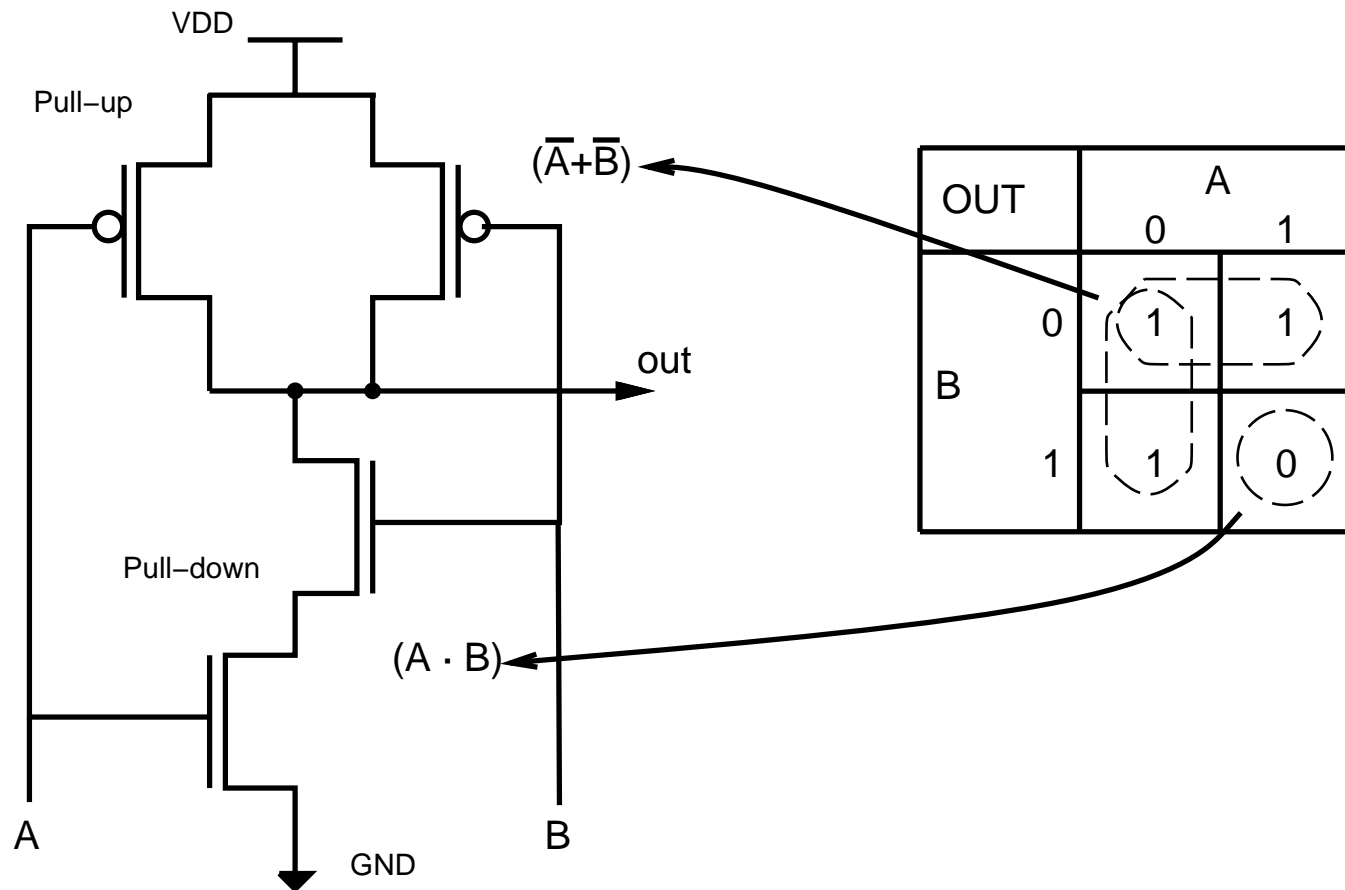
Tecnología MOS

Creación de una puerta NOR:



Tecnología MOS

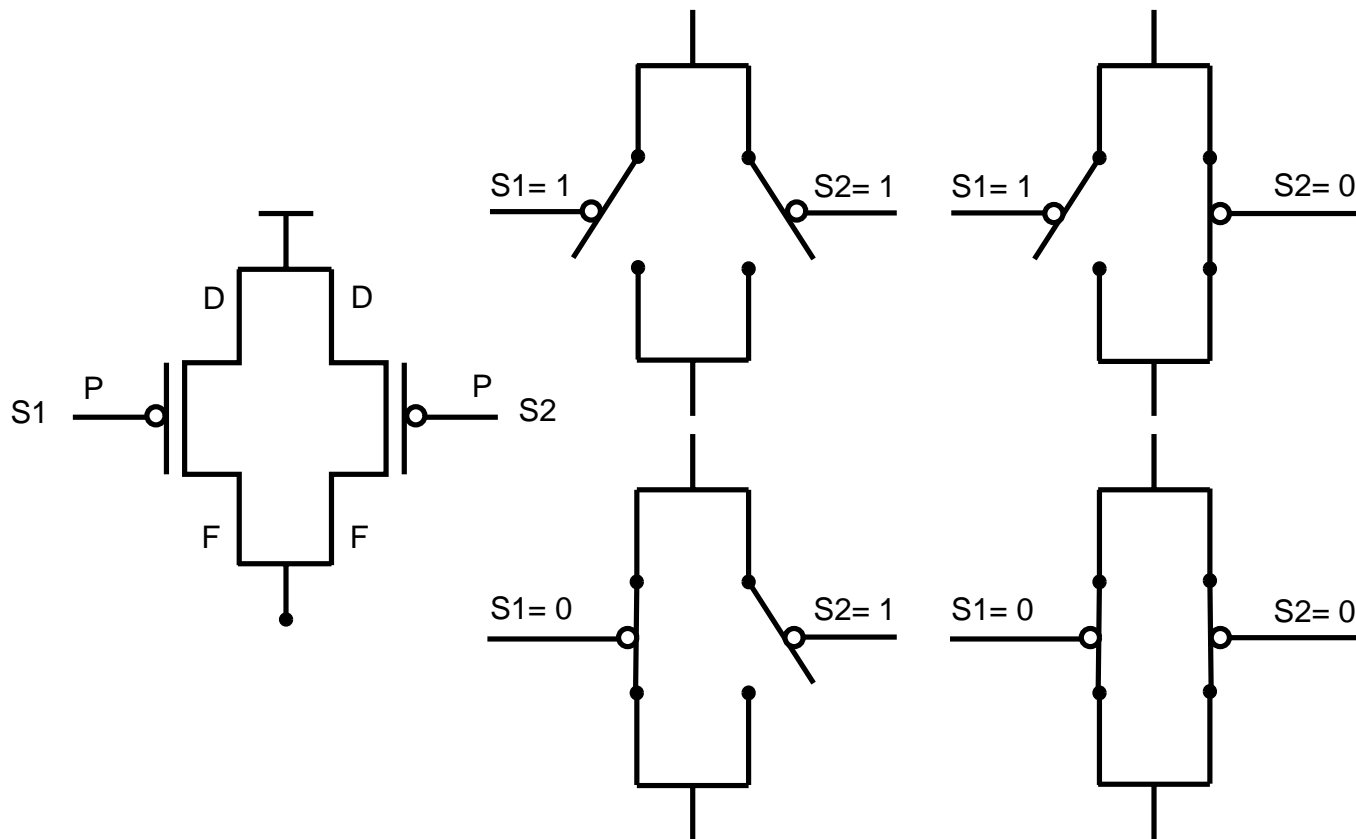
Creación de una puerta NAND:



Tecnología MOS

Combinación paralelo PMOS:

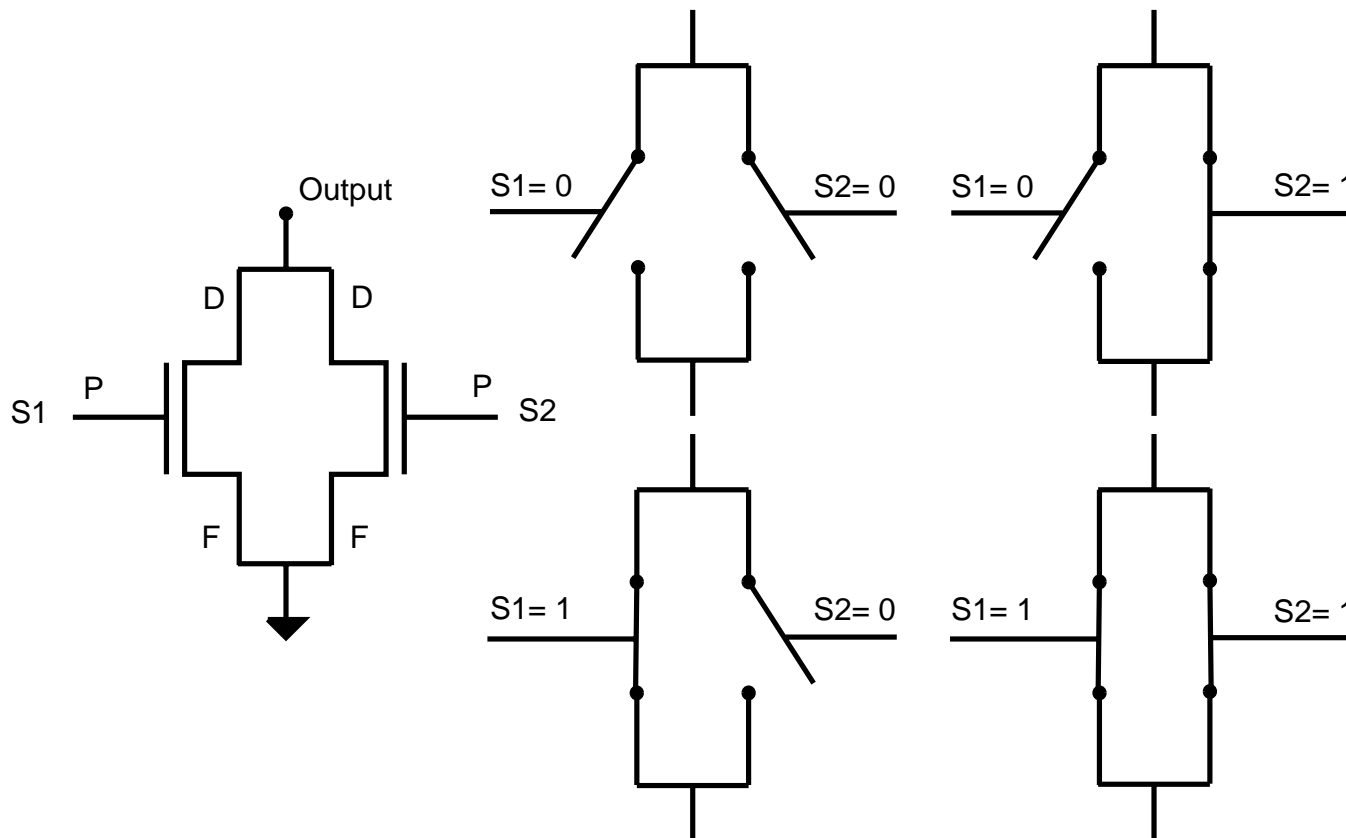
Función NAND: $\text{Output} = \overline{S1} + \overline{S2}$



Tecnología MOS

Combinación paralelo NMOS:

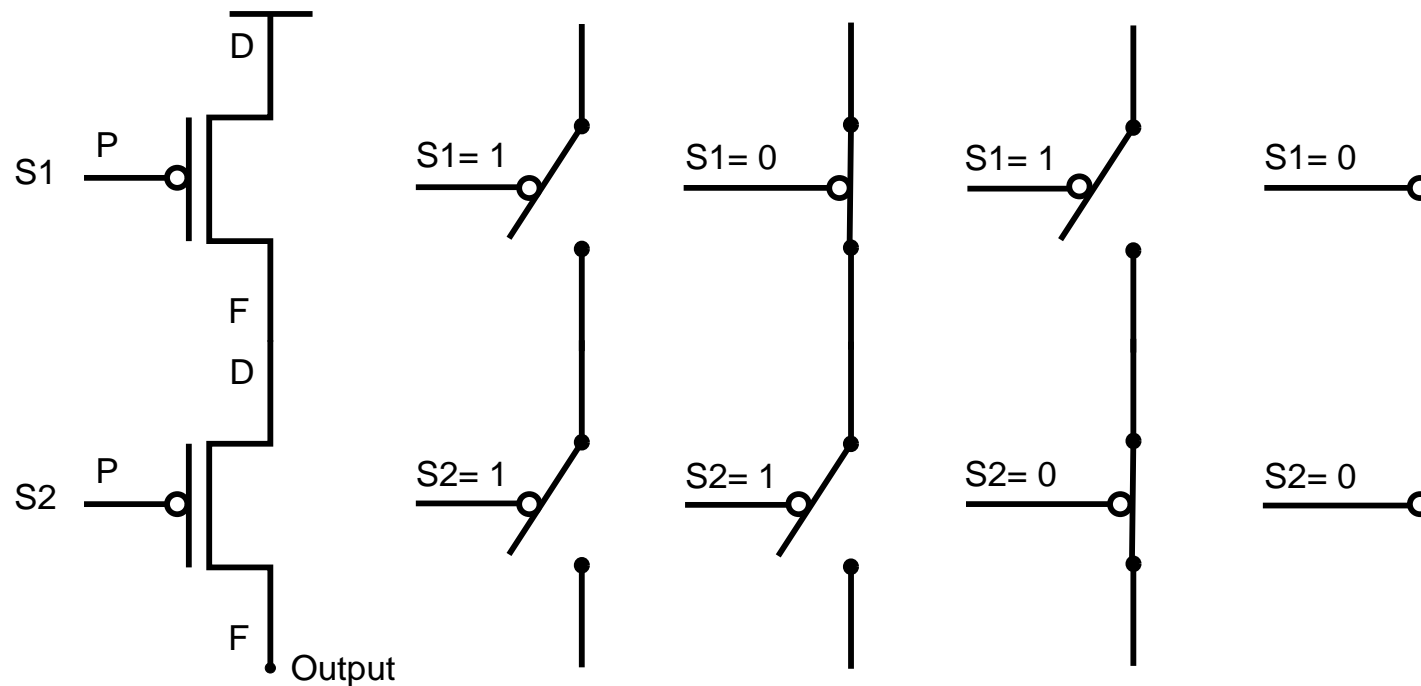
Función NOR: $\text{Output} = \overline{S1 + S2}$



Tecnología MOS

Combinación serie PMOS:

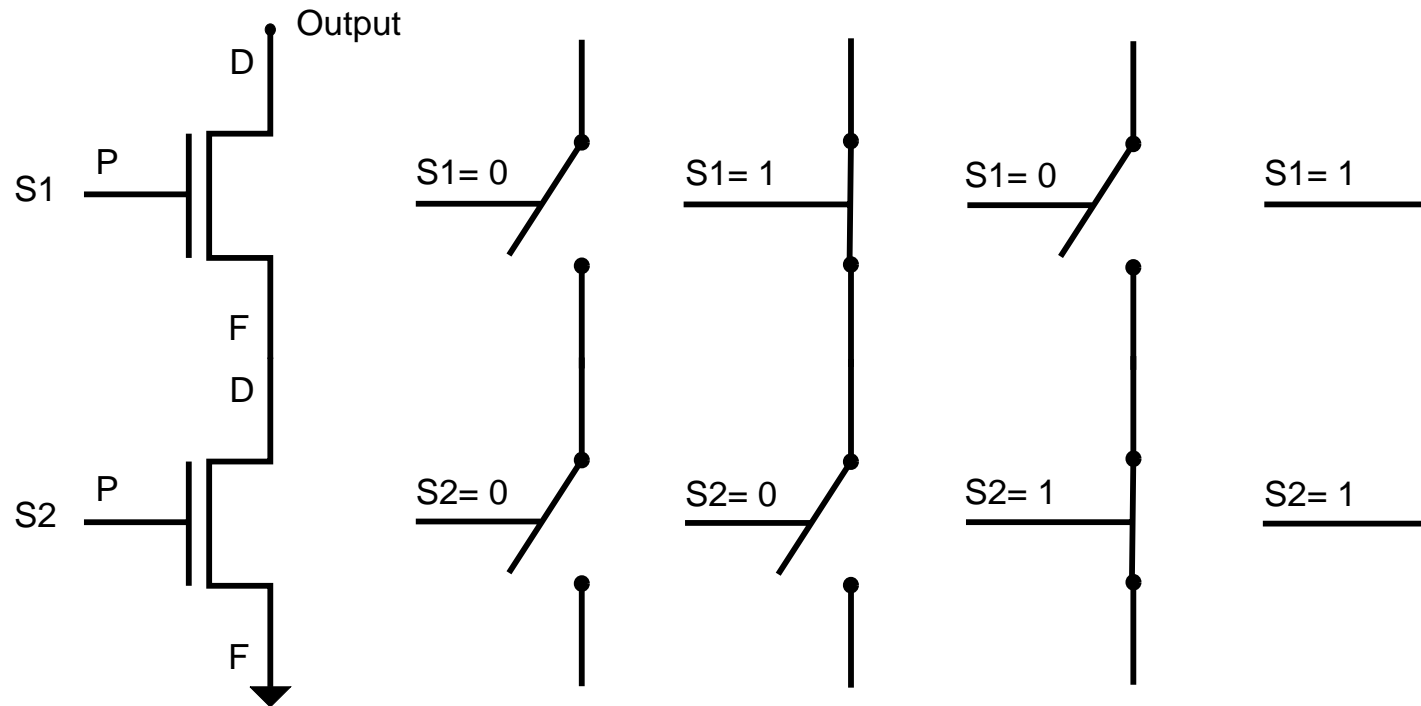
Función NOR: $\text{Output} = \overline{S1} \cdot \overline{S2}$



Tecnología MOS

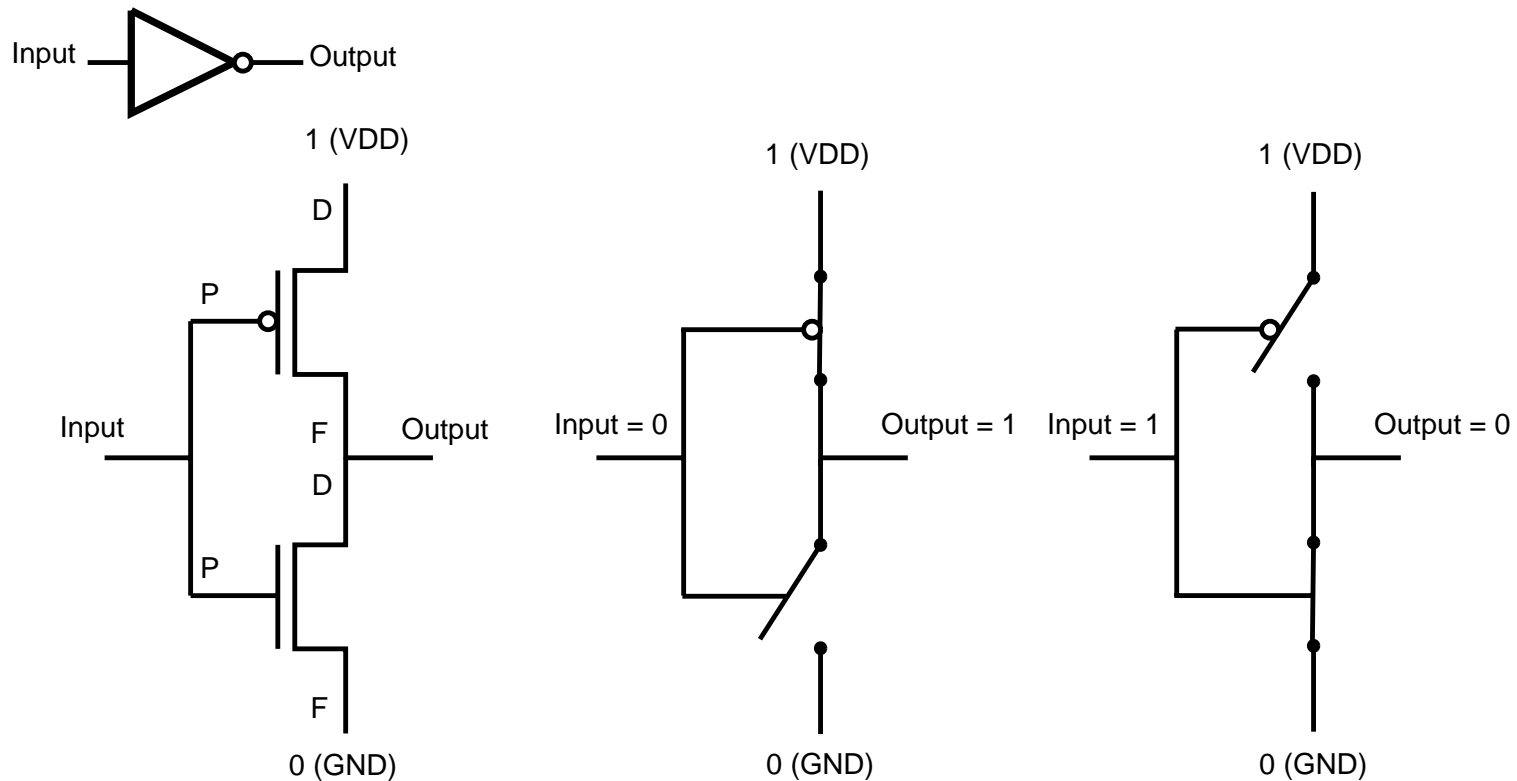
Combinación serie NMOS:

Función NAND: $\text{Output} = \overline{S1} \cdot S2$



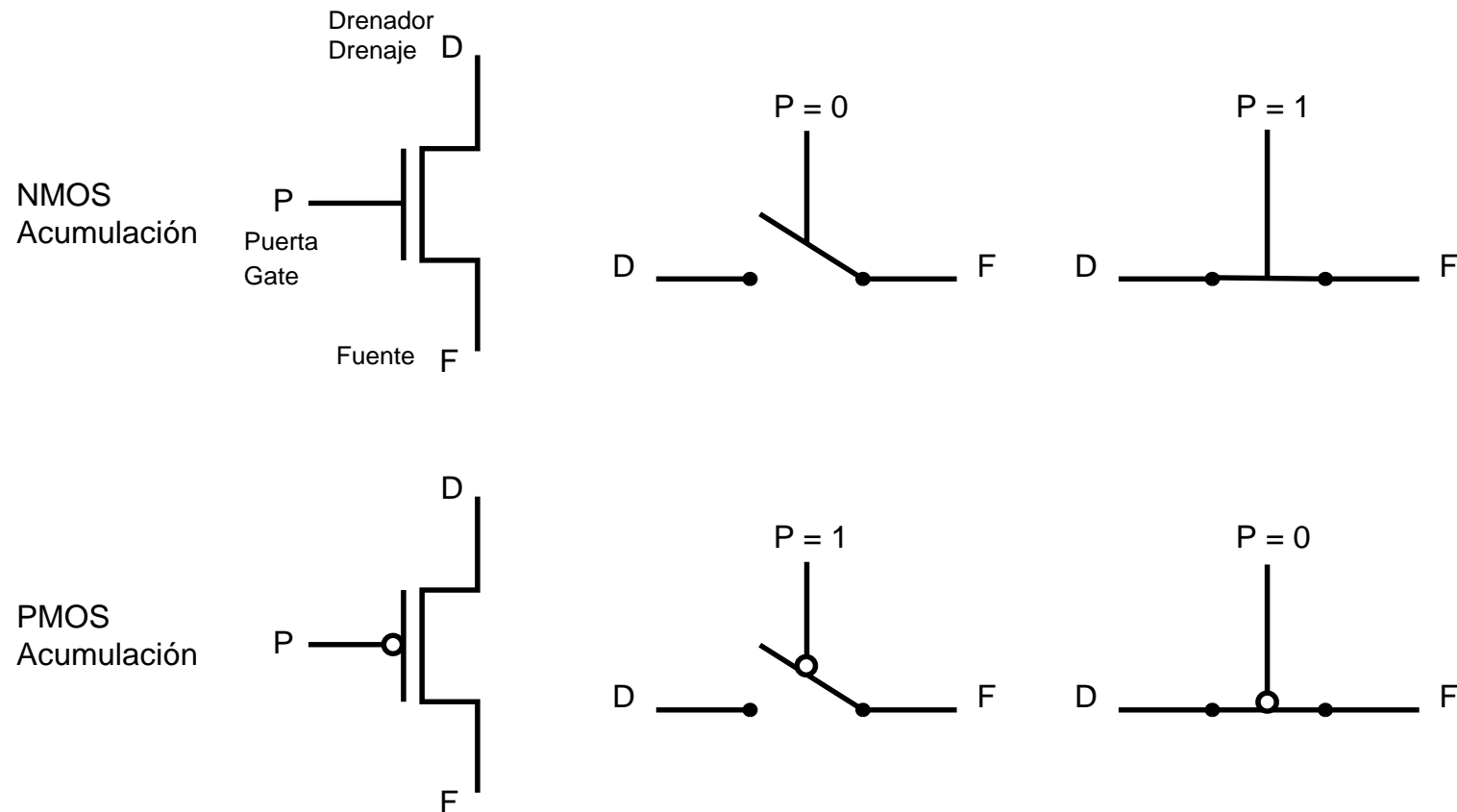
Tecnología MOS

Inversor CMOS: Complementary MOS.



Tecnología MOS

Comportamiento: interruptor digital.



Objetivos

MOS: Metal - over - silicon:

Conocer como se diseñan distintos tipos de estructuras lógicas mediante la utilización de la tecnología MOS.

Tener una visión general de los aspectos físicos que influyen en el rendimiento de la tecnología MOS.

El contenido del tema se centra en:

- Comportamiento lógico del transistor MOS.
- Introducción a las estructuras lógicas combinacionales.
- Conceptos básicos sobre el transistor MOS.
- Repaso de conceptos físicos básicos:
resistencia, capacidad, retardo, consumo.

Tecnología CMOS. Conceptos básicos.

Disseny Bàsic VLSI



Departament d'Arquitectura de Computadors
Universitat Politècnica de Catalunya