
Diseño VLSI

Diseño y análisis con SPICE

Enric Pastor

Dept. Arquitectura de Computadors

UPC

Contenido

- Visión general de SPICE
- Descripción SPICE:
 - Nodos
 - Componentes básicos
 - Transistores: dimensiones y capacidades
 - Diseño modular
 - Descripción de las entradas
 - Alimentación: medición del consumo
 - Conexión
- Tecnología 0.35μ / 0.5μ
- Ejemplo: un inversor SPICE, Brent-Kung 32 bit adder

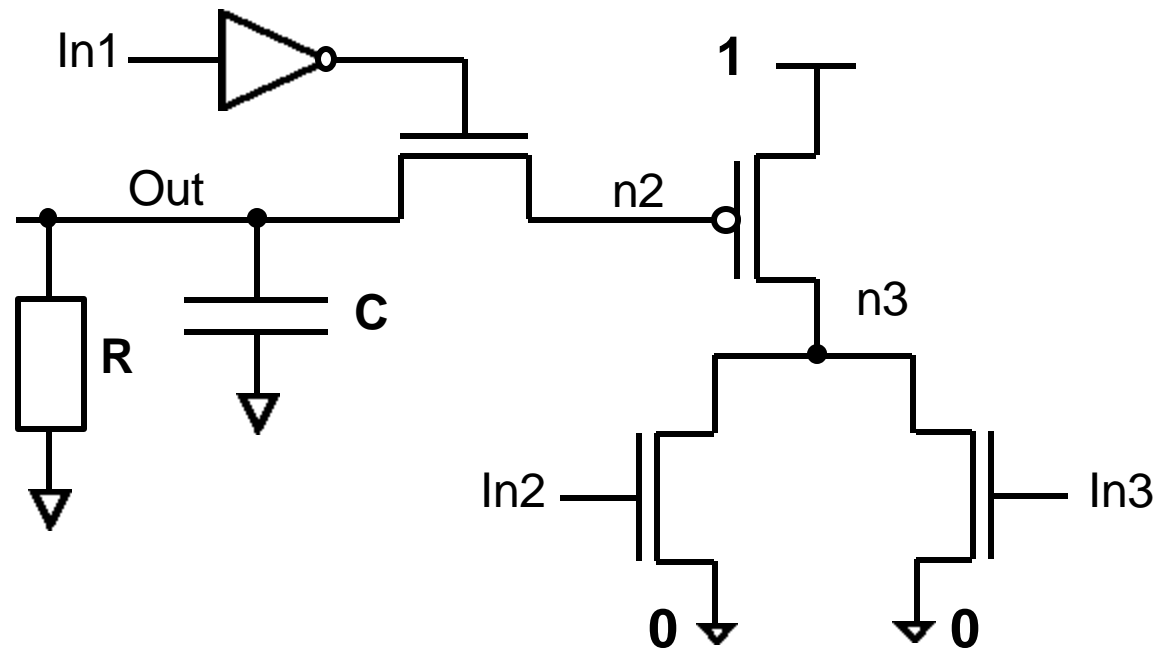
SPICE: simulador eléctrico

- SPICE soporta múltiples tipos de componentes:
 - Resistencias, capacidades, fuentes de alimentación...
 - Transistores NMOS, PMOS
 - Líneas de transmisión
 - Descripción modular
- Comportamiento se describe con ecuaciones diferenciales:
 - Modelos simples para las resistencias, capacidades
 - Variedad de modelos para los transistores
- SPICE analiza discretizando el tiempo
 - Puede no converger o necesitar reducir los intervalos
 - No convergencia suele implicar un error en el diseño

Descripción SPICE:

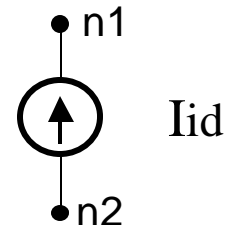
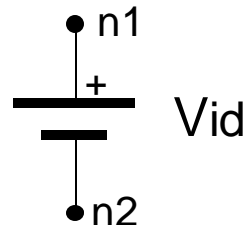
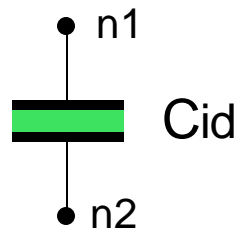
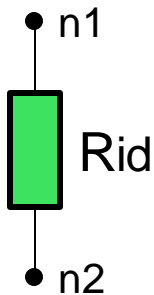
Nodos

- SPICE analiza redes de nodos:
 - Cada nodo puede conectarse a otros mediante componentes
 - Cada nodo tiene asignado un nombre o número
 - Los nodos no tienen asignada ninguna dirección
 - Nodos dedicados **1** y **0**



Descripción SPICE: Componentes

- El tipo de componente se identifica por el primer carácter
- Componentes más utilizados:
 - Resistencias: **R**id nodo1 nodo2 valor (*ohms*)
 - Capacidades **C**id nodo1 nodo2 valor (*faradios*)
 - Fuente tensión **V**id nodo1 nodo2 valor (*voltios*)
 - Fuente corriente **I**id nodo1 nodo2 valor (*amperios*)



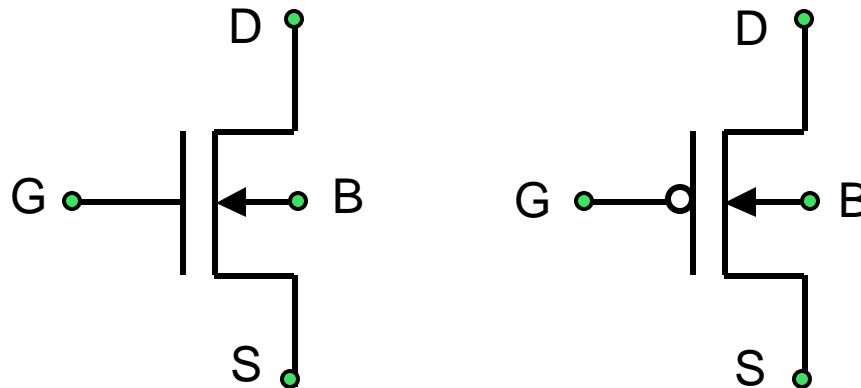
Descripción SPICE: Transistores

- Podemos modelar multitud de dispositivos.
- Nos centraremos en los transistores de tipo MOS:

Mid *nodoD* *nodoG* *nodoS* *nodoB* *tipo*

- Descripción:

- *nodoD*: drenador *nodoG*: puerta
- *nodoS*: surtidor *nodoB*: substrato
- **tipo**: NMOS / PMOS

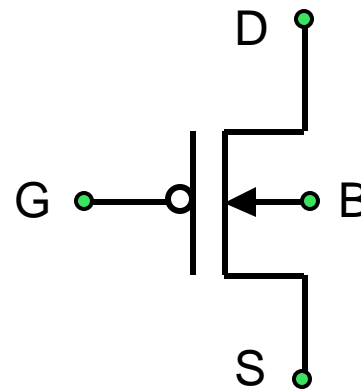
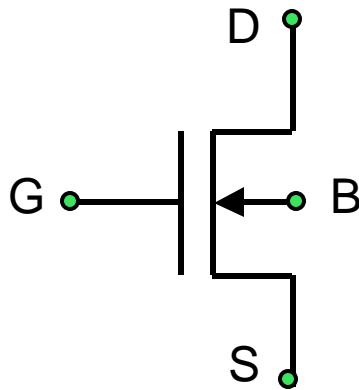


Descripción SPICE: Transistores

Parámetros adicionales:

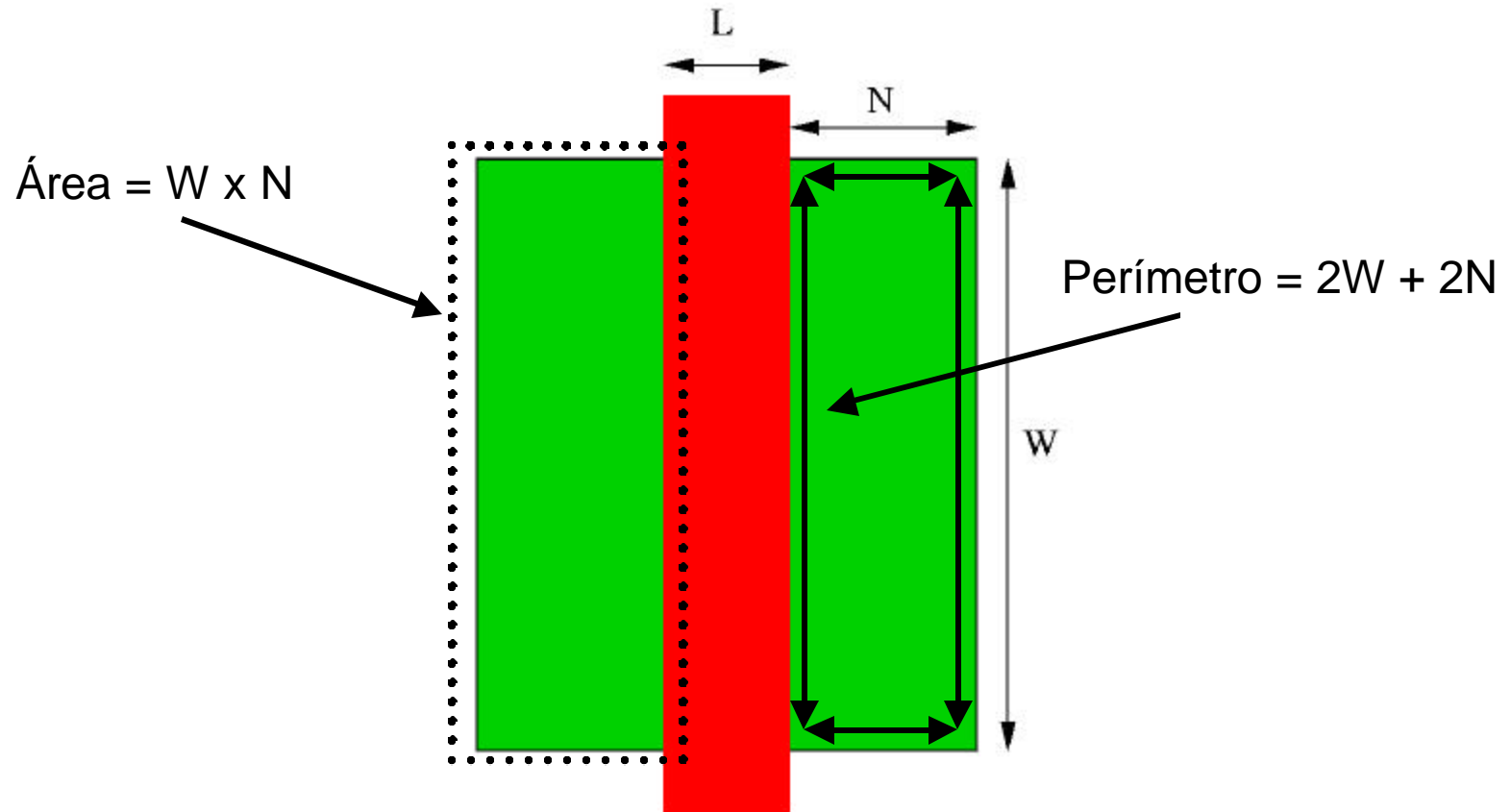
- W : anchura del canal L : longitud del canal
- PD / PS : perímetros del drenador / surtidor
- AD / AS : área del drenador / surtidor
- **tipo**: NMOS / PMOS

Mid nD nG nS nB $tipo$ $W=$ $L=$ $PD=$ $AD=$ $PS=$ $AS=$



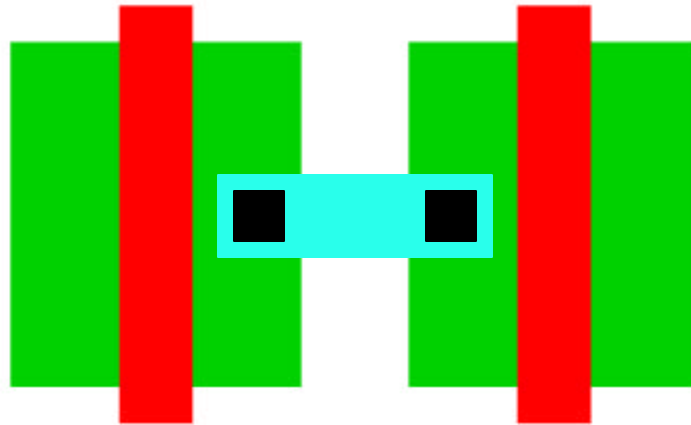
Descripción SPICE: Transistores

- Como determinar las áreas y perímetros de un transistor?

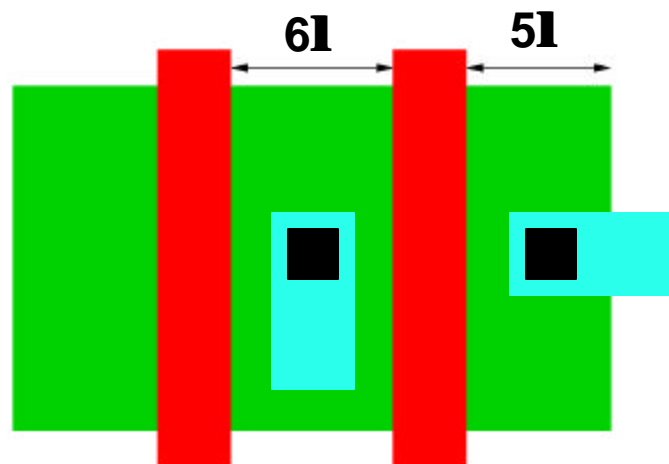
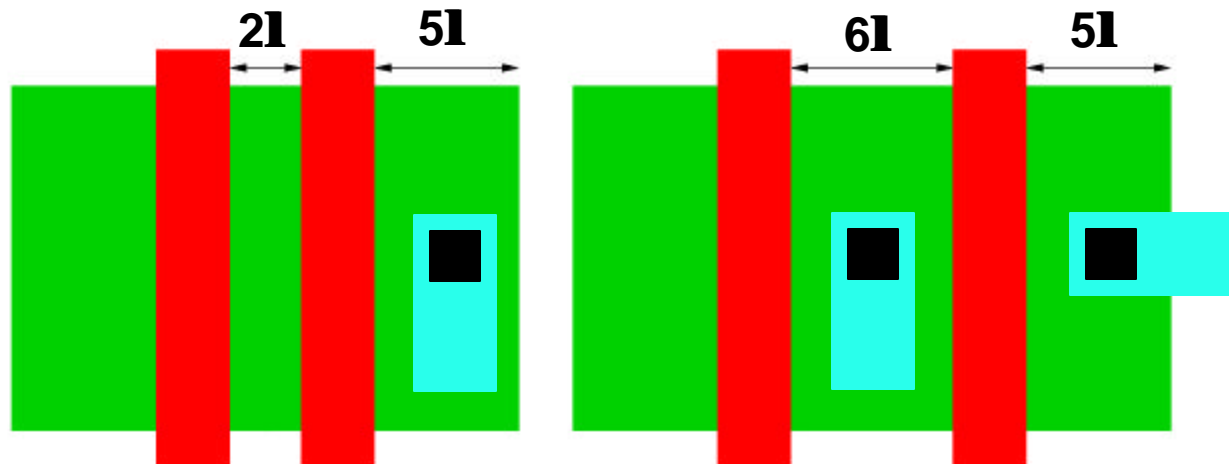


Descripción SPICE:

Transistores



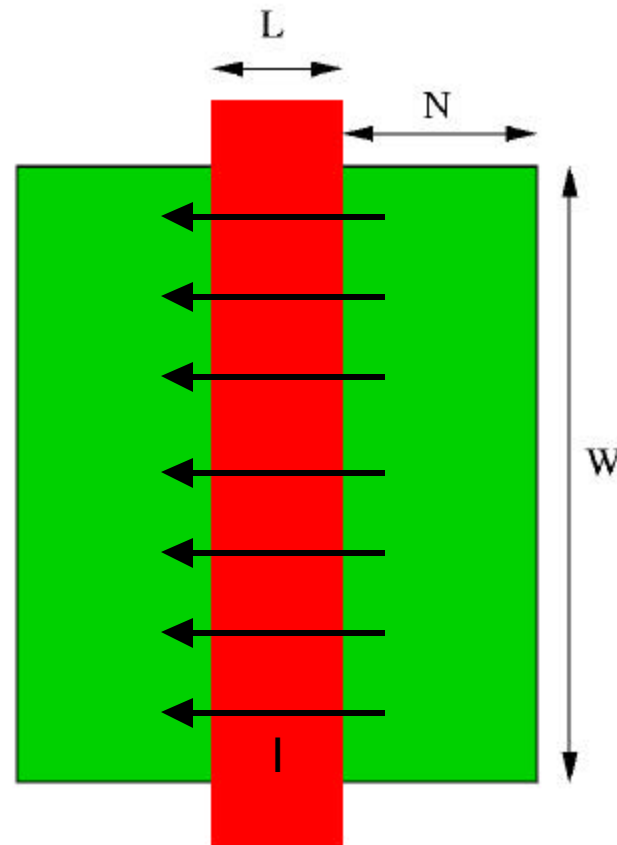
- 2λ difusión sin contacto
- 6λ difusión con contacto
- 5λ difusión con contacto en el extremo de la estructura



Descripción SPICE:

Transistores

- L y W determinan el comportamiento del transistor:
 - Resistencia $\sim L/W$
 - L: mayor resistencia
 - W: menor resistencia
- Transistor PMOS:
 - Menos corriente que un transistor NMOS
 - Penalización entre 2-3



- Descripción de una celda:

```
.SUBCKT NombreCelda ListaNodos
```

```
*Descripción del contenido
```

```
.ENDS NombreCelda
```

- Recomendamos:

```
ListaNodos:
```

```
ListaEntradas ListaSalidas 1(Vdd) 0(Gnd)
```

- Uso de la celda:

```
Xid ListaNodos NombreCelda
```

Descripción SPICE:

Entradas

- Descripción de una entrada:

- Cronograma de la señal.
- Lista de puntos como pares (tiempo, valor).
- Interpolación lineal entre puntos.

Vnodo Nodo 0 pw1 (*Tiempo1 Valor1 Tiempo2 Valor2 ...*)

- Detalles de uso:

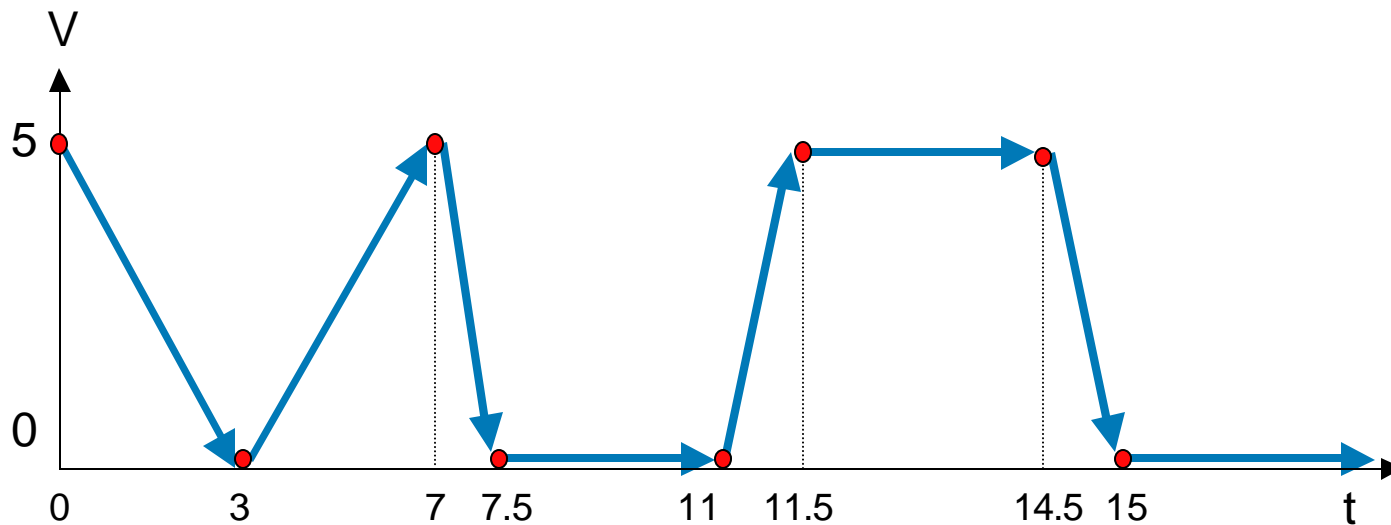
- Definir el valor para el tiempo 0.
- Los pasos de 0 a 1 o de 1 a 0 no pueden ser instantáneos.
- Cada flanco requiere dos puntos para definir la pendiente deseada en la transición.

Descripción SPICE:

Entradas

Ejemplo:

```
Vnodo  Nodo  0  pwl  (  0ns  5    3ns  0
+                    7ns  5    7.5ns  0
+                    11ns  0   11.5ns  5
+                    14.5ns 5   15ns   0)
```



Descripción SPICE:

Pulsos

■ Descripción de señales periódicas:

- **V1** Valor inicial.
- **V1** Valor en la pulsación.
- **TD** Latencia inicial de la pulsación.
- **TR** Tiempo de subida.
- **TF** Tiempo de bajada.
- **PW** Anchura de pulso.
- **PER** Periodo de la pulsación.

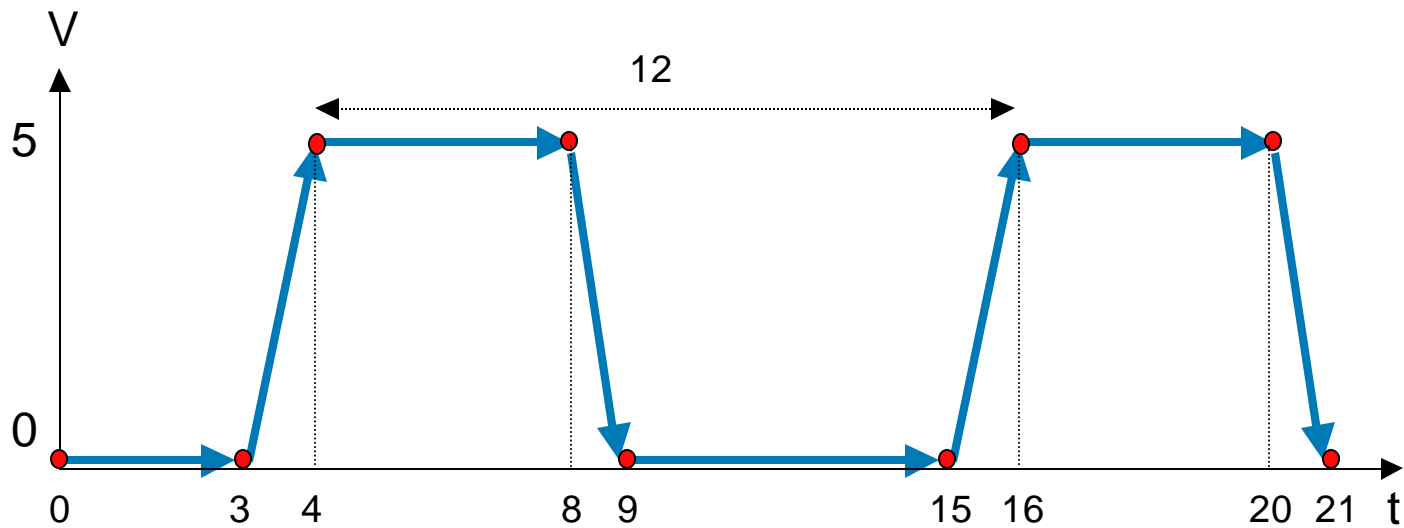
Vnodo **Nodo** **0** **PULSE** (**V1** **V2** **TD** **TR** **TF** **PW** **PER**)

Descripción SPICE:

Pulsos

Ejemplo:

```
Vnodo Nodo 0 PULSE ( 0      5  
+           3ns  1ns  1ns  4ns  
+           12ns )
```



Descripción SPICE:

Alimentación

■ Fuente de alimentación:

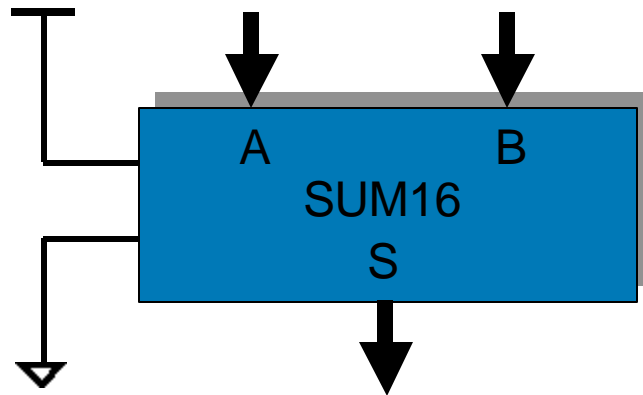
- Define los valores eléctricos para *Vdd* y *Gnd* .
- Valores comunes para todo el sistema.

* 5v entre vdd (nodo 1) y gnd (nodo 0)

```
VCC 1 0 DC 5V
```

```
XSUM A15 A14 ... A2 A1 A0 B15 B14 ... B2 B1 B0
```

```
+ S15 S14 ... S2 S1 S0 1 0 sum16
```



Descripción SPICE:

Alimentación

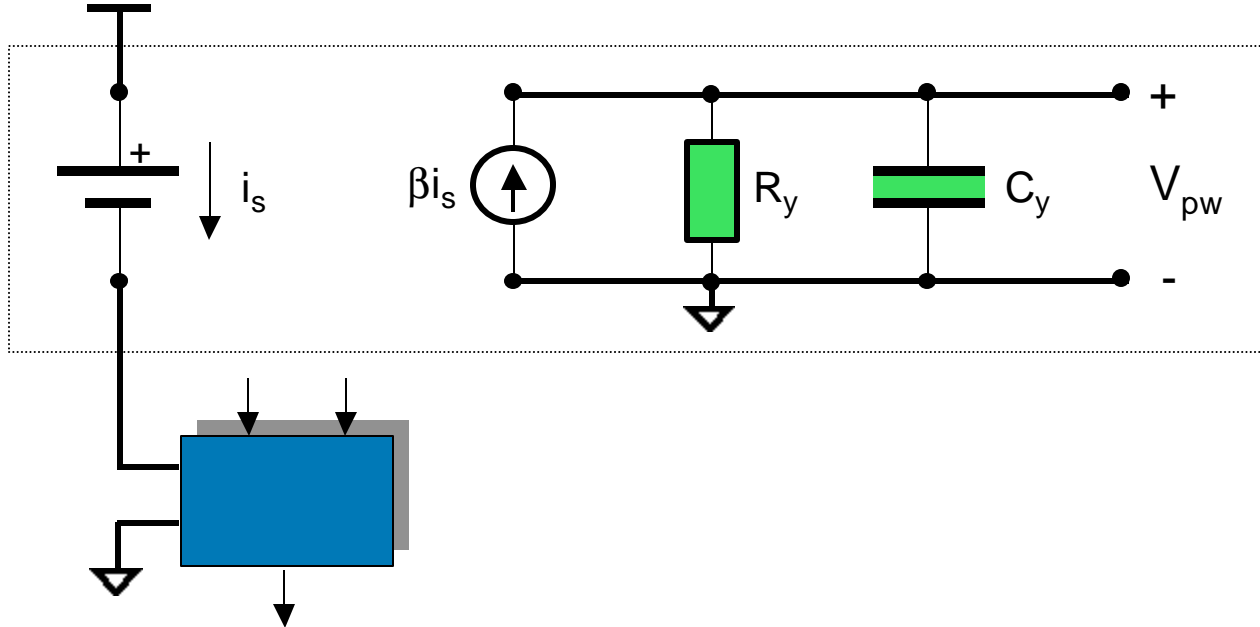
- Fuente de alimentación:

- Sensor de corriente: corriente + consumo total acumulado .

```
XPS Vsupp Vpw 1 0 Pmeter
```

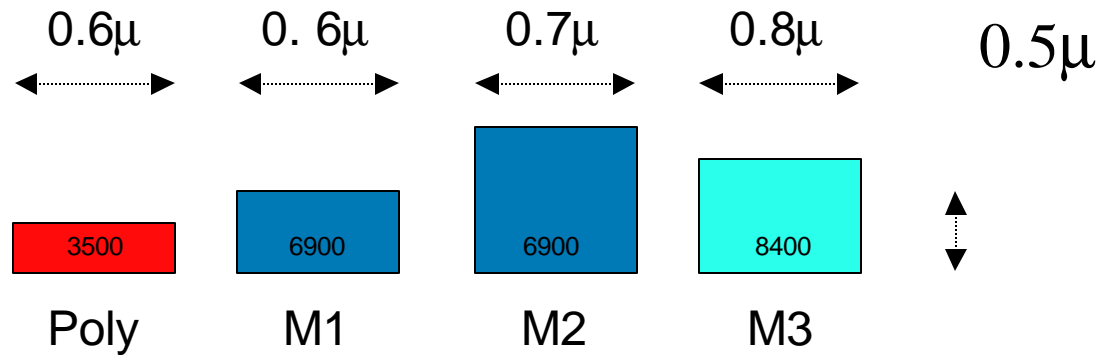
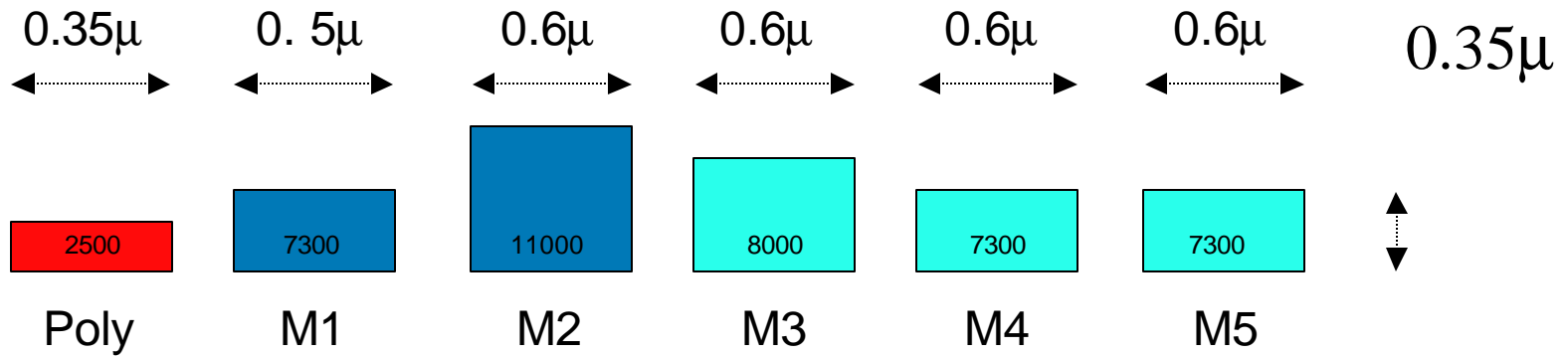
```
XSUM A15 A14 ... A2 A1 A0 B15 B14 ... B2 B1 B0
```

```
+ S15 S14 ... S2 S1 S0 Vsupp 0 sum16
```



Descripción SPICE:

Tecnología 0.35 μ / 0.5 μ



Descripción SPICE:

Tecnología 0.35 μ

■ Parámetros de Resistencia:

Poly Sheet R	10 - 30 Ω/\bullet
N+ Sheet R	10 - 30 Ω/\bullet
P+ Sheet R	10 - 30 Ω/\bullet
M1-M5 Sheet R	35 - 55 - 75 m Ω/\bullet
High poly Sheet R	800 - 1000 - 1200 m Ω/\bullet
Contact R	2 - 15 Ω/cnt
Via R	1 - 3 Ω/cnt

Descripción SPICE:

Tecnología 0.35 μ

■ Parámetros de Capacidad:

M1 to DIFF	0.036 fF/ μm^2
M1 to POLY	0.047 fF/ μm^2
M1 to SUB	0.033 fF/ μm^2
M2 to SUB	0.012 fF/ μm^2
M3 to SUB	0.008 fF/ μm^2
M4 to SUB	0.005 fF/ μm^2
M5 to SUB	0.004 fF/ μm^2
POLY to SUB	0.126 fF/ μm^2
POLY	4.93 fF/ μm^2

Descripción SPICE:

Tecnología 0.35 μ / 0.5 μ

■ Parámetros de Resistencia:

Poly Sheet R	10 Ω/\bullet	30 Ω/\bullet
N+ Sheet R	10 Ω/\bullet	90 Ω/\bullet
P+ Sheet R	10 Ω/\bullet	115 Ω/\bullet
M1-M5 Sheet R	55 m Ω/\bullet	85 - 55 m Ω/\bullet
High poly Sheet R	1000 m Ω/\bullet	- - - -
Contact R	2 - 15 Ω/cnt	40 - 80 Ω/cnt
Via R	1 - 3 Ω/cnt	1 - 3 Ω/cnt

Descripción SPICE:

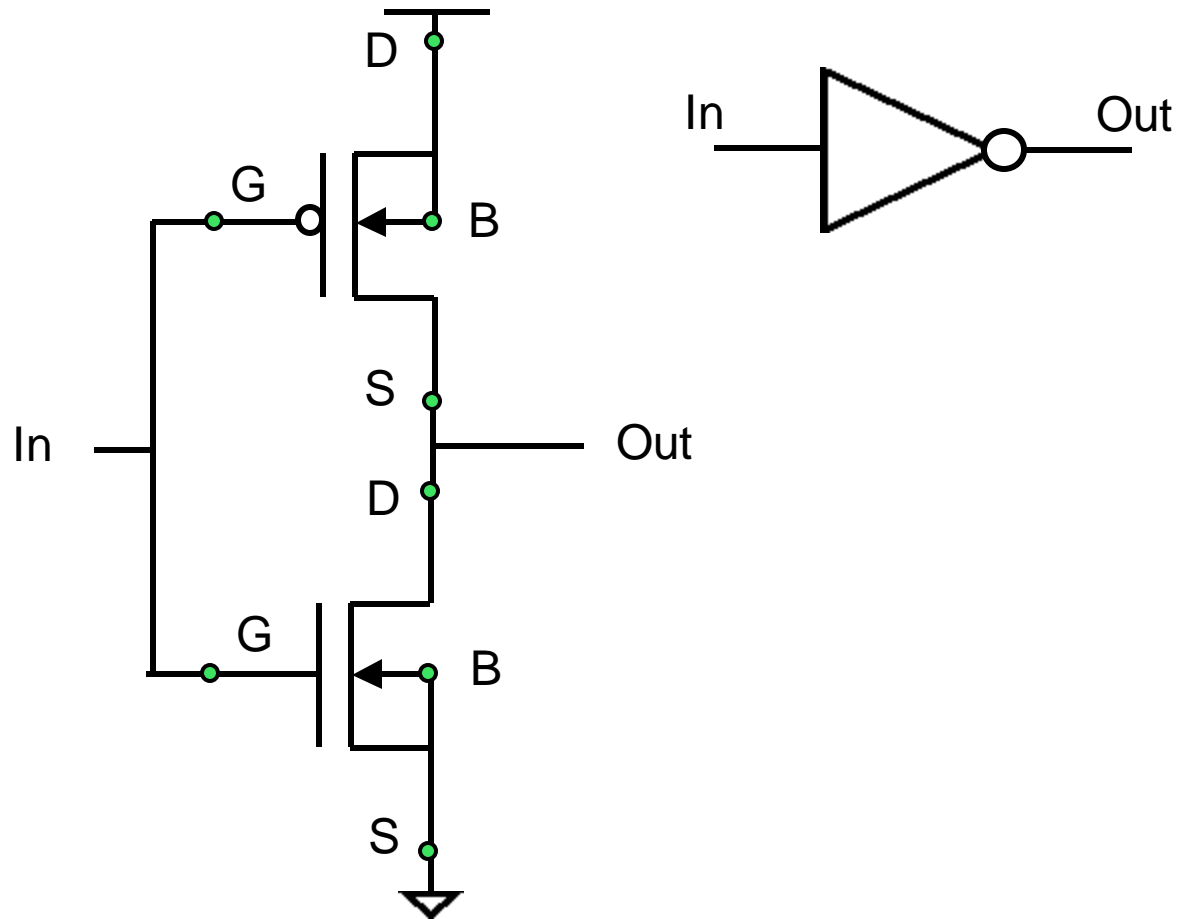
Tecnología 0.35 μ / 0.5 μ

■ Parámetros de Capacidad:

M1 to DIFF	0.036 fF/ μm^2	0.031 fF/ μm^2
M1 to POLY	0.047 fF/ μm^2	0.049 fF/ μm^2
M1 to SUB	0.033 fF/ μm^2	0.031 fF/ μm^2
M2 to SUB	0.012 fF/ μm^2	0.011 fF/ μm^2
M3 to SUB	0.008 fF/ μm^2	0.007 fF/ μm^2
M4 to SUB	0.005 fF/ μm^2	- - - -
M5 to SUB	0.004 fF/ μm^2	- - - -
POLY to SUB	0.126 fF/ μm^2	0.12 fF/ μm^2
POLY	4.93 fF/ μm^2	2.56 fF/ μm^2

Ejemplo: inversor

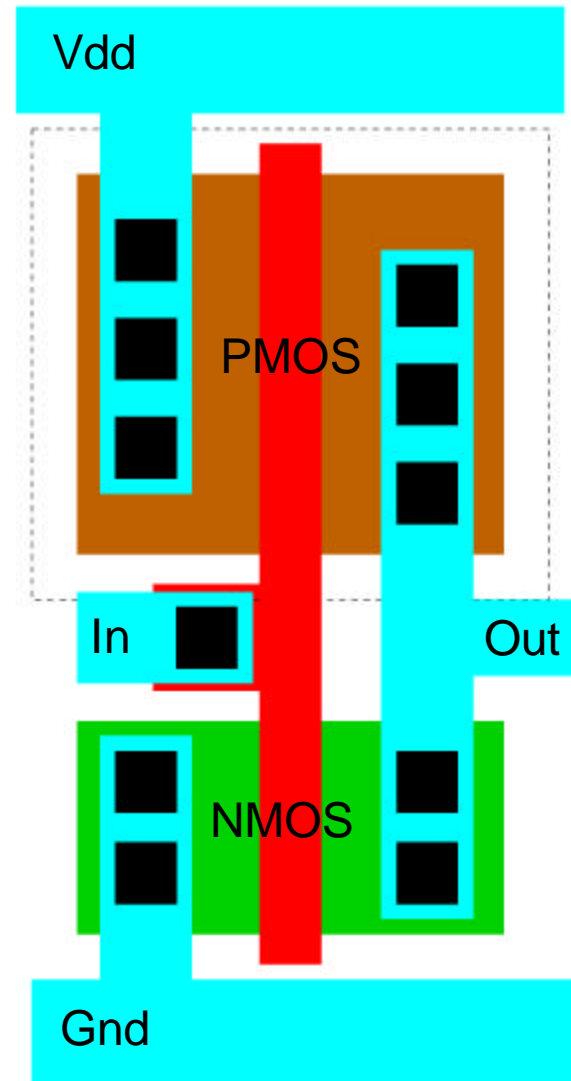
- Estructura de la puerta:



Ejemplo: inversor

Layout

- Valores conocidos de L/W:
 - $L_p = 1\mu$ $W_p = 8\mu$
 - $L_n = 1\mu$ $W_n = 4\mu$
- Áreas:
 - $AD_p = AS_p = 8\mu * 6(0.5\mu) = 24p$
 - $AD_n = AS_n = 4\mu * 6(0.5\mu) = 12p$
- Perímetros:
 - $PD_p = PS_p = 2(8\mu + 3\mu) = 22\mu$
 - $PD_n = PS_n = 2(4\mu + 3\mu) = 14\mu$



Ejemplo: inversor

Modelo SPICE

*CELDA INVERSORA In Out

.SUBCKT *inv* In Out 1 0

*Transistor de pull-up de Out

M1 1 In Out 1 tp L=1U W=8U AS=28P AD=28P PS=24U PD=24U

*Transistor de pull-down de Out

M2 Out Pi 0 0 tn L=1U W=4U AS=20P AD=20P PS=12U PD=12U

*Capacidades entrada/salida

C1 In 0 24P

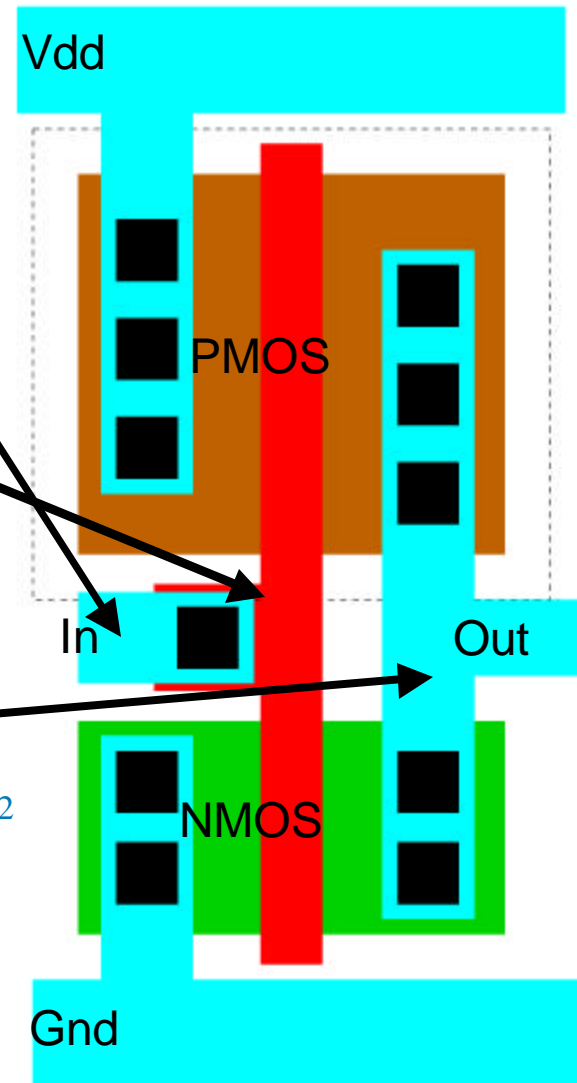
C2 Out 0 10P

.ENDS *inv*

Ejemplo: inversor

Layout

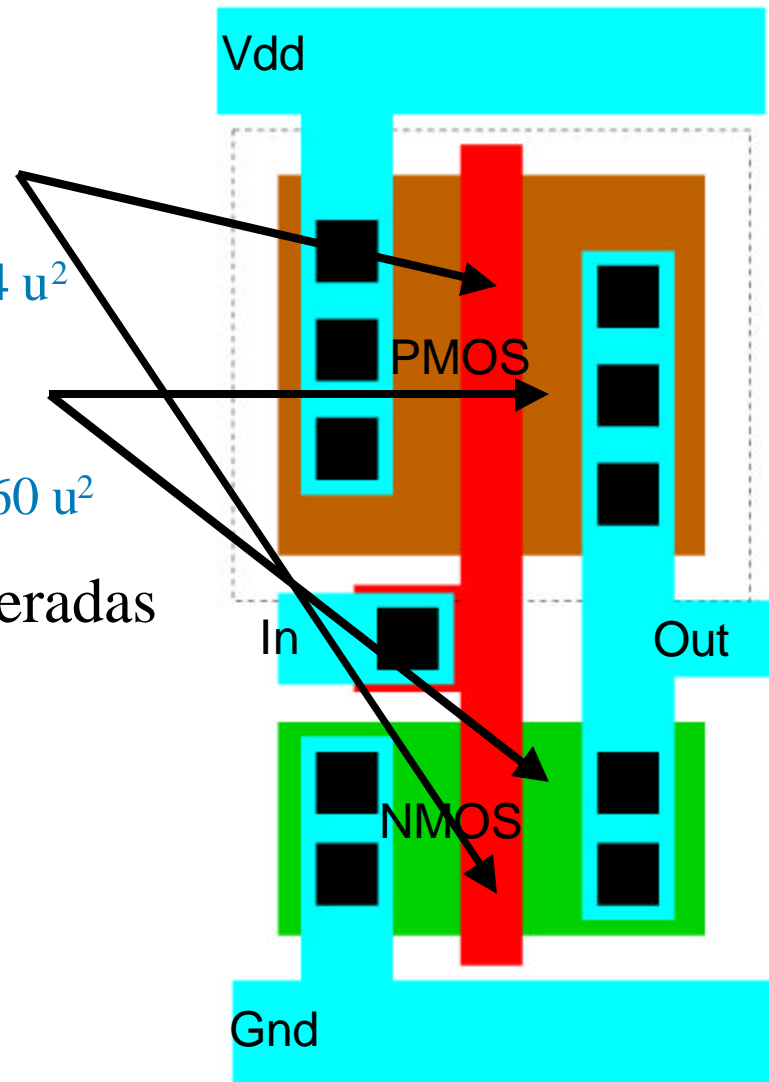
- Capacidad de entrada metal:
 - Área: $5\mu * 2.5\mu = 12.5 \mu^2$
 - $C = 0.45 \text{ fF}$
- Capacidad de entrada poly:
 - Área: $(3\mu * 3\mu) + (2\mu * 4\mu) = 17 \mu^2$
 - $C = 2.142 \text{ fF}$
- Capacidad de salida metal:
 - Área: $(12\mu * 2.5\mu) + (3\mu * 2.5\mu) = 31.5 \mu^2$
 - $C = 1.134 \text{ fF}$



Ejemplo: inversor

Layout

- Capacidad de la puerta:
 - Área: $(2\mu * 4\mu) + (2\mu * 8\mu) = 24 \mu^2$
- Capacidad de las difusiones:
 - Área: $(5\mu * 4\mu) + (5\mu * 8\mu) = 60 \mu^2$
- Estas capacidades son consideradas directamente por SPICE.



Ejemplo: inversor

Simulación

```
*Include de los modelos
.INCLUDE model.spi
.INCLUDE inv.spi

*Puerta a simular
X1 In Out 1 0 inv

*5v entre vdd y vss
VCC 1 0 DC 5V

*Entradas variables
Vin In 0      pwl(0ns 0  3ns 0  3.5ns 5  6ns 5  6.5ns 0)

*Duración de la simulación
.TRAN 1ns 10ns

.END
```

Ejemplo: puerta compleja

Layout

Función:

F

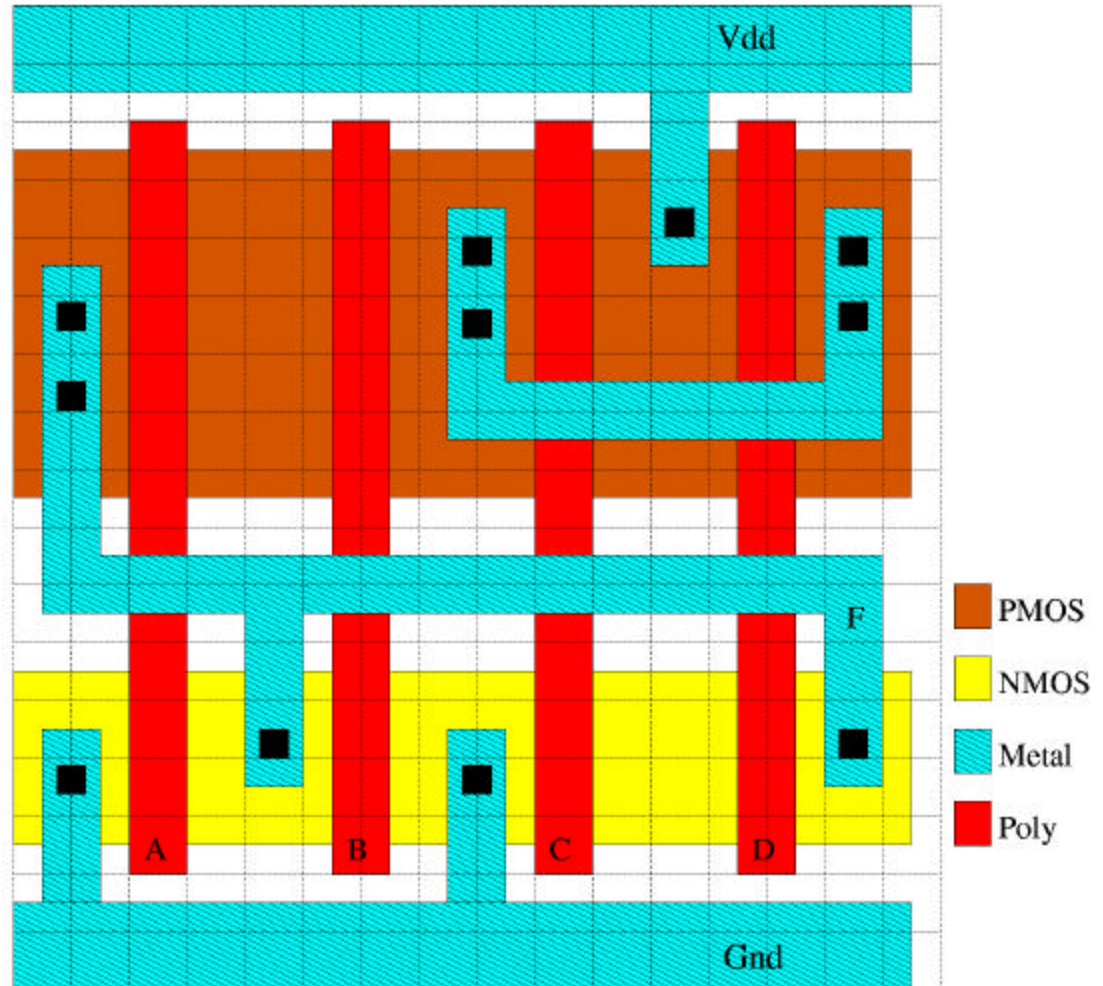
Entradas:

A, B, C, D

Objetivo:

Extraer función

Capacidades parásitas



Conclusiones

- Simulación eléctrica de circuitos digitales.
- Nivel de detalle muy superior que en los simuladores lógicos:
 - Capacidades, resistencias, transistor.
 - Puede modelar líneas de transmisión.
- Tiempos de cálculo muy elevados.
- No modela otros fenómenos importantes:
 - Cross-talk.
 - Power consumption / energy.